



UNIVERSIDAD AUTÓNOMA DE YUCATÁN

FACULTAD DE INGENIERÍA

UNIDAD DE POSGRADO E INVESTIGACIÓN

**“DISEÑO E IMPLEMENTACIÓN DE UN CONTROL EN
UN INVERSOR FOTOVOLTAICO CON FUNCIONES
AMPLIADAS”**

TESIS

PRESENTADA POR:

ING. en MEC. JOSÉ RICARDO CRUZ CHAN

EN OPCIÓN AL GRADO DE:

MAESTRO EN INGENIERÍA

OPCIÓN ENERGÍAS RENOVABLES

MÉRIDA, YUCATÁN, MÉXICO

2018

Aunque este trabajo hubiese servido para el Examen de Grado y hubiera sido aprobado por el sínodo, solo el autor es responsable de las doctrinas emitidas en él.

Agradecimientos

Al Consejo Nacional de Ciencia y Tecnología (CONACYT), por el apoyo económico proporcionado desde el inicio de los estudios de Maestría hasta la obtención del grado académico.

A la Facultad de Ingeniería de la Universidad Autónoma de Yucatán, al personal académico y administrativo por las facilidades brindadas en el uso de su infraestructura para el desarrollo de este trabajo.

Abreviaturas

AC	Corriente alterna
ADC	Convertidor Analógico-Digital
DAC	Convertidor Digital-Analógico
DC	Corriente directa
DSP	Procesador digital de señales
MPPT	Seguidor de máxima potencia
PCB	Placa de circuito impreso
PCC	Punto de interconexión común
PF	Factor de potencia
PI	Proporcional integral
PLL	Bucle de enganche de fase
PV	Fotovoltaico
PWM	Modulación por ancho de pulso
RMS	Valor cuadrático medio
SMC	Control Modo Deslizante
THD	Distorsión armónica total
VAR	Volt-Ampere Reactivo

Resumen

Los sistemas fotovoltaicos (PV) conectados a red eléctrica consisten en un generador fotovoltaico (arreglos de paneles) y una estación de conversión de potencia (inversor). Los inversores inyectan energía a la red siempre y cuando la fuente renovable (el sol en este caso) esté disponible. Sin embargo, en la noche los inversores permanecerán inactivos reduciendo la utilidad efectiva del sistema. Una forma de aumentar la utilidad efectiva de los sistemas PV es operarlos como compensadores VAR para generar potencia reactiva siempre que no estén disponibles las fuentes renovables.

El presente trabajo propone el diseño e implementación de un modelo de control de modo deslizante (del inglés 'Sliding Mode Control') en un inversor PV de puente completo. El control compensa factor de potencia (PF) en el sistema eléctrico con o sin energía PV. En el documento se incluyen las etapas de simulación, construcción y programación para la evaluación del control en un prototipo experimental.

Abstract

Photovoltaic (PV) systems connected to the electricity grid consist of a photovoltaic generator (panel arrangements) and a power conversion station (inverter). Inverters inject energy into the grid as long as the renewable source (the sun in this case) is available. However, at night inverters will remain inactive reducing the effective utility of the system. One way to increase the effective utility of PV systems is to operate them as VAR compensators to generate reactive power as long as renewable sources are not available.

The present work proposes the design and implementation of a sliding mode control model (SMC) in a full bridge PV inverter. The control compensates power factor (PF) in the electrical system with or without PV energy. The document includes the stages of simulation, construction and programming for the evaluation of control in an experimental prototype.

Índice general

Índice de tablas	VII
Índice de figuras	VIII
1. Introducción	1
1.1. Antecedentes	1
1.1.1. Uso del inversor sin transformador	3
1.2. Justificación	4
1.3. Objetivo	6
1.3.1. Objetivos específicos	6
1.4. Estructura de la tesis	6
2. Marco Teórico	8
2.1. Potencia eléctrica	8
2.1.1. Potencia activa	10
2.1.2. Potencia reactiva	10
2.1.3. Potencia aparente	11
2.1.4. Potencia compleja	11
2.2. Corrección del factor de potencia	12
2.3. Compensadores VAR	13
2.4. Inversores	15
2.4.1. Los inversores PV	15
2.4.2. Operación en los inversores	16
2.5. Modulación PWM	18
2.5.1. SPWM bipolar	18
2.5.2. SPWM unipolar	20
2.6. Control Modo Deslizante (SMC)	21
2.6.1. Fundamentos del SMC	22
2.7. Estado del arte	24
2.7.1. Topologías	24

2.7.2. Modulación	26
2.7.3. Control	28
3. Modelado y esquema de control	32
3.1. Modelo matemático	32
3.1.1. Estado $z = 1$	33
3.1.2. Estado $z = 0$	34
3.2. Esquema de control	36
3.2.1. Lazo de corriente	37
3.2.2. Lazo de tensión	40
3.2.3. Cálculo de la corriente de referencia	42
3.3. Simulación	44
4. Implementación del sistema PV	50
4.1. Conexión del sistema PV	50
4.2. Sensores de corriente y tensión	53
4.2.1. Sensor de corriente ACS712	53
4.2.2. Sensor de tensión AMC1100	55
4.3. Diseño de tarjetas de medición de corriente y voltaje	58
4.3.1. Evaluación de las tarjetas de medición	60
5. Programación del esquema de control	62
5.1. Módulo Interrupt	64
5.2. Módulo ADC	65
5.3. Módulo DAC	67
5.4. Módulo ePWM	68
5.5. Esquema de control programado	72
6. Resultados	75
6.1. Resultados por simulación	75
6.1.1. Funcionamiento del PLL	76
6.1.2. Operación modo diurno	77
6.1.3. Operación modo nocturno	80
6.1.4. Operación en transición	83
6.1.4.1. Transición de modo diurno a nocturno	83
6.1.4.2. Transición de modo nocturno a diurno	84
6.2. Resultados por implementación	86
6.2.1. Comportamiento del PLL	87
6.2.2. Comportamiento en modo diurno	88

6.2.3. Comportamiento en modo nocturno	91
6.2.4. Comportamiento en transición	94
6.2.4.1. Transición de modo diurno a nocturno	94
6.2.4.2. Transición de modo nocturno a diurno	95
7. Conclusiones	96
7.1. Observaciones y recomendaciones a futuro	97
Referencias	98

Índice de tablas

4.1. Equipos y materiales para sistema PV	50
4.2. Modelos y características de sensor ACS712	53
4.3. Rangos definidos para los límites de lectura	53
4.4. Ajuste de salida para el sensor de corriente	54
4.5. Resistencias para rangos de lectura	55
4.6. Características del amplificador restador	56
4.7. Rangos definidos para los límites de lectura	57
4.8. Rangos definidos para los límites de lectura	57
4.9. Componentes de la tarjeta de medición “Current & Voltage v1.1”	59
6.1. Variables eléctricas del sistema PV simulado	75
6.2. Variables del PLL simulado	76
6.3. Variables para PI y estimador PV simulado	76
6.4. Variables del lazo de corriente por SMC simulado	76
6.5. Lista de variables programadas	86

Índice de figuras

1.1. Relación y modos operativos del voltaje de línea (v_S) y la corriente del inductor (i_L) bajo PF. Mostrado en Islam et al. (2016) .	3
2.1. Potencia activa	9
2.2. Potencia reactiva	10
2.3. Triángulo de potencia	11
2.4. Posibles combinaciones de compensadores VAR	14
2.5. Inversor de puente H	18
2.6. Lógica en modulación bipolar para inversor de puente H	19
2.7. Señal de salida aplicando la modulación bipolar	19
2.8. Lógica en modulación unipolar para inversor de puente H	20
2.9. Señal de salida aplicando la modulación unipolar	21
2.10. Condición para la existencia de régimen deslizante sobre S	23
2.11. Topología propuesta por Islam et al. (2016)	25
2.12. Convertidor presentado en Sreekanth et al. (2017)	25
2.13. Inversores comerciales H5 y HERIC	26
2.14. Patrón de activación propuesto por Suan Freddy et al. (2017)	26
2.15. Esquema presentado por Aamri et al. (2015)	28
2.16. Esquema presentado por Zong and Lehn (2012)	29
2.17. Diagrama SMC utilizado por Tran et al. (2015)	30
3.1. Sistema PV conectado a red	32
3.2. Diagrama equivalente	33
3.3. Casos para $z = 1$	33
3.4. Casos para $z = 0$	34
3.5. Esquema de control propuesto	36
3.7. Aplicación de control PI para sistema de primer orden	41
3.6. Diagrama representativo de un sistema de primer orden	41
3.8. Esquema PLL empleado	42
3.9. Estructura por simulación del esquema de control	44

3.10. Bloque digital del PLL	45
3.11. Configuración del bloque Inicio del control	45
3.12. Bloques con códigos DQ y DQ^{-1}	46
3.13. El estado Z selecciona el estimador o el control PI	46
3.14. Estructura del control PI	47
3.15. Comparación de operadores para u_S	48
3.16. Bloque y código del lazo de corriente por SMC	48
3.17. Sistema PV conectado a red	49
3.18. Etapa de modulación	49
4.1. Diagrama general de conexión del sistema PV	51
4.2. Conexión de la tarjeta LaunchPad XL TMS320F28377S	52
4.3. Circuito divisor para el sensor de corriente	54
4.4. Circuito de ganancia para lectura digital	54
4.5. Simulación de ajuste de corriente.	55
4.6. Circuito amplificador restador	56
4.7. Circuito de ajuste para voltaje AC	56
4.8. Circuito de ganancia para lectura digital de voltaje	57
4.9. Simulación de ajuste de tensión	58
4.10. Tarjeta de medición "Current & Voltage v1.1".	60
4.11. Captura de acondicionamiento de corriente	60
4.12. Captura de acondicionamiento de tensión	61
5.1. Módulos disponibles para la tarjeta TMS320F28377s	62
5.2. Configuración del módulo Interrupt	63
5.3. Esquema principal del programa a base de interrupción	65
5.4. Bloques ADC utilizados para lectura de sensores	66
5.5. Configuración del módulo ADC	67
5.6. Configuración del módulo DAC	68
5.7. Configuración PWM maestro	69
5.8. Características del modo de conteo Up-Down	70
5.9. Habilitación de SOC para el módulo B	70
5.10. Configuración PWM inversor	71
5.11. Elementos del módulo ePWM/deadband	72
5.12. Esquema de control programado para la tarjeta TMS320F28377S	73
5.13. Lógica de modulación para activar los ePWM	74
5.14. Lógica en modulación Level Shifted para inversor de puente H	74
6.1. Sincronización del PLL para la transformada DQ	77

6.2. Señales de referencia y control durante el modo diurno	78
6.3. Dinámica de corriente obtenida en el modo diurno	78
6.4. Dinámica de tensión obtenida en el modo diurno	79
6.5. Potencias obtenidas en modo diurno	80
6.6. Señales de referencia y control durante el modo nocturno	80
6.7. Dinámica de corriente obtenida en el modo nocturno	81
6.8. Dinámica de tensión obtenida en el modo nocturno	82
6.9. Potencias obtenidas en modo nocturno	82
6.10. Transición de modo diurno a nocturno	83
6.11. Potencia en la transición de modo diurno a nocturno	84
6.12. Transición de modo nocturno a diurno	85
6.13. Potencia en la transición de modo nocturno a diurno	85
6.14. Imagen del prototipo experimental armado	86
6.15. Distribución de mediciones realizadas en el sistema PV	87
6.16. Captura de sincronización del PLL	88
6.17. Captura de señales de referencia y control en modo diurno	88
6.18. Captura de corriente en modo diurno	89
6.19. Captura de tensión en modo diurno	90
6.20. Análisis de armónicos en modo diurno	90
6.21. Captura de señales de referencia en modo nocturno	91
6.22. Captura de corriente en modo nocturno	92
6.23. Captura de tensiones en modo nocturno	93
6.24. Análisis de armónicos en modo nocturno	93
6.25. Captura de transición modo diurno a nocturno	94
6.26. Captura de transición modo nocturno a diurno	95

Capítulo 1

Introducción

La demanda mundial energética en los últimos años se ha incrementado debido al aumento sustancial de la población y el avance de la tecnología. Cabe señalar que la población ha aumentado en 2,000 millones de personas en una sola generación, donde los países en desarrollo son los de mayor crecimiento. Por lo tanto, es primordial buscar fuentes de energía renovable confiables y rentables para prevenir una eventual crisis energética (Kannan and Vakeesan, 2016).

Solo en México cerca del 90 % de la energía consumida proviene de fuentes de energía fósil, siendo principalmente en la generación de energía eléctrica. En el mundo, México ocupa el decimotercer lugar en la emisión de gases en efecto invernadero y el número dos en América Latina, solo por detrás de Brasil, con el 1.4 % de las emisiones globales (Hancevic et al., 2017).

1.1. Antecedentes

Existen recursos renovables que están disponibles en todas partes del mundo como son la radiación solar, el viento, las mareas, el calor de la biomasa, entre otros. Algunas fuentes son infinitas y prácticamente ilimitadas, como en el caso de la energía solar. La radiación solar que llega a la superficie de la Tierra en un año proporciona más de 10,000 veces las necesidades energéticas anuales del mundo (Sen and Ganguly, 2017).

Para el uso de la energía solar mediante celdas fotovoltaicas (PV) se requieren diversos materiales y tecnologías tales como silicio cristalino (c-Si),

teluro de cadmio (CdTe), el arseniuro de galio (GaAs), y películas de calcopirita de cobre-indio-selenita (Cu-In-Se₂), entre otros. En la actualidad, las celdas solares de silicio representan el 40 % de la producción mundial (Zaraket et al., 2015).

En el caso de México se generaron 62 GW/h año usando la tecnología de PV entre Junio del 2014 hasta Julio del 2015. La mayoría de estas instalaciones se ubican al norte del país, siendo el estado de Baja California quien concentra la mayor capacidad de generación con el 61 % (Pérez Denicia et al., 2015).

Los sistemas PV conectados a la red consisten en un generador fotovoltaico (arreglos de paneles) y una estación de conversión de potencia (inversor). Los inversores inyectan energía en la red siempre y cuando la fuente renovable (el sol en este caso) esté disponible. Sin embargo, en la noche los sistemas PV permanecerán inactivos reduciendo la utilidad efectiva del sistema.

Una forma de aumentar la utilidad efectiva de los inversores es operarlos como compensadores VAR para generar potencia reactiva siempre que no estén disponibles las fuentes renovables. La potencia reactiva implica potencia real que oscila en ambas direcciones entre dos dispositivos a través de una línea de transmisión. Algunos dispositivos actúan como fuentes reactivas y otros como cargas reactivas. Entre las fuentes reactivas se encuentran los bancos de capacitores y entre las cargas reactivas existen dispositivos inductivos como imanes, transformadores, balastos y motores de inducción.

Una diferencia fundamental entre potencia activa y potencia reactiva es que una no puede ser convertida en otra. Funcionan independientemente una de la otra, por lo que se pueden tratar como cantidades distintas en circuitos eléctricos. Mientras que la potencia activa produce con el tiempo un resultado tangible (calor, potencia mecánica, luz, etc.), la potencia reactiva sólo representa potencia que oscila de un lado a otro. Sin embargo, la potencia reactiva desempeña un papel muy importante porque produce el campo magnético de los dispositivos inductivos (Theodore, 2007).

1.1.1. Uso del inversor sin transformador

El inversor PV sin transformador conectado a la red tiene la capacidad de inyectar potencia reactiva. Recientemente casi todas las regulaciones internacionales han impuesto que una cantidad definida de potencia reactiva sea manejada por el inversor fotovoltaico conectado a la red. Según la norma VDE-ARN4105, el inversor fotovoltaico con conexión de red de potencia menor a 3,68 kVA, debe alcanzar PF de 0.95 tanto adelanto como atraso (Islam et al., 2016).

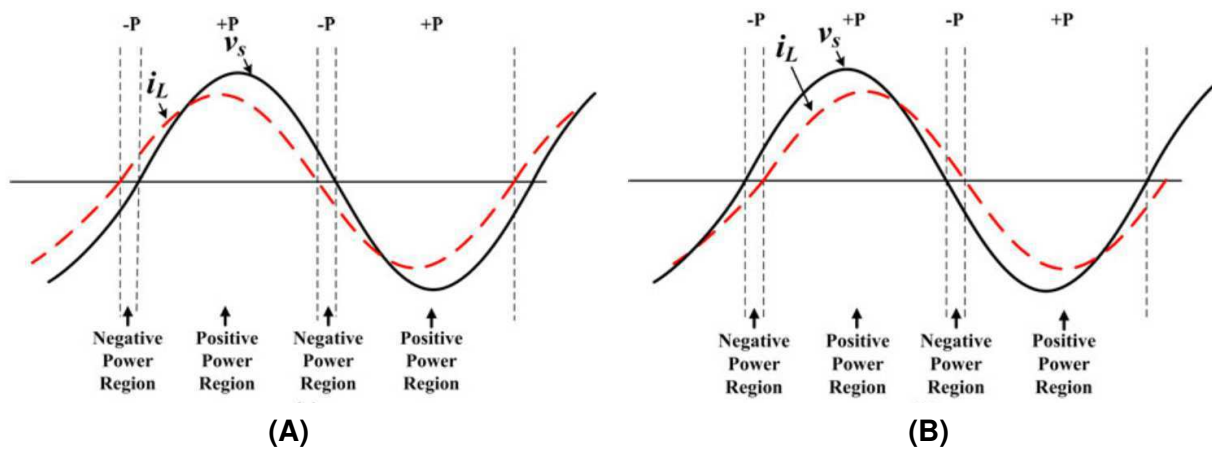


Figura 1.1: Relación y modos operativos del voltaje de línea (v_s) y la corriente del inductor (i_L) bajo los PF de (A) adelanto, (B)atraso. Mostrado en Islam et al. (2016)

Cuando el inversor inyecta la energía en la red eléctrica se desplaza la fase actual, como se muestra en la figura 1.1. El grado desplazado se determina como $\theta = \cos^{-1}PF$ donde θ es la fase de corriente desplazada del voltaje de línea, y PF es el factor de potencia ordenado, ya sea retraso o adelanto (Wu et al., 2014).

El PF es un indicador de la calidad del diseño y la gestión de una instalación eléctrica. Se basa en dos nociones muy básicas: potencia activa y aparente. Un PF alto (cercano a 1) permite la optimización de los componentes de una instalación.

Dada la capacidad de que el sistema PV es capaz de inyectar potencia reactiva permitirá que a medida que se aumente el número de inversores conectados a la red, su uso como compensadores VAR ayudará en la regulación

del voltaje de la red y reducirá la necesidad de costosos bancos de capacitores.

1.2. Justificación

Los sistemas de transmisión de potencia son sensibles a la magnitud de la corriente en las líneas según lo determinen las cargas aplicadas. Mayores corrientes dan por resultado mayores pérdidas de potencia en las líneas de transmisión debido a la resistencia de las líneas. Las grandes corrientes requieren también conductores más grandes, incrementando la cantidad de cobre necesario para el sistema.

Es importante mantener los niveles de corriente al mínimo. Dado que el voltaje de línea de un sistema de transmisión es fijo, la potencia aparente está relacionada directamente con el nivel de corriente. A su vez, mientras menor sea la potencia aparente neta, menor será la corriente extraída de la fuente.

La mejora del factor de potencia permite el uso de transformadores más pequeños, interruptores y cables, etc. Además permite reducir las pérdidas de potencia y la caída de tensión en una instalación.

Las pérdidas en los cables son proporcionales a la corriente al cuadrado. Por lo tanto, la reducción de la corriente total en un conductor en un 10 %, por ejemplo, reducirá las pérdidas en casi un 20 % (TISON, 2016).

Los equipos de corrección del factor de potencia reducen o incluso cancelan por completo la corriente reactiva (inductiva) en los conductores, reduciendo o eliminando así las caídas de tensión.

En México, la Comisión Federal de Electricidad (CFE) tiene definido para el uso de tarifas comerciales disposiciones complementarias descritas en CFE (2004). Entre éstas se encuentra el factor de potencia que notifica textualmente lo siguiente:

El usuario procurará mantener un factor de potencia (FP) tan aproximado a 100 % (cien por ciento) como le sea posible, pero en el caso de que su factor de potencia durante cualquier periodo de facturación tenga un promedio menor

de 90 % (noventa por ciento) atrasado, determinado por los métodos establecidos en las Normas Oficiales Mexicanas correspondientes, el suministrador tendrá derecho a cobrar al usuario la cantidad que resulte de aplicar al monto de la facturación el porcentaje de recargo que se determine según la fórmula que se señala. En el caso de que el factor de potencia tenga un valor igual o superior de 90 % (noventa por ciento), el suministrador tendrá la obligación de bonificar al usuario la cantidad que resulte de aplicar a la factura el porcentaje de bonificación según la fórmula que también se señala.

Fórmula de Recargo: Porcentaje de Recargo = $\frac{3}{5} \times ((90 / FP) - 1) \times 100$
FP menor que 90 %

Fórmula de Bonificación: Porcentaje de Bonificación = $\frac{1}{4} \times (1 - (90 / FP)) \times 100$
FP mayor o igual a 90 % donde FP es el Factor de Potencia expresado en por ciento.

Los valores resultantes de la aplicación de estas fórmulas se redondearán a un solo decimal, según sea o no menor que 5 (cinco) el segundo decimal. En ningún caso se aplicarán porcentajes de recargo superiores a 120 % (ciento veinte por ciento), ni porcentajes de bonificación superiores a 2.5 % (dos punto cinco por ciento).

1.3. Objetivo

Diseñar e implementar un control de modo deslizante en un inversor PV de puente completo con la capacidad de corregir factor de potencia (PF) de manera diurna y nocturna.

1.3.1. Objetivos específicos

- Obtener el modelo matemático del sistema PV usando un inversor de puente completo
- Diseñar la ley de control para operar el inversor en día y noche
- Simular el control propuesto usando el software MATLAB-Simulink
- Evaluar el desempeño de la simulación en día, noche y sus transiciones (noche-día y día-noche).
- Diseñar tarjetas electrónicas para el sistema PV
- Construir las tarjetas previamente diseñadas
- Programar el esquema de control para implementarse en la tarjeta de control modelo TMS320F28377S de Texas Instruments.
- Armar el sistema PV para las pruebas experimentales
- Analizar los resultados experimentales junto con los obtenidos por simulación

1.4. Estructura de la tesis

El capítulo 2 contiene las definiciones de los conceptos empleados en potencia eléctrica, algunos dispositivos electrónicos para compensar factor de potencia junto con la discusión de trabajos de investigación sobre la inyección de potencia reactiva a la red eléctrica por medio de inversores. En el capítulo

3 se describe la topología del sistema PV empleado en este trabajo de investigación. Se obtiene el modelo matemático y el esquema de control propuesto para inyectar potencia reactiva de día y noche para la compensación del PF. Al final del capítulo se muestra el esquema desarrollado para su simulación en MATLAB-Simulink. En el capítulo 4 se dan a conocer las partes que conforman el prototipo experimental armado, la metodología utilizada para la realización de pruebas, así como el diseño y construcción de las tarjetas electrónicas empleadas. En el capítulo 5 se presenta la programación de la tarjeta de control, modelo TMS320F28377S de Texas Instruments en MATLAB-Simulink. En el capítulo 6 se muestran y analizan los resultados numéricos y experimentales. Y para finalizar, en el capítulo 7 se presentan las conclusiones obtenidas de este trabajo y recomendaciones en el uso de este tema a futuro.

Capítulo 2

Marco Teórico

2.1. Potencia eléctrica

Los términos: potencia activa o real, reactiva y aparente se aplican a circuitos de corriente alterna de estado permanente, donde los voltajes y las corrientes son sinusoidales. Para entender estos conceptos, se define a la potencia instantánea como el producto del voltaje instantáneo a través de sus terminales multiplicado por la corriente instantánea que fluye a través de él.

La potencia instantánea siempre se expresa en Watts, independientemente del tipo de circuito utilizado. La potencia instantánea puede ser positiva o negativa. Un valor positivo significa que la potencia fluye hacia el dispositivo y un valor negativo indica que la potencia sale del dispositivo.

La potencia instantánea bajo las expresiones de voltaje y corriente se expresa:

$$p = vi = (V_m \cos(\omega t + \theta_v)) (I_m \cos(\omega t + \theta_i)) \quad (2.1)$$

donde θ_v es el ángulo de fase del voltaje y θ_i es el ángulo de fase de la corriente.

Para obtener las expresiones que definen a los siguientes tipos de potencias (real y reactiva) se utiliza como sistema de referencia el ángulo de fase de la corriente. Por lo tanto, la potencia se expresa como el desplazamiento de la tensión y de la corriente según el ángulo θ_i . Al aplicarse queda

$$p = vi = (V_m \cos(\omega t + \theta_v - \theta_i)) (I_m \cos(\omega t)) \quad (2.2)$$

Utilizando la identidad trigonométrica

$$\cos \alpha \cos \beta = \frac{\cos (\alpha - \beta)}{2} + \frac{\cos (\alpha + \beta)}{2} \quad (2.3)$$

con los términos $\alpha = \omega t + \theta_v - \theta_i$ y $\beta = \omega t$ se obtiene que

$$p = \frac{I_m V_m}{2} \cos (\theta_v - \theta_i) + \frac{I_m V_m}{2} \cos (2\omega t + \theta_v - \theta_i) \quad (2.4)$$

Para el término de la derecha de (2.4) se aplica la identidad trigonométrica

$$\cos(\alpha + \beta) = \cos \alpha \cos \beta - \operatorname{sen} \alpha \operatorname{sen} \beta \quad (2.5)$$

Al aplicar la identidad se obtiene que

$$p = \frac{I_m V_m}{2} \cos (\theta_v - \theta_i) (1 + \cos 2\omega t) - \frac{I_m V_m}{2} \operatorname{sen} (\theta_v - \theta_i) \operatorname{sen} 2\omega t \quad (2.6)$$

La expresión (2.6) permite ver que la frecuencia de la potencia instantánea es el doble de la frecuencia de voltaje o corriente.

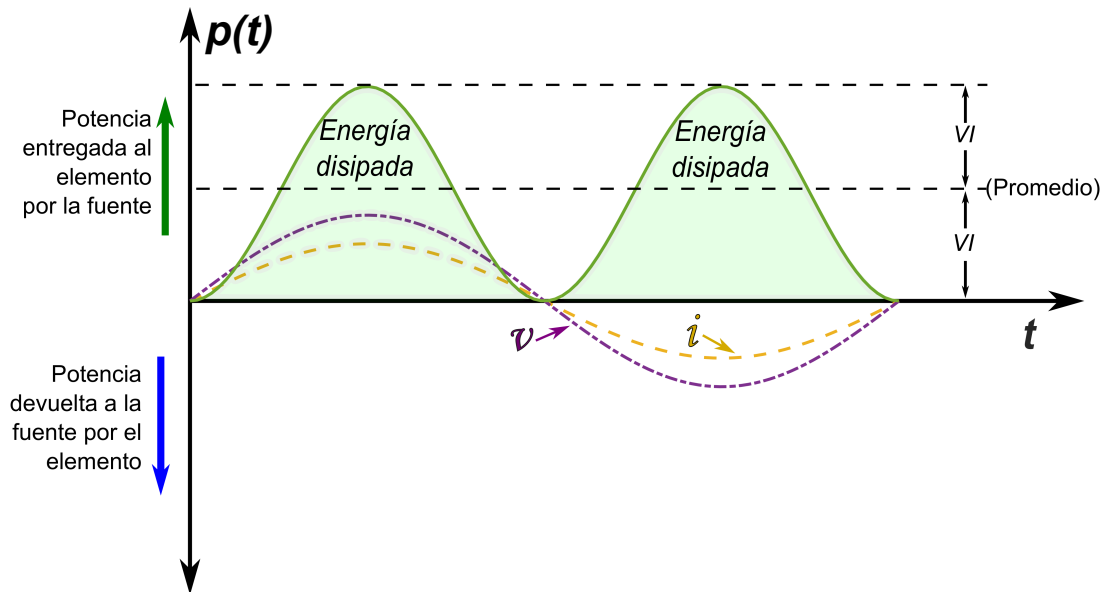


Figura 2.1: Potencia activa

2.1.1. Potencia activa

Es potencia instantánea que genera una serie de pulsos positivos que van desde cero hasta un valor máximo en watts (W). La potencia activa transforma la energía eléctrica a otra clase de energía como se muestra en la figura 2.1. El símbolo de la potencia activa es P y la expresión para definir la potencia activa instantánea es

$$p = \frac{I_m V_m}{2} \cos(\theta_v - \theta_i) (1 + \cos 2\omega t)$$

$$p = P (1 + \cos 2\omega t) \quad (2.7)$$

2.1.2. Potencia reactiva

Es la potencia instantánea que genera una serie de pulsos que oscilan entre valores positivos y negativos (absorción y devolución de energía) como se muestra en la figura 2.2. La unidad que se maneja para distinguirla de la potencia activa es el volt-ampere reactivo (VAR). El símbolo de la potencia reactiva es Q y la expresión para definir la potencia reactiva instantánea es

$$p = -\frac{I_m V_m}{2} \sin(\theta_v - \theta_i) \sin 2\omega t$$

$$p = -Q \sin 2\omega t \quad (2.8)$$

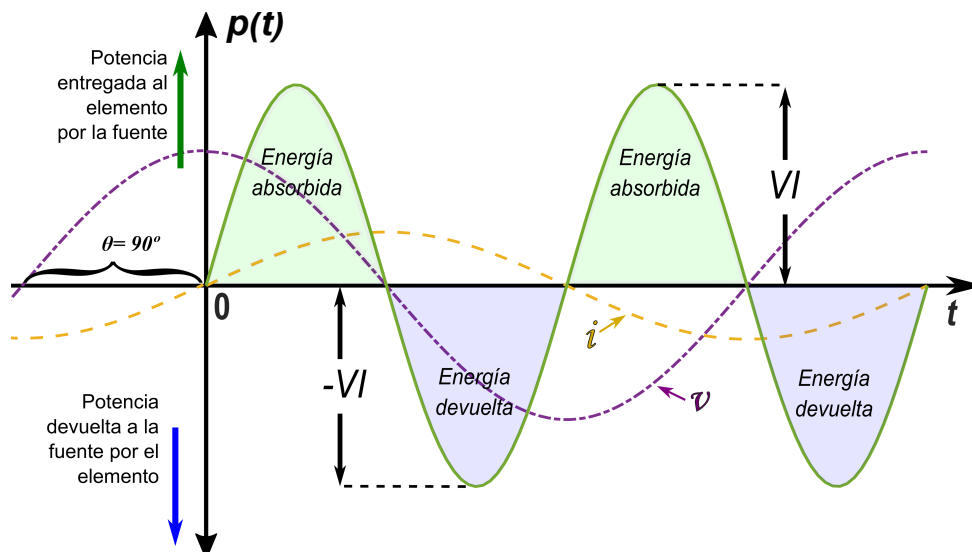


Figura 2.2: Potencia reactiva

2.1.3. Potencia aparente

La potencia aparente es la magnitud de la potencia compleja, es decir,

$$|S| = \sqrt{P^2 + Q^2} \quad (2.9)$$

La potencia aparente se llama así porque aparentemente la potencia debería ser el producto voltaje-corriente, por analogía de los circuitos resistivos en DC. Esta potencia se mide en volt-ampere (VA).

2.1.4. Potencia compleja

Es la suma compleja de la potencia real y de la potencia reactiva, es decir,

$$S = P + jQ \quad (2.10)$$

Desde el punto de vista en dimensiones, la potencia compleja posee las mismas que la potencia real o la potencia reactiva. Sin embargo, para distinguirla se utiliza como unidad el volt-ampere (VA).

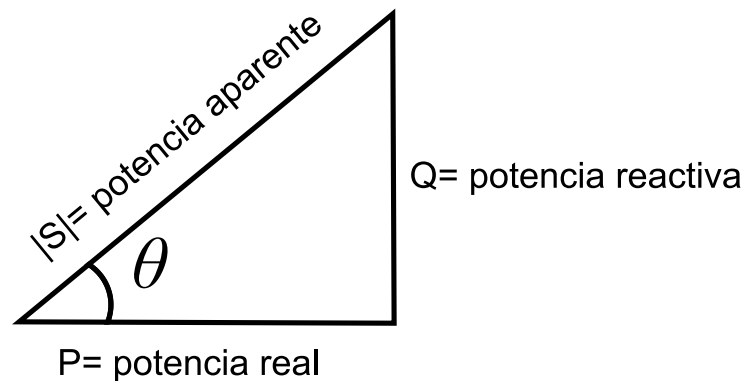


Figura 2.3: Triángulo de potencia

Una ventaja de usar la potencia compleja es la interpretación geométrica que proporciona. Cuando se utilizan los términos P , Q y $|S|$ como los lados de un triángulo rectángulo, resulta fácil demostrar que el ángulo del triángulo de potencia es el ángulo para el factor de potencia. Del triángulo de potencia mostrado en la figura 2.3 se obtiene que

$$\tan \theta = \frac{Q}{P} \quad (2.11)$$

Utilizando las expresiones que definen a P y Q se muestra que

$$\frac{Q}{P} = \frac{\frac{V_m I_m}{2} \operatorname{sen}(\theta_v - \theta_i)}{\frac{V_m I_m}{2} \operatorname{cos}(\theta_v - \theta_i)} = \tan(\theta_v - \theta_i) \quad (2.12)$$

Como se observa, el ángulo $\theta_v - \theta_i$ juega un papel importante el cálculo tanto de la potencia activa como la potencia reactiva. El coseno de este ángulo se denomina factor de potencia (PF) y el seno de este ángulo se denomina factor reactivo (RF).

Conocer el valor del factor de potencia no permite determinar el valor del ángulo del factor de potencia, ya que $\operatorname{cos}(\theta_v - \theta_i) = \operatorname{cos}(\theta_i - \theta_v)$. Para describir completamente este ángulo, se utiliza las frases descriptivas factor de potencia en retardo y factor de potencia en adelanto. Un factor de potencia en retardo significa que la corriente se encuentra atrasado con respecto al voltaje, dando a entender una carga inductiva. Un factor de potencia en adelanto significa que la corriente está adelantada con respecto a la tensión, dando a entender una carga capacitiva (Nilsson and Riedel, 2005).

2.2. Corrección del factor de potencia

En la corrección del factor de potencia (PFC) se configura la corriente de entrada de la fuente de alimentación para maximizar la potencia real disponible desde la red. Idealmente, el dispositivo eléctrico debería presentar una carga que emule una resistencia pura, dando así una potencia reactiva generada por el dispositivo de cero. Inherente a este escenario, los equipos electrónicos generan una determinada cantidad de armónicos. En una carga resistiva, la corriente es una réplica perfecta de la tensión de entrada (generalmente una onda sinusoidal) y está exactamente en fase con ella. Al hacer eso, la corriente extraída de la red eléctrica es mínima para la potencia real requerida para realizar el trabajo necesario, minimizando las pérdidas y los costos asociados

no solo con la distribución de la potencia, sino también con la generación de la potencia y del costo involucrado en el proceso. La ausencia de armónicos también minimiza la interferencia con otros dispositivos alimentados desde la misma fuente.

Otra razón para emplear PFC es que muchas de las fuentes de alimentación actuales deben cumplir con los requisitos reglamentarios. Hoy en día, los equipos eléctricos en Europa deben cumplir con la norma europea EN61000-3-2. Este requisito se aplica a la mayoría de los aparatos eléctricos con una potencia de entrada de 75 W o superior, y especifica la amplitud máxima de los armónicos de frecuencia de línea que incluyen hasta el armónico 39. Si bien este requisito todavía no está vigente en los EE. UU., los fabricantes de fuentes de alimentación que intentan vender productos en todo el mundo están diseñando equipos para el cumplimiento de este requisito (Handbook, 2007).

2.3. Compensadores VAR

En los últimos años, la compensación reactiva de la potencia de carga se hace factible con la aplicación de circuitos de control de potencia de tiristores trifásicos con funciones de control automático. El término compensador estático VAR (SVC) se aplica a una serie de dispositivos de compensación de VAR estática para uso en control reactivo de derivación.

Estos dispositivos consisten en un elemento reactivo estático conectado en derivación (reactores lineales o no lineales y condensadores) configurados en un sistema de compensación de VAR. Algunas configuraciones posibles se muestran en la figura 2.4. Comprenden combinaciones paralelas de elementos de inductancia y capacitancia ideales que son fijos o variables como se indican en la misma figura.

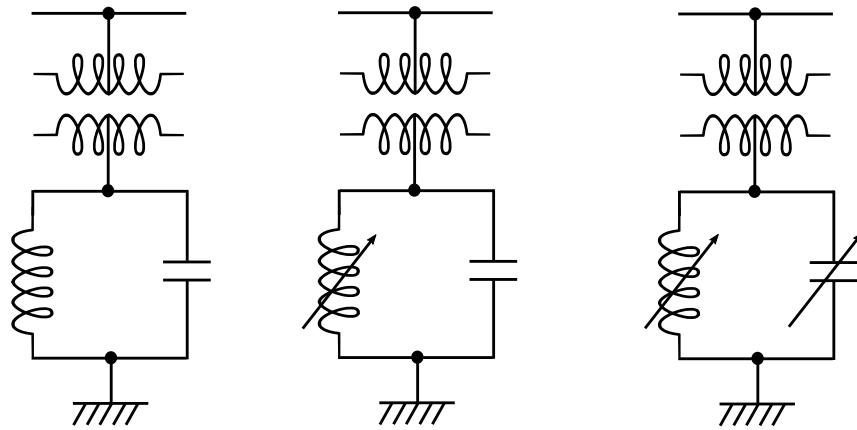


Figura 2.4: Posibles combinaciones de compensadores VAR

Antes del desarrollo de los SVC, los condensadores síncronos, los condensadores y los reactores eran los únicos dispositivos disponibles para el control de la potencia reactiva. Pero hoy en día, todos estos dispositivos se utilizan en función de los requisitos específicos de una aplicación en particular. Los reactores y condensadores se usan para reducir o aumentar el voltaje en un bus particular en condiciones de operación estacionaria sinusoidal de carga ligera o pico.

Los condensadores (o compensadores) síncronos pueden absorber o suministrar potencia reactiva al sistema de potencia, proporcionando un control suave del voltaje en un bus en particular, tienen capacidad de sobrecarga y generan armónicos insignificantes. (Vedam and Sarma, 2009).

Entre los sistemas SVC existen diversas variaciones discutidas en la literatura, haciendo uso de reactores controlados por tiristores (TCR) se pueden mencionar los siguientes:

- Sistema SVC usando TCR con capacitor fijo.
- Sistema SVC usando TCR y tiristores de interrupción a capacitores (TSC)
- Sistema SVC usando inversores de conmutación forzada
- Sistema SVC usando un reactor saturado

2.4. Inversores

Los inversores son aquellos dispositivos que convierten la fuente de energía de corriente directa (DC) a corriente alterna (AC). En general se usan para las siguientes aplicaciones:

- Fuentes AC de voltaje variable y/o frecuencia para drivers de velocidad en dispositivos como motores de inducción y máquinas síncronas.
- Fuentes de potencia reguladas de voltaje AC como las fuentes de poder ininterrumpidas (UPS, del inglés uninterruptible power supplies).
- Compensadores de variable estática (potencia reactiva).
- Filtros pasivos/activos en serie y paralelo.
- Sistemas de transmisión flexible AC (FACTS, del inglés Flexible AC transmission systems).
- Compensación de voltaje.

Los inversores pueden ser tres tipos de fuente:

- Inversor fuente de voltaje (VSI)
- Inversor fuente de corriente (CSI)
- Inversor fuente de impedancia (ZSI)

En general, los principales circuitos de potencia de varios inversores PWM pueden ser los mismos. La diferencia entre ellos es el tipo de fuente de alimentación o conexión (Lin Luo and Ye, 2013).

2.4.1. Los inversores PV

Las primeras plantas PV conectadas a la red en base a tiristores fueron introducidas en los años 80. En los 90's se introdujo los inversores en base a

transistores por la empresa SMA y para mediados el uso de la tecnología IGT y MOSFET estaba presente en todos los tipos de inversores.

A diferencia de los inversores driver para motor, los que se conectan a la red son mucho más complejos tanto en el hardware como en su funcionalidad. La necesidad de un convertidor boost en la entrada de voltaje, el filtro de conexión a la red, la capacidad de conexión y desconexión a red y el interruptor DC son los aspectos más importantes con respecto al hardware. Para el caso de funcionalidad se manejan conceptos como punto de máxima potencia (MPPT), anti-aislamiento, sincronización a red y adquisición de datos.

2.4.2. Operación en los inversores

En la operación del inversor se coordinan los estados de todos los elementos de conmutación para garantizar el cumplimiento de las condiciones fundamentales para la conmutación de circuitos. Estas condiciones son necesarias para evitar la creación de cortocircuitos a través de la fuente DC y para proporcionar a cada elemento de conmutación el tiempo requerido para cambiar su estado de ON (encendido) a OFF (apagado) u OFF a ON. La adherencia a estas condiciones mediante cierto método de conmutación secuencial produce salidas de AC. Sin embargo, las salidas de estos inversores contienen diferentes componentes de frecuencia además del componente de frecuencia fundamental deseado. Dichos componentes de frecuencia pueden crear características no deseadas en las salidas AC, así como varios niveles de imperfecciones operativas. Debido a eso, se han desarrollado dos estrategias fundamentales para operar inversores que son: las estrategias de onda cuadrada y la de conmutación múltiple.

La estrategia de conmutación múltiple o multiconmutadores ha sido eficaz para reducir el contenido armónico dando así una mejor calidad a la salida de los inversores. La estrategia de multiconmutadores se basa en activar y desactivar un grupo de elementos de conmutación con una frecuencia superior a la frecuencia de salida deseada. La técnica de conmutación de cambiar el

estado de un elemento de conmutación de ON a OFF u OFF a ON se conoce como la técnica de modulación. Existen varias técnicas de modulación que se han desarrollado y probado para que los inversores que operan logren los objetivos antes mencionados al cumplir las siguientes condiciones (Saleh and Rahman, 2011):

- Amplio rango de modulación lineal
- Mínima pérdida de conmutación y mejora en la eficiencia general del inversor
- Alta calidad de salida evaluada a través de los factores de distorsión armónica total (THD) de la salida del inversor
- Mayor magnitud del componente de frecuencia fundamental de salida
- Fácil implementación para aplicaciones prácticas
- Bajo tiempo de cálculo

Una de las nuevas tecnologías en los inversores operativos es la capacidad de realizar altas frecuencias de conmutación de maneras estables y confiables. Además, con estos avances y desarrollos en la tecnología de los microprocesadores, las técnicas de modulación que requieren cálculos complejos se han vuelto aplicables tanto para los niveles de prueba como de operación. Los enfoques fundamentales para la modulación del inversor son los siguientes:

- Modulación por ancho de pulsos (PWM, del inglés Pulse Width Modulation)
- Eliminación selectiva de armónicos (SHE, del inglés Selected Harmonic Elimination).
- PWM aleatorio (RPWM)
- Modulación delta (DM)

2.5. Modulación PWM

La modulación PWM proporciona un método para disminuir la THD de la corriente de carga. En la modulación PWM, la amplitud de la tensión de salida se puede controlar por medio de las formas de onda moduladoras.

Dos ventajas de la modulación PWM son la reducción de los requerimientos de filtro para reducir los armónicos y el control de la amplitud de salida. Entre las desventajas se puede citar que los circuitos de control de los interruptores son más complejos además de darse mayores pérdidas por las conmutaciones a alta frecuencia (Hart, 2001).

Para el control PWM de los interruptores para la salida sinusoidal (SPWM) se requieren dos cosas: la señal moduladora y la señal portadora. La señal moduladora es la señal de referencia que en este caso puede ser la señal de red sinusoidal. La señal portadora es una onda, puede ser de forma triangular o diente de sierra, que controla la frecuencia de conmutación. Enfocándose en la técnica SPWM, que son populares para los inversores industriales, se pueden categorizar como SPWM bipolar y SPWM unipolar.

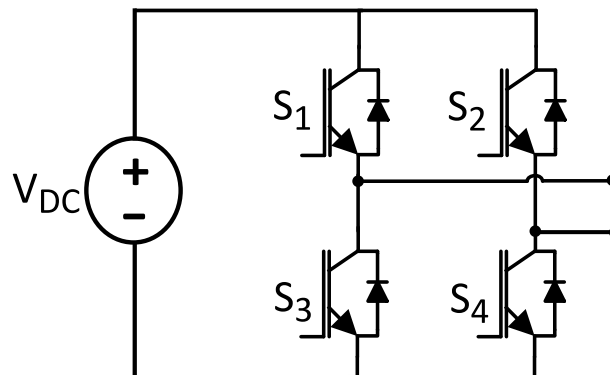


Figura 2.5: Inversor de puente H

2.5.1. SPWM bipolar

Utilizando un inversor de puente completo como se muestra en la figura 2.5 se activan los interruptores S_1 , S_2 , S_3 , y S_4 según la figura 2.6. Esta modulación utiliza una misma señal moduladora para ser comparada con la señal

portadora. Como se observa, los interruptores S_1 y S_4 se activan cuando la moduladora es mayor que la portadora. Para el caso de S_2 y S_3 , estos se activan cuando la moduladora es menor que la portadora.

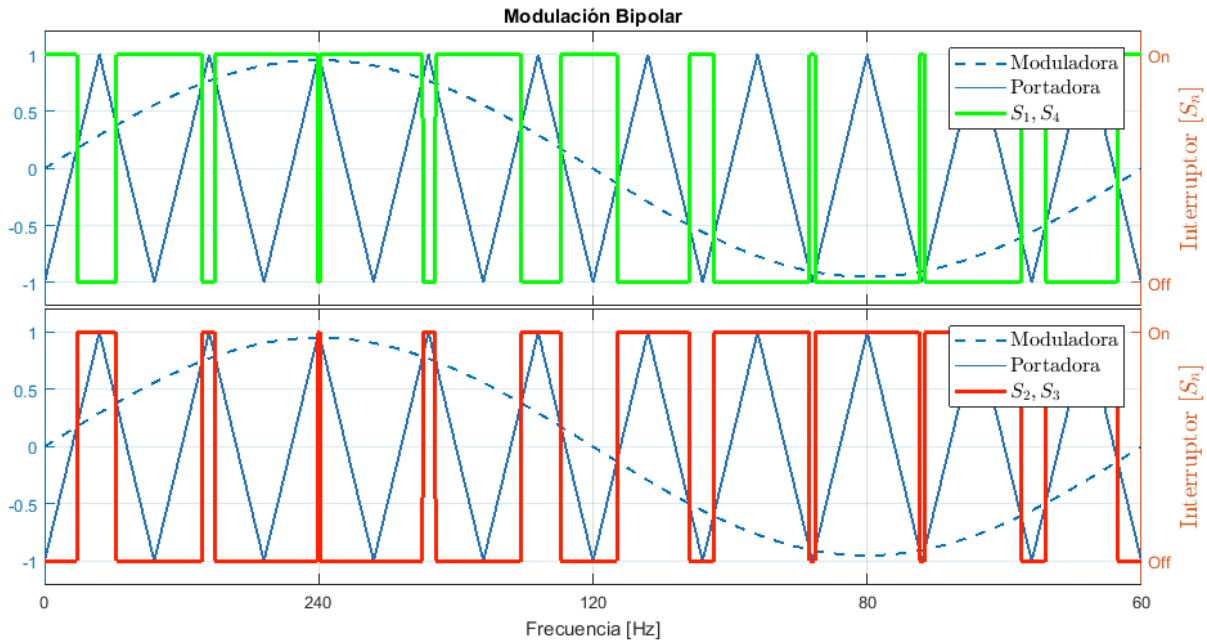


Figura 2.6: Lógica en modulación bipolar para inversor de puente H

La figura 2.7 muestra la señal de salida del inversor de puente H con la modulación bipolar. La salida del inversor toma valores alternos de tensión positiva y negativa de la fuente de tensión de corriente continua (V_{DC}).

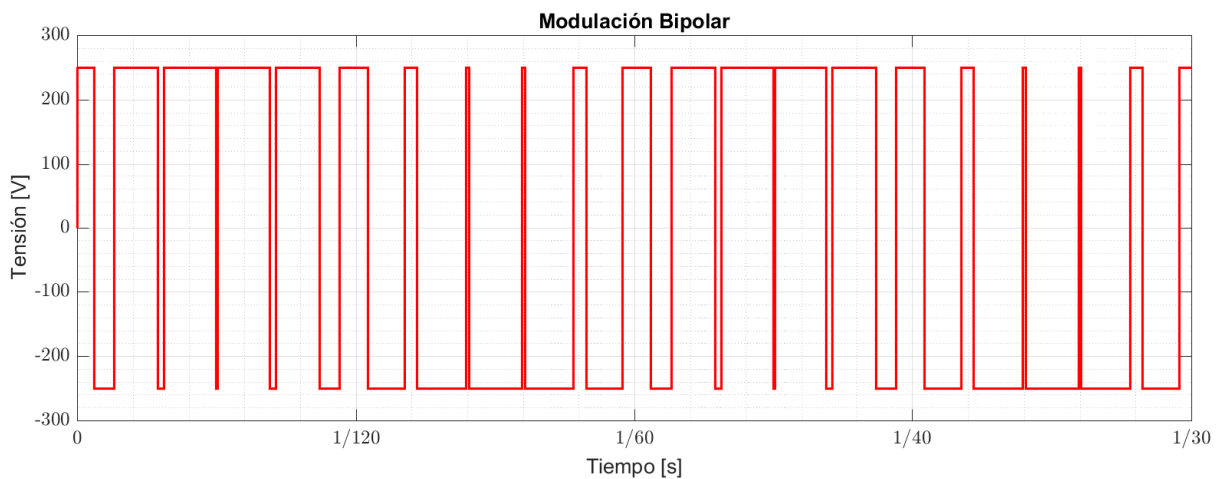


Figura 2.7: Señal de salida aplicando la modulación bipolar

2.5.2. SPWM unipolar

El esquema de conmutación utiliza dos señales moduladoras (la original y su negativo) para ser comparada con una misma señal portadora. Como se observa en la figura 2.8, el interruptor S_1 se activa cuando la moduladora es mayor que la portadora; el interruptor S_3 opera de forma inversa a la lógica de S_1 . Para activar S_2 la moduladora negativa debe ser mayor que la portadora; S_4 opera de forma inversa que S_2 .

En la figura 2.9 se muestra la tensión de salida del inversor con la modulación unipolar. La salida del inversor conmuta de la tensión positiva a cero, o de la tensión negativa a cero. La modulación unipolar permite el uso de componentes de filtro más pequeños para obtener formas de onda de voltaje y corriente de alta calidad mientras se utiliza la misma frecuencia de conmutación que en inversores modulados por el enfoque bipolar.

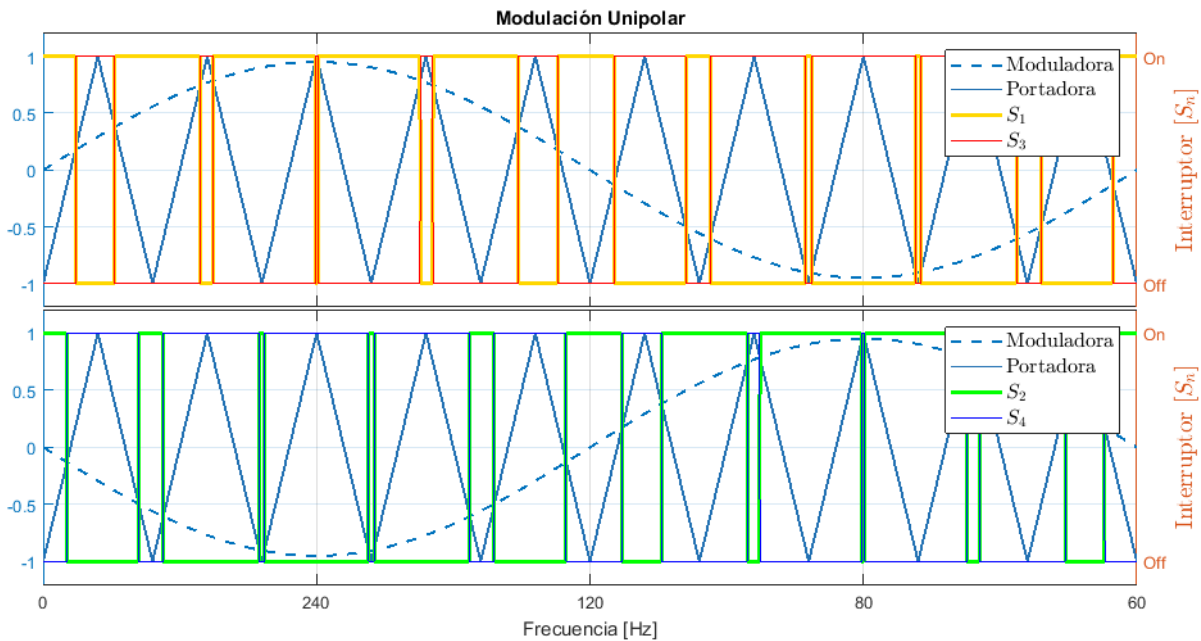


Figura 2.8: Lógica en modulación unipolar para inversor de puente H

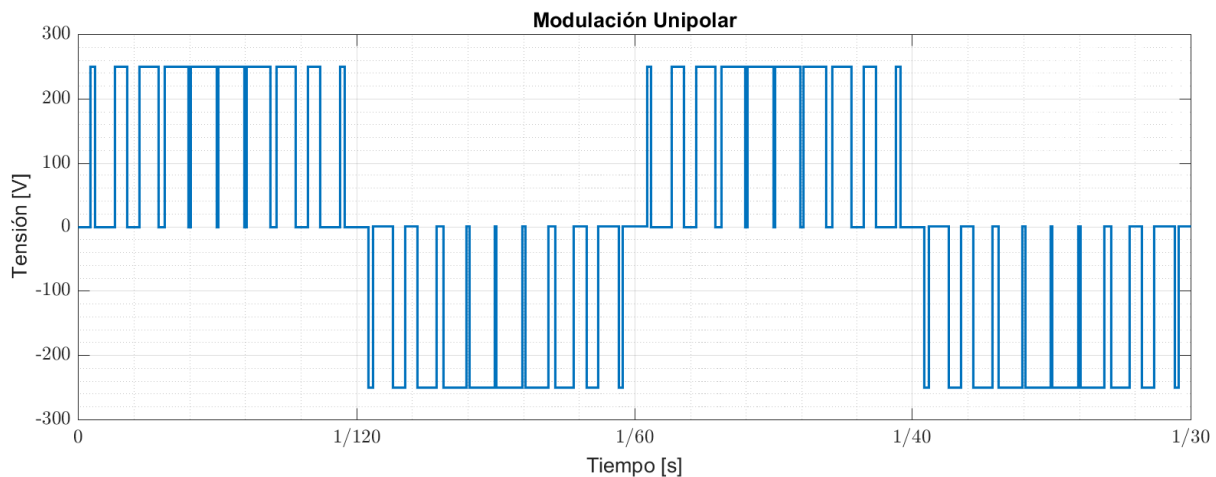


Figura 2.9: Señal de salida aplicando la modulación unipolar

2.6. Control Modo Deslizante (SMC)

El control de SMC (del inglés Sliding Mode Control) es una técnica de control que ha sido exhaustivamente explorada en muchos libros y artículos de revistas por muchos autores. La técnica es naturalmente adecuada para la regulación de sistemas controlados conmutados, tales como dispositivos electrónicos de potencia. El control en modo deslizante fue estudiado principalmente por científicos rusos en la antigua Unión Soviética (Sira Ramírez and Ramón, 2006).

Es un tipo de control no lineal que se ha desarrollado principalmente para el control de sistemas de estructura variable. Técnicamente, consiste en una ley de control discontinua de retroalimentación de estado variable en el tiempo que cambia a alta frecuencia de una estructura continua a otra de acuerdo con la posición actual de las variables de estado en el espacio de estado, el objetivo es forzar la dinámica del sistema bajo control para seguir una variedad o superficie de deslizamiento y forzarlas a evolucionar sobre ella.

La principal ventaja de un sistema con SMC es que tiene estabilidad garantizada y robustez frente a las incertidumbres de los parámetros. Además, al ser un método de control que tiene un alto grado de flexibilidad en sus elecciones de diseño, el método de control es relativamente fácil de implementar

en comparación con otros métodos de control no lineales. Tales propiedades hacen que el SMC sea muy adecuado para aplicaciones en sistemas no lineales, lo que explica su amplia utilización en aplicaciones industriales como controladores eléctricos, control de automóviles, control de hornos, etc.

2.6.1. Fundamentos del SMC

Considere un sistema de control no lineal SISO (del inglés Single Input - Single Output), donde la dinámica de los estados puede describirse a través del siguiente conjunto de ecuaciones diferenciales con lado derecho discontinuo, en la forma más general:

$$\dot{x} = F(x, u) \quad (2.13)$$

donde $x \in \mathbb{X} \subset \mathbb{R}^n$ es el vector de estados del sistema, $u : \mathbb{R}^n \rightarrow \mathbb{R}$ es la entrada de control, posiblemente discontinua, por lo que el campo vectorial $F : \mathbb{R}^n \rightarrow \mathbb{R}^n$, tendrá discontinuidades en algún conjunto del espacio \mathbb{X} .

Se define una función suave de los estados compatible con algún objetivo de control deseado, $\sigma : \mathbb{X} \rightarrow \mathbb{R}$, a partir de la cual queda determinado el conjunto:

$$S = \{x \in \mathbb{X} \subset \mathbb{R}^n : \sigma(x) = 0\} \quad (2.14)$$

que representa la superficie o variedad de conmutación en el espacio de estados n-dimensional.

La ley de control por estructura variable más sencilla que puede plantearse, con la idea de lograr que el sistema opere sobre la superficie de conmutación, consiste en alternar los valores de $u(x)$ entre dos valores posibles, según el signo de $\sigma(x)$:

$$u = \begin{cases} u^+(x) & \text{si } \sigma(x) > 0 \\ u^-(x) & \text{si } \sigma(x) < 0 \end{cases} \quad (2.15)$$

donde los dos niveles de u , son funciones suaves de los estados que no se

cruzan (para ningún $x \in \mathbb{X}$). Bajo estas condiciones, el sistema (2.13) controlado podrá expresarse a través de dos subsistemas continuos, dependiendo del signo de $\sigma(x)$:

$$\dot{x} = F(x, u) = \begin{cases} F(x, u^+) = F^+(x) & \text{si } \sigma(x) > 0 \\ F(x, u^-) = F^-(x) & \text{si } \sigma(x) < 0 \end{cases} \quad (2.16)$$

Se dice que existe un régimen deslizante sobre la variedad \mathbf{S} , cuando la aplicación de la ley de conmutación (2.15) resulta en que las trayectorias del sistema alcanzan tal variedad y se mantienen localmente en su entorno. Para que esto suceda, los campos vectoriales controlados de los dos subsistemas continuos, $F^+(x)$ y $F^-(x)$, deben apuntar localmente a \mathbf{S} , como se muestra en la figura 2.10. Para que esto ocurra, es necesario que en el sistema controlado se satisfagan las siguientes desigualdades en las proximidades de \mathbf{S} :

$$u = \begin{cases} \dot{\sigma}(x) < 0 & \text{si } \sigma(x) > 0 \\ \dot{\sigma}(x) > 0 & \text{si } \sigma(x) < 0 \end{cases} \quad (2.17)$$

es decir, que si $\sigma(x) > 0$, para que el estado del sistema tienda a aproximarse a \mathbf{S} , $\sigma(x)$ debe decrecer, por lo que su derivada debe ser negativa ($\dot{\sigma}(x) < 0$). Para el caso de que $\sigma(x) < 0$, su derivada debe ser positiva ($\dot{\sigma}(x) > 0$)

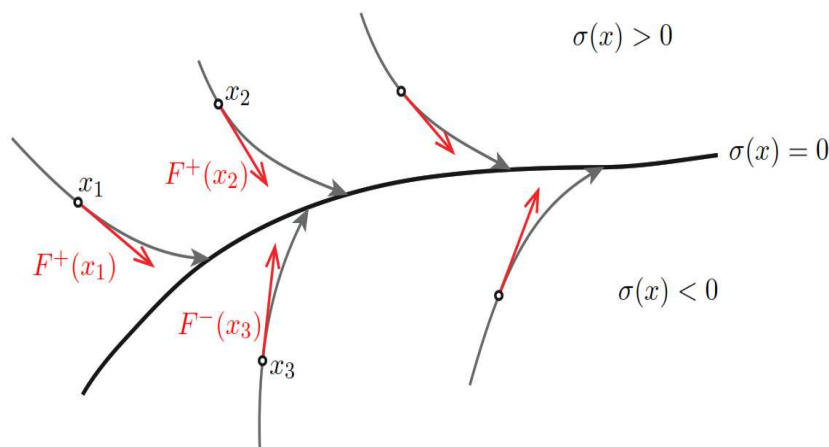


Figura 2.10: Condición para la existencia de régimen deslizante sobre \mathbf{S}

Estas condiciones son las necesarias para garantizar la convergencia a la variedad de deslizamiento y la permanencia en una vecindad de ella, es decir, para la existencia de un régimen deslizante. Las desigualdades anteriores pueden condensarse en una única desigualdad:

$$\dot{\sigma}(x) \sigma(x) < 0 \quad (2.18)$$

que debe cumplirse al menos en las vecindades de \mathbf{S} (Evangelista, 2012).

2.7. Estado del arte

Siendo una parte del tema de tesis el uso de un inversor para la inyección de potencia reactiva, existen diversos estudios que se han desarrollado. Entre las investigaciones se han reportado topologías, técnicas de modulación y control con respecto al uso de inversores para dicha tarea. En este apartado, se exponen algunos de esos trabajos y el uso del SMC.

2.7.1. Topologías

Islam et al. (2016) proponen una nueva topología de alta eficiencia sin transformador para el sistema PV conectado a red con control de potencia reactiva. La topología propuesta consiste en seis interruptores MOSFET (S1-S6) y seis diodos (D1-D6). L_{1A} , L_{1B} , L_{2A} , L_{2B} , L_{1g} , L_{2g} y C_O conforman el filtro de tipo LCL conectado a la red. V_{PV} y C_{dc} representan el voltaje de entrada y el condensador de enlace DC como se muestra en la figura 2.11. La estructura propuesta se deriva de la topología presentada por Yu et al. (2011) para mejorar los problemas de baja recuperación inversa del diodo del MOSFET cuando se inyecta potencia reactiva en la red eléctrica. Por lo tanto, la topología propuesta puede implementarse con switches MOSFET sin problemas de eficiencia. La topología puede utilizar la modulación SPWM unipolar con voltaje de salida de tres niveles.

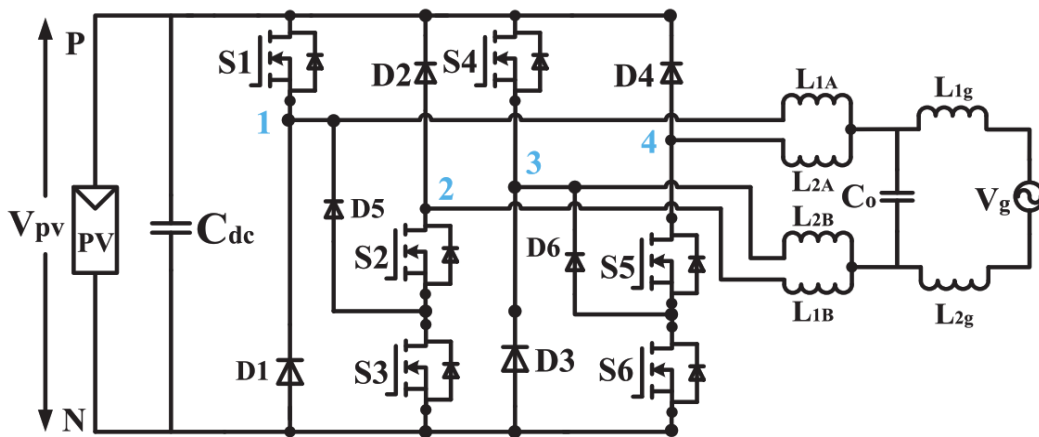


Figura 2.11: Topología propuesta por Islam et al. (2016)

Sreekanth et al. (2017) presentan un convertidor de una sola etapa (SSCS) para aplicaciones PV. Este sistema puede entregar potencia activa de PV a la red mientras se realiza un seguimiento continuo del punto de máxima potencia (MPPT). El sistema propuesto se controla de modo que pueda entregar-recibir potencia reactiva de la red. El sistema presentado tiene varias ventajas, como alta ganancia, baja pérdida de conmutación y tamaño compacto. Este sistema se puede usar con eficacia en sistemas fotovoltaicos, donde el voltaje de salida de PV es muy bajo. El SSCS propuesto consta de cinco conmutadores activos (S_p, S_1, S_2, S_3, S_4), dos conmutadores pasivos (D_1 y D_2), un inductor acoplado (L_1 y L_2), un circuito de filtro del lado de salida (C_f y L_f) y un capacitor de filtro lateral de entrada (C_p) como se muestra en la figura 2.12.

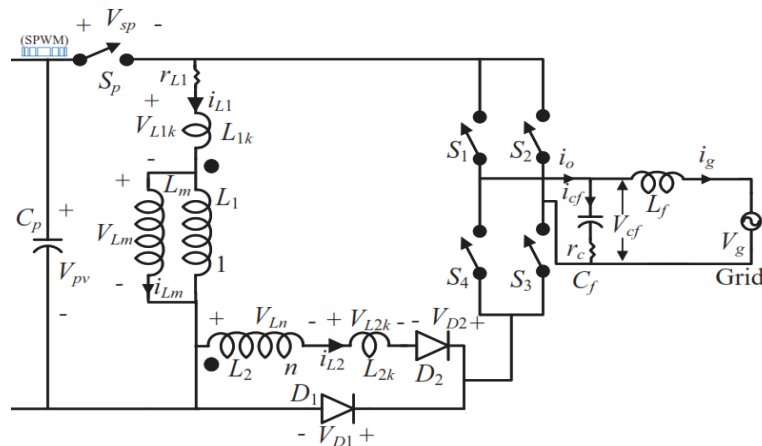


Figura 2.12: Convertidor presentado en Sreekanth et al. (2017)

2.7.2. Modulación

Suan Freddy et al. (2017) proponen una técnica de modulación para generar potencia reactiva mediante una ruta de corriente bidireccional durante el período de libre circulación. Con la técnica de modulación propuesta, el control de potencia reactiva se logra en los inversores comerciales H5 y HERIC (figura 2.13) sin ninguna modificación en las estructuras del convertidor.

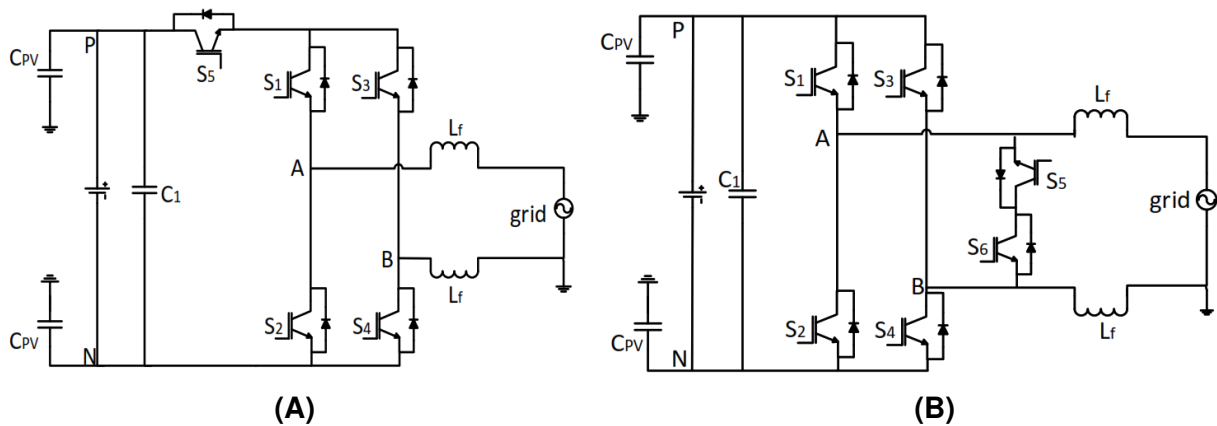


Figura 2.13: Inversores comerciales. **(A)** Inversor H5; **(B)** Inversor HERIC

La figura 2.14 muestra la técnica de modulación propuesta. Las regiones I y II pertenecen a la región de potencia positiva (V_g e I_g están en la misma polaridad) mientras que las regiones III y IV se encuentran en la región de potencia negativa (V_g e I_g son de diferentes polaridades). Con el PWM propuesto, se logra un estado de voltaje cero en la región III y en la región IV (región de potencia negativa) al introducir una nueva ruta de corriente.

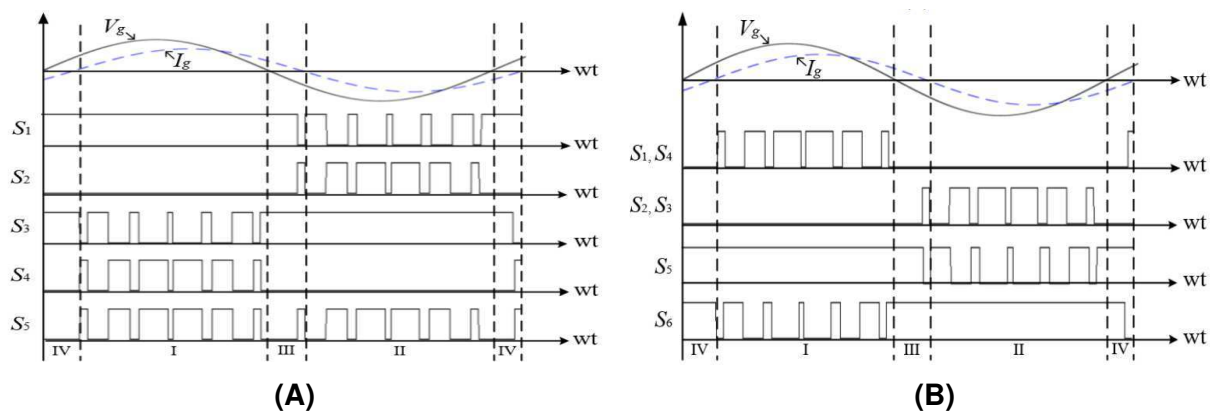


Figura 2.14: Patrón de activación propuesto por Suan Freddy et al. (2017). **(A)** H5; **(B)** HERIC

En la figura 2.14(A) tanto S1 como S3 están encendidos al mismo tiempo durante el estado de voltaje cero. Esto forma una ruta de corriente bidireccional, es decir, S1 con diodo antiparalelo de S3, ó S3 con diodo antiparalelo de S1. Como resultado, el control de potencia reactiva se puede realizar con esta nueva ruta de corriente bidireccional. Además, el voltaje modo común (CMV) se mantiene constante en $V_{DC}/2$ durante toda la operación y, por lo tanto, se minimiza la corriente de fuga. Por lo tanto, el inversor H5 con la técnica de modulación propuesta es adecuado para aplicaciones de potencia sin transformador y reactiva.

Un similar principio se aplica en el inversor HERIC. Como se ilustra en la figura 2.14(B), se propone un método de modulación tal que S5 y S6 están encendidos al mismo tiempo durante el período de libre circulación. Así se establece una nueva ruta de corriente y se puede realizar un estado de voltaje cero durante la región de potencia negativa.

Wu et al. (2014) usando la topología H5 de la figura 2.13(A), proponen la combinación de las modulaciones SPWM unipolar y SPWM bipolar para la reducción de THD y mantener una alta eficiencia en la compensación de potencia reactiva. Al compensar la potencia reactiva con un bajo PF, el inversor con SPWM unipolar podría no tener suficiente tensión para magnetizar el inductor, lo que da como resultado una distorsión de corriente en el cruce por cero. Otra forma de compensar bien la potencia reactiva es con un esquema SPWM bipolar; sin embargo, esto da como resultado una alta ondulación de corriente y grandes pérdidas por conmutación. Para reducir la distorsión actual en bajos niveles de PF y aumentar la corriente del inductor en la región de potencia negativa, SPWM unipolar se cambia a SPWM bipolar. Cuando se está en la región de potencia positiva, la operación del inversor se mantiene con SPWM unipolar para producir una mayor eficiencia antes las pérdidas por conmutación y una menor ondulación de corriente. Los resultados experimentales se obtuvieron a partir de un inversor fotovoltaico de 5 kVA que verifican el análisis y la discusión del enfoque propuesto.

2.7.3. Control

Aamri et al. (2015) presentan una estrategia para generar potencia activa y reactiva a la red basándose en la transformación DQ que define la fase de ángulo entre la corriente y el voltaje de red. La corriente de referencia AC es generada a la salida de la transformación DQ inversa que se utiliza para el control de la corriente de salida del inversor. La figura 2.15 muestra el esquema de control propuesto.

La estrategia se basa en generar señales que definen la cantidad de potencia activa y reactiva (P^* , Q^*) para obtener la señal de referencia en el marco giratorio (I_d^* , I_q^*). Las componentes I_d^* y I_q^* son transformadas al marco estacionario ($dq \Rightarrow \alpha\beta$), donde la componente real (eje α) es la que pasa al control de corriente.

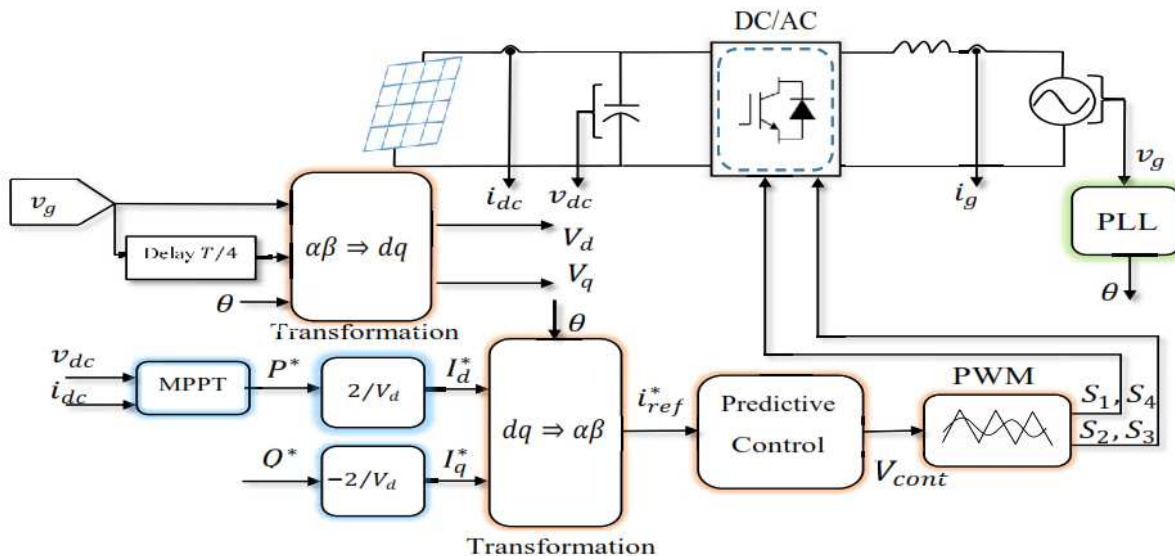


Figura 2.15: Esquema presentado por Aamri et al. (2015)

La ventaja de este método es que se requiere solo una señal de corriente de referencia que contenga tanto la cantidad de potencia activa como la potencia reactiva que es inyectada en la red. Si uno desea inyectar únicamente energía activa a red, solo debe darle a I_q^* el valor de cero para que I_{ref}^* solo inyecte potencia activa.

Para asegurar que la corriente I_{ref}^* sea inyectada a la red, se utiliza el con-

trol predictivo. Este tipo de control ha estado recibiendo una atención particular debido a la mejora notable en la industria, ya que su implementación es simple, rápida y precisa. El objetivo del controlador es calcular el voltaje del inversor requerido para forzar a la corriente de la red a seguir la trayectoria precalculada para optimizar el controlador.

Zong and Lehn (2012) se centran en el diseño de un método de sincronización de red de baja complejidad, que desacopla el componente de potencia activa y reactiva para que cada componente se pueda controlar de forma independiente. El diseño del sistema de control para el inversor se puede dividir en tres partes: 1) controlador de corriente, 2) controlador de voltaje CC y 3) sincronización de red. El diagrama esquemático del controlador se muestra en la figura 2.16.

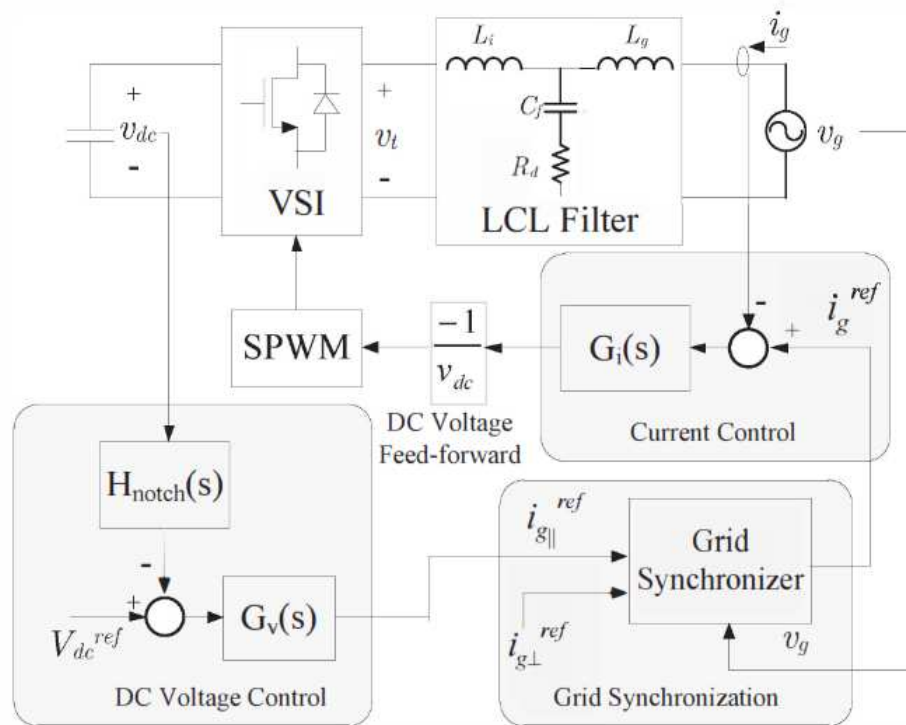


Figura 2.16: Esquema presentado por Zong and Lehn (2012)

El controlador de corriente utiliza un compensador proporcional resonante (PR) para eliminar los errores en estado estable en el seguimiento de la señal sinusoidal. El controlador de tensión del capacitor utiliza un control proporcio-

nal integral (PI) junto con un filtro notch a la señal de retroalimentación. El filtro se encarga de eliminar la componente de ondulación del doble de la frecuencia de línea que aparece en la tensión DC, de modo que la corriente de la red de salida no quede distorsionada por esta componente.

En el caso de la sincronización de red, se desarrolla un método con baja complejidad para obtener una referencia de corriente que consta de componentes activos y reactivos. El componente reactivo se puede utilizar como control de potencia reactiva e indica al inversor cuánta corriente reactiva necesita inyectarse/absorberse. Dándole al inversor la capacidad de controlar independientemente el flujo de potencia reactiva. Además, el sincronizador de cuadrícula propuesto utiliza una matriz de estados de dos por dos para generar los componentes paralelos y ortogonales. Los resultados experimentales muestran la efectividad del controlador al demostrar la capacidad del inversor para generar potencia activa pura, potencia reactiva pura y una combinación de potencia activa y reactiva.

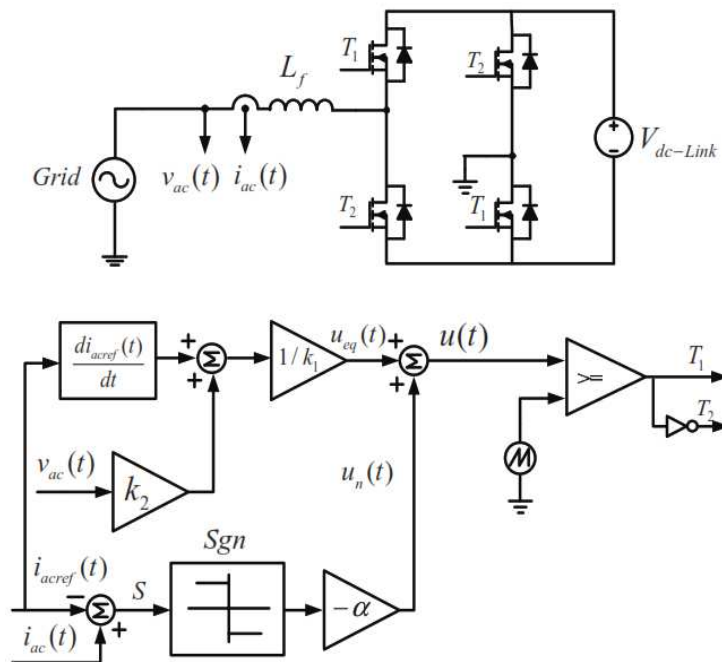


Figura 2.17: Diagrama SMC utilizado por Tran et al. (2015)

Tran et al. (2015) proponen una estructura simple para el control de potencia reactiva de los módulos PV. Con la estructura propuesta, se puede adop-

tar un microcontrolador rentable para lograr un control efectivo de la potencia reactiva a fin de soportar la tensión de red dentro de límites aceptables absorbiendo o suministrando potencia reactiva. Además, se adopta el control de modo deslizante (SMC) para mejorar la respuesta dinámica del control y reducir la distorsión armónica. En la figura 2.17 se muestra el diagrama de SMC para controlar la corriente del inversor.

En otro caso del SMC, Abrishamifar et al. (2012) proponen un controlador de conmutación fija y de alto rendimiento para un inversor unipolar monofásico. El problema de castaño (en inglés chattering) en el SMC se elimina suavizando la ley de control en una capa límite estrecha, y un modulador de ancho de pulso produce la ley de conmutación de frecuencia fija para el inversor. El procedimiento de suavizado se basa en la limitación del modulador de ancho de pulso. Aunque la ley de control suavizada limita el rendimiento de SMC, la regulación y la respuesta dinámica del voltaje de salida del inversor se encuentran en un rango muy aceptable.

Dasgupta et al. (2010) proponen un nuevo tipo de controlador de seguimiento de la tensión de carga basado en la función Lyapunov para el inversor fotovoltaico conectado para la compensación de perturbaciones de tensión en red eléctrica. El inversor funciona durante el día como un compensador de potencia activo, así como también como un regulador de voltaje de carga bajo caída de tensión de red, sobretensión o incluso en condiciones normales. El voltaje de compensación proporcionado por el inversor se agrega vectorialmente en serie con la tensión de la red de tal manera que la magnitud de la tensión de carga se mantiene constante junto con la instalación de control de flujo de potencia del inversor a la carga. Se muestra por análisis matemático que el controlador proporciona características de modo de deslizamiento libre de vibración.

Capítulo 3

Modelado y esquema de control

En este capítulo se describe el sistema PV empleado, así como la obtención del modelo matemático. Posteriormente, se expone el desarrollo del esquema de control propuesto.

3.1. Modelo matemático

El sistema presenta un arreglo de paneles PV con un diodo D , conectado en paralelo con un capacitor C a la entrada de alimentación del inversor. El circuito del inversor consiste en un puente H formado por los interruptores S_1 , S_2 , S_3 y S_4 . Durante su funcionamiento, el inversor toma la energía de entrada para generar una salida que es interconectada a la red eléctrica a través de un inductor L con una resistencia R interna del inductor. Siendo el inductor L un filtro para las señales de alta frecuencia presentes en la señal de corriente de salida. En la figura 3.1 se muestra el diagrama general de sistema descrito.

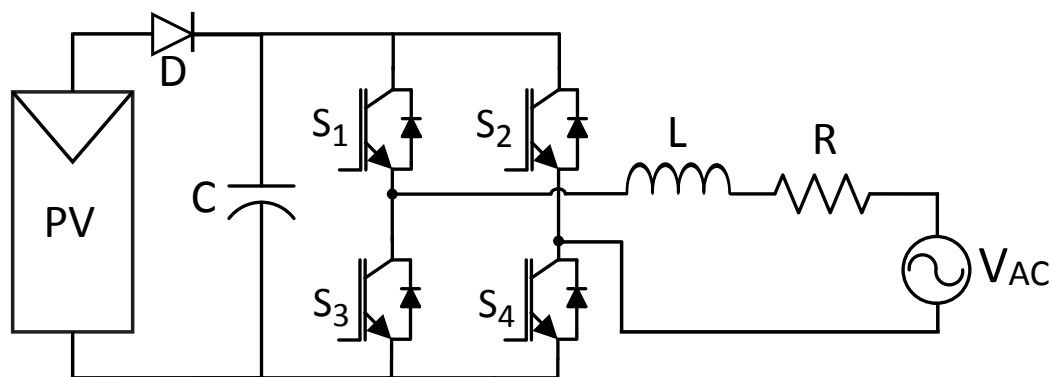


Figura 3.1: Sistema PV conectado a red

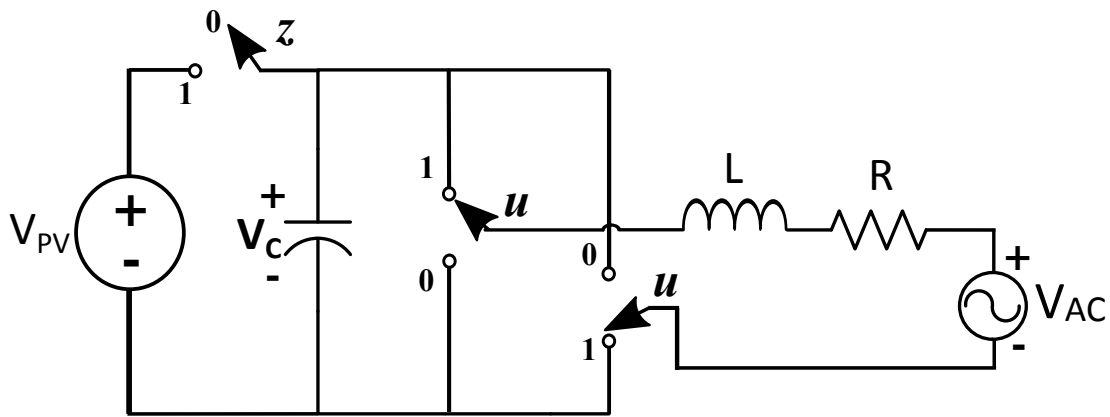


Figura 3.2: Diagrama equivalente

El sistema puede representarse mediante un diagrama equivalente que se muestra en la figura 3.2. En este diagrama se analizará tomando en cuenta el estado z junto a los interruptores que serán activados por una única señal de control u . Por lo tanto, para $u = 1$, los interruptores S_1 y S_4 están activados mientras que S_2 y S_3 se encuentran desactivados; y para $u = 0$ se tiene S_2 y S_3 activados junto con S_1 y S_4 desactivados. De esta manera, se puede analizar el sistema bajo los estados de z .

3.1.1. Estado $z = 1$

Esta condición se da cuando la tensión generada por los paneles PV es superior al valor pico de la tensión de la red. La dinámica del capacitor C tendrá la misma característica que la de los paneles lo cual permite despreciarlo del análisis. La figura 3.3 muestra los casos obtenidos en base de la señal de control u .

Cuando la señal de control $u = 1$, se obtiene con ley de tensiones de

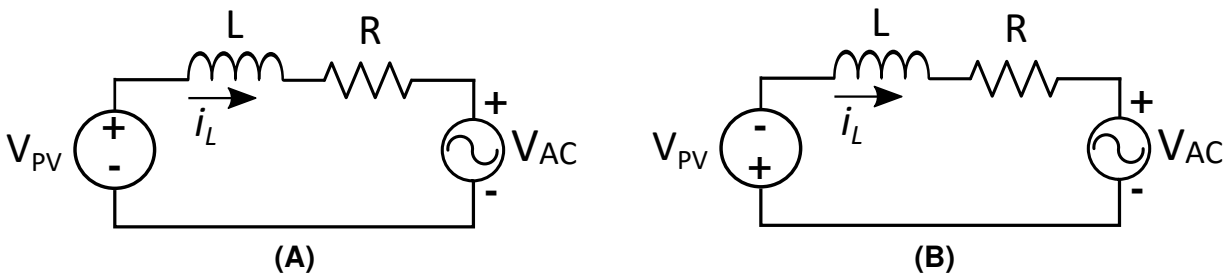


Figura 3.3: Casos para $z = 1$. (A) $u = 1$; (B) $u = 0$

Kirchhoff la expresión de la dinámica i_L

$$V_{PV} = V_L + V_R + V_{AC}$$

$$L \frac{di_L}{dt} = V_{PV} - i_L R - V_{AC} \quad (3.1)$$

Para la señal de control $u = 0$, se obtiene con ley de tensiones de Kirchhoff la expresión de la dinámica i_L

$$-V_{PV} = V_L + V_R + V_{AC}$$

$$L \frac{di_L}{dt} = -V_{PV} - i_L R - V_{AC} \quad (3.2)$$

Por lo tanto, para el estado $z = 1$, la dinámica i_L del sistema en función de u queda

$$L \frac{di_L}{dt} = (2u - 1) V_{PV} - R i_L - V_{AC} \quad (3.3)$$

3.1.2. Estado $z = 0$

Esta condición se da cuando la tensión generada por los paneles PV es menor al valor pico de la tensión de la red. Para este caso el panel se desconecta quedando el capacitor C como el elemento que intercambiará energía con la red. Al no tener los paneles, el capacitor no inyecta potencia activa, solamente inyecta potencia reactiva para compensar la carga. La figura 3.4 muestra los casos obtenidos en base de la señal de control u .

Cuando la señal de control $u = 1$, se obtiene con ley de tensiones de Kirchhoff la expresión de la dinámica i_L

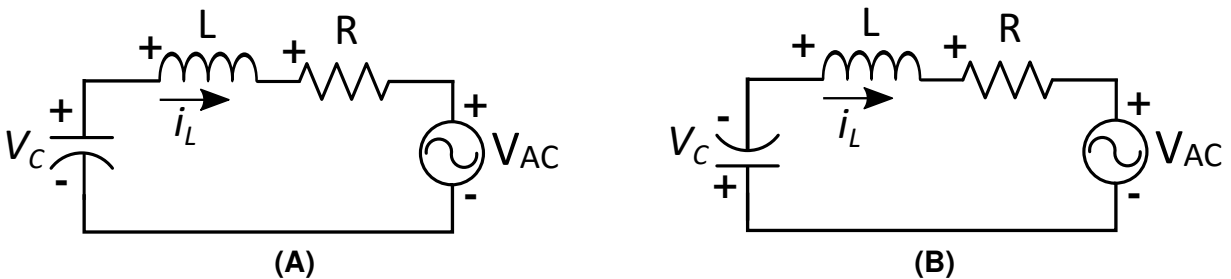


Figura 3.4: Casos para $z = 0$. (A) $u = 1$; (B) $u = 0$

$$V_C = V_L + V_R + V_{AC}$$

$$L \frac{di_L}{dt} = V_C - i_L R - V_{AC} \quad (3.4)$$

Aplicando la ley de corrientes de Kirchhoff para obtener la dinámica de V_C

$$i_C + i_L = 0$$

$$C \frac{dV_C}{dt} = -i_L \quad (3.5)$$

Para la señal de control $u = 0$, se obtiene con ley de tensiones de Kirchhoff la expresión de la dinámica i_L

$$-V_C = V_L + V_R + V_{AC}$$

$$L \frac{di_L}{dt} = -V_C - i_L R - V_{AC} \quad (3.6)$$

Aplicando la ley de corrientes de Kirchhoff para obtener la dinámica de V_C

$$i_C = i_L$$

$$C \frac{dV_C}{dt} = i_L \quad (3.7)$$

Por lo tanto, para el estado $z = 0$, la dinámica i_L y V_C del sistema en función de u queda

$$L \frac{di_L}{dt} = (2u - 1) V_C - i_L R - V_{AC} \quad (3.8)$$

$$C \frac{dV_C}{dt} = (1 - 2u) i_L \quad (3.9)$$

Finalmente, es posible generalizar las expresiones (3.3), (3.8) y (3.9) para obtener la dinámica del sistema en función tanto del estado z como la señal de control u . Por lo tanto, el modelo matemático del sistema queda expresado como

$$L \frac{di_L}{dt} = (2u - 1) [zV_{PV} + (1 - z) V_C] - i_L R - V_{AC} \quad (3.10)$$

$$C \frac{dV_C}{dt} = (1 - z) (1 - 2u) i_L \quad (3.11)$$

3.2. Esquema de control

Para el control del sistema se propone un esquema basado en el estado z . Dicho estado permite operar el sistema en dos modos, cuando existe generación de energía a través de los paneles PV y cuando no hay generación. Para $z = 1$, el objetivo de control será el seguimiento de una corriente de carga para corregir el factor de potencia e inyectar la energía adicional a la red como potencia activa. En el caso de $z = 0$, el objetivo será el seguimiento de la corriente de carga para corregir el factor de potencia, así como regular la tensión DC del capacitor de entrada del inversor a un valor deseado. Cabe recordar que para $z = 0$ no es posible inyectar potencia activa como en el caso de $z = 1$.

El esquema propuesto consta de dos lazos: corriente y tensión. En el lazo de corriente el inversor inyecta a la red eléctrica una corriente deseada (i_L^*). En el lazo de tensión se obtiene la referencia adecuada para que la tensión DC del capacitor se mantenga a un nivel deseado (v_C^*). En la figura 3.5 se muestra el diagrama de control propuesto.

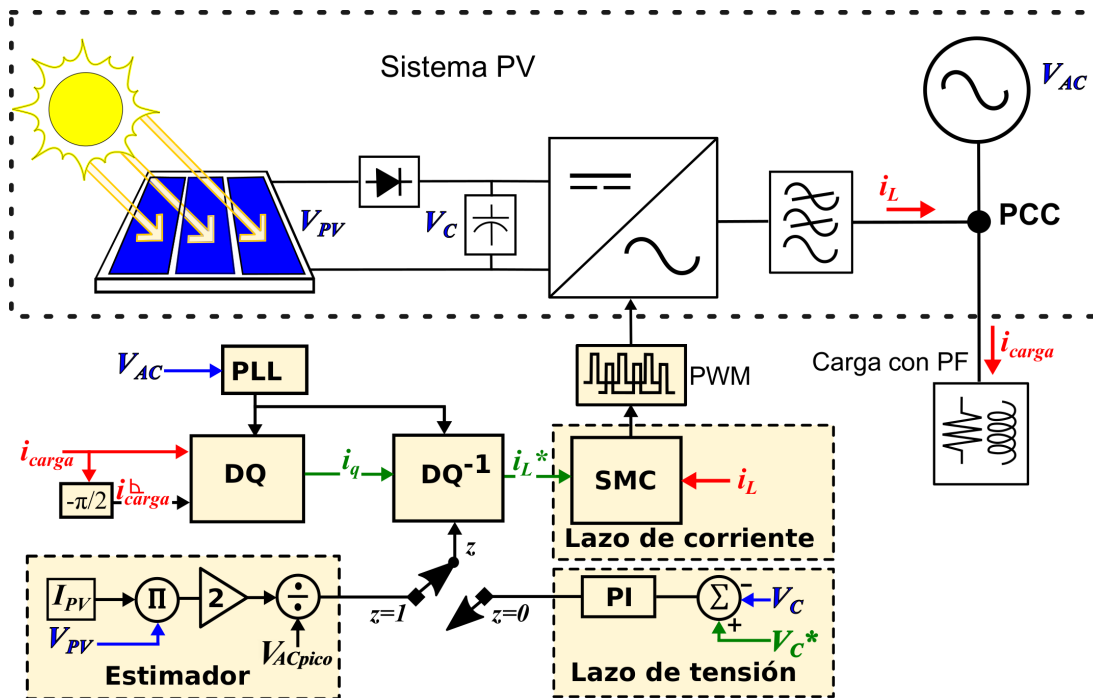


Figura 3.5: Esquema de control propuesto

3.2.1. Lazo de corriente

El esquema de control propuesto toma como base el control modo deslizante (SMC), siendo los convertidores de potencia un campo natural de aplicación debido a los abruptos cambios de estado que tienen los circuitos en su accionar. Los principales pasos para definir el control son:

- Escoger una superficie deslizante

$$\sigma(e, t) = 0 \quad (3.12)$$

(donde e es el error), que permita el comportamiento asintótico deseado en estado estable.

- Obtener el control equivalente aplicando la condición de invarianza

$$\left. \frac{d\sigma}{dt} \right|_{\substack{\sigma=0 \\ u=u_{eq}}} = 0 \quad (3.13)$$

La existencia del control equivalente u_{eq} asegura la viabilidad de un modelo sobre la superficie deslizante.

- Finalmente, la ley de control se obtiene garantizando los criterios de estabilidad de Lyapunov.

Con los pasos descritos, se escoge como superficie deslizante a la corriente del inversor en base al error entre la corriente deseada (i_L^*) con la medida (i_L). La superficie queda como:

$$\sigma(e, t) = L(i_L - i_L^*) \quad (3.14)$$

La solución cuando $\sigma(e, t) = 0$ de (3.14) queda

$$i_L = i_L^* \quad (3.15)$$

Se obtiene u_{eq} aplicando la condición de invarianza mostrada en (3.13)

$$\frac{d\sigma(e, t)}{dt} = \frac{dL(i_L - i_L^*)}{dt}$$

$$L \frac{di_L}{dt} - L \frac{di_L^*}{dt} = 0 \quad (3.16)$$

Se sustituye en (3.16) la expresión (3.10)

$$(2u - 1) [zV_{PV} + (1 - z)V_C] - i_L R - V_{AC} - L \frac{di_L^*}{dt} = 0 \quad (3.17)$$

Tomando (3.17) se sustituye la expresión (3.15), despejando se obtiene

$$u_{eq} = \frac{L \frac{di_L^*}{dt} + i_L^* R + V_{AC}}{2 [zV_{PV} + (1 - z)V_C]} + \frac{1}{2} \quad (3.18)$$

Para obtener la ley de control se propone una función de energía que cumpla los criterios de estabilidad de Lyapunov. La función debe cumplir 2 condiciones:

$$V(\sigma) \geq 0 \quad (3.19)$$

$$\frac{dV(\sigma)}{dt} \leq 0 \quad (3.20)$$

Se propone la función de energía mostrada en (3.21) que garantiza la condición (3.19)

$$V(\sigma) = \frac{1}{2} \sigma^2 \quad (3.21)$$

Al aplicar el operador diferencial para la condición (3.20) se obtiene

$$\frac{dV(\sigma)}{dt} = \sigma \frac{d\sigma}{dt}$$

$$\sigma \frac{d\sigma}{dt} = [L(i_L - i_L^*)] \left[L \frac{di_L}{dt} - L \frac{di_L^*}{dt} \right] \quad (3.22)$$

Para garantizar el cumplimiento de esta condición, existen muchas formas reportadas en la literatura. Para este caso, se toma la idea planteada por Dasgupta et al. (2010). Esta idea consiste que la segunda condición de Lyapunov

debe contener un término de valor absoluto de la superficie deslizando. Por lo tanto, se plantea que el operador diferencial de la condición (3.22) tenga la forma

$$\frac{dV(\sigma)}{dt} = -\beta |\sigma| \quad (3.23)$$

donde β es un valor estrictamente positivo para garantizar el cumplimiento de la segunda condición de Lyapunov. Al igualar las expresiones (3.22) y (3.23) se tiene

$$L \frac{di_L}{dt} - L \frac{di_L^*}{dt} = -\beta \operatorname{sgn}(\sigma) \quad (3.24)$$

Al reacomodar los términos se obtiene la ley de control

$$u = \frac{L \frac{di_L^*}{dt} + i_L R + V_{AC} - \beta \operatorname{sgn}(i_L - i_L^*)}{2[zV_{PV} + (1-z)V_C]} + \frac{1}{2} \quad (3.25)$$

De acuerdo con Tran et al. (2015), la ley de control obtenida debe presentar la siguiente forma:

$$u = u_{eq} + u_S \quad (3.26)$$

donde:

u_{eq} es el control equivalente que determina el comportamiento del sistema en la superficie deslizando. Es una entrada de conmutación no lineal, que impulsa el estado a la superficie deslizando y la mantiene en presencia de variaciones y perturbaciones de los parámetros.

u_S es el control de alcance a la superficie deslizando. Este control hace que la trayectoria se vea obligada a volver hacia la superficie en caso de salirse de ella.

Por lo tanto, la señal de control puede verse como

$$u = \frac{L \frac{di_L^*}{dt} + i_L^* R + V_{AC}}{2[zV_{PV} + (1-z)\zeta^*]} + \frac{1}{2} - \frac{\beta \operatorname{sgn}(i_L - i_L^*)}{2[zV_{PV} + (1-z)\zeta^*]} \quad (3.27)$$

donde i_L^* y ζ^* son los valores de referencia o deseados. La expresión que define a ζ^* se muestra en (3.28) mientras que i_L^* se define en el apartado

cálculo de corriente de referencia.

$$\zeta^* = \frac{1}{C} \int (1 - z) (1 - 2u) i_L^* \quad (3.28)$$

Al aplicarse este tipo de control, el movimiento resultante que tiene lugar alrededor de una pequeña vecindad de la superficie deslizante se caracteriza por un movimiento en “zig-zag” cuya frecuencia es, teóricamente hablando, infinitamente grande y se conoce como régimen de deslizamiento o movimiento deslizante.

3.2.2. Lazo de tensión

Para este lazo se considera un sistema desacoplado, donde la dinámica de la corriente es suficientemente rápida para alcanzar la corriente deseada (i_L^*). Por lo tanto, la dinámica del sistema queda reducida a la expresión (3.11). La expresión puede escribirse como:

$$\frac{dV_C}{dt} = f(i_L, u, z) \quad (3.29)$$

donde

$$f(i_L, u, z) = \frac{(1 - z) (1 - 2u) i_L}{C}$$

La expresión (3.29) puede verse como una función de entrada en la dinámica de V_C , permitiendo la obtención de la función de transferencia que relaciona la tensión del capacitor con la función de entrada. Al pasar a Laplace la expresión, queda

$$sV_C(S) = F(S)$$

$$\frac{V_C(S)}{F(S)} = \frac{1}{s} \quad (3.30)$$

La función de transferencia (3.30) representa un subsistema de primer orden que puede ser visto en un diagrama de bloques como se muestra en la figura 3.6.

Este tipo de subsistema puede ser controlado por medio de un control Proporcional Integral (PI) con la función de transferencia

$$G_{PI}(S) = K_P + \frac{K_I}{s} \quad (3.31)$$

donde K_P es la ganancia proporcional y K_I es la ganancia integral. Al aplicar el control al subsistema de la figura 3.6 se obtiene el lazo de control mostrado en la figura 3.7.

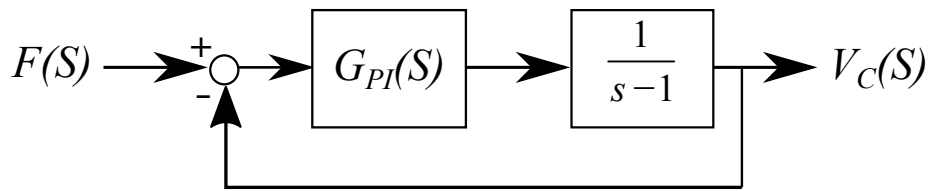


Figura 3.7: Aplicación de control PI para sistema de primer orden

Cabe recordar que los diagramas mostrados en la figura 3.6 y figura 3.7 dan una idea de la dinámica del capacitor y no representan realmente al sistema PV a controlar. Por lo tanto, en base a la expresión (3.31), el control PI empleado en el lazo de tensión es

$$C_{PI}(S) = \left(K_P + \frac{K_I}{S} \right) [F(S) - V_C(S)] (1 - z)$$

Al pasarse al dominio del tiempo queda de la forma

$$C_{PI}(t) = \left[K_P (V_C^* - V_C) + K_I \int (V_C^* - V_C) dt \right] (1 - z) \quad (3.32)$$

donde $V_C^* - V_C$ representa el error entre el valor deseado de tensión del capacitor (V_C^*) y el medido en el sistema PV (V_C). La expresión (3.32) controla en base al error de tensión del capacitor y su integral. Los valores de K_P y K_I determinan la rapidez de respuesta durante el transitorio y estado estable.

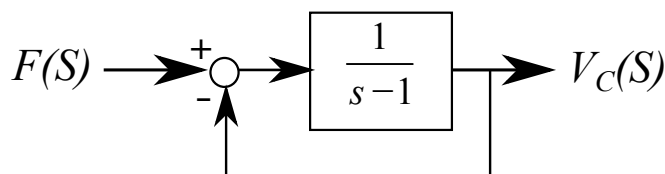


Figura 3.6: Diagrama representativo de un sistema de primer orden

3.2.3. Cálculo de la corriente de referencia

La corriente de referencia (i_L^*) se obtiene a partir de la transformada DQ monofásica. La transformada DQ monofásica es una extrapolación de la transformada DQ original donde solamente puede aplicarse en sistemas trifásicos (González García, 2004). Esta transformada emplea un cambio de coordenadas desde un marco de referencia giratorio síncrono, en este caso la frecuencia de la tensión de red (V_{AC}). La ecuación de la transformada DQ para la corriente queda de la forma

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \text{sen}(\omega t) & -\text{cos}(\omega t) \\ \text{cos}(\omega t) & \text{sen}(\omega t) \end{bmatrix} \begin{bmatrix} i_{CARGA} \\ i_{CARGA\angle 90^\circ} \end{bmatrix} \quad (3.33)$$

donde i_d es la componente directa que está en fase con la tensión de la red; i_q es la componente en cuadratura que representa la energía reactiva contenida en la corriente i_{CARGA} . Para el caso de $i_{CARGA\angle 90^\circ}$, ésta representa a la misma retrasada noventa grados; y ωt corresponde al ángulo de estimación de red (V_{AC}).

Para obtener una estimación precisa del ángulo de red, se utiliza un bucle de enganche de fase (PLL, del inglés phase locked loop). Un PLL es un sistema de bucle cerrado en el que un oscilador interno se controla para mantener el tiempo y fase de una señal periódica externa utilizando un bucle de retroalimentación. Básicamente es un sistema que controla la fase de su señal de salida de modo que el error de fase entre la fase de salida y la fase de referencia sea mínimo (Bhardwaj, 2017).

La figura 3.8 muestra el esquema general del PLL utilizado. El PLL consiste

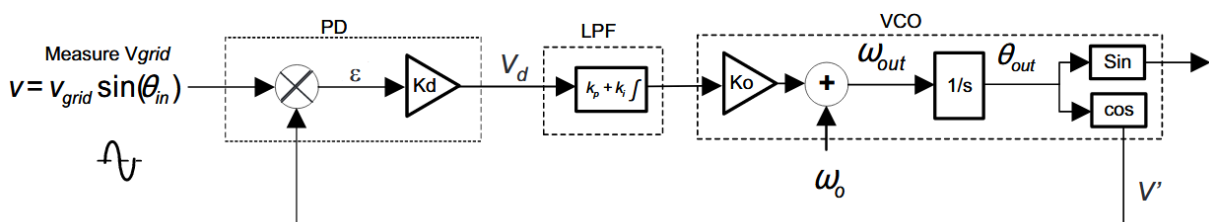


Figura 3.8: Esquema PLL empleado

en un detector de fase (PD), un filtro de bucle (LPF) y un oscilador controlado por voltaje (VCO).

Para construir la corriente de referencia, además de la i_q obtenida, se utiliza un estimador de potencia activa proveniente de los paneles PV y el lazo de tensión para mantener la tensión del capacitor durante la ausencia de energía PV.

La información para el estimador es obtenida por el algoritmo de seguimiento de máxima potencia (MPPT) del arreglo PV. El estimador de potencia garantiza el balance de la potencia tanto en corriente directa como alterna. La ecuación (3.34) representa el balance utilizando corriente y voltaje RMS para la alterna y la información obtenida por parte de los paneles PV.

$$\left(\frac{I_{ACpico}}{\sqrt{2}} \right) \left(\frac{V_{ACpico}}{\sqrt{2}} \right) = V_{PV} I_{PV} \quad (3.34)$$

Despejando I_{ACpico} de (3.34) se obtiene

$$I_{ACpico} = \frac{2V_{PV}I_{PV}}{V_{ACpico}} \quad (3.35)$$

La expresión (3.35) representa la cantidad de corriente que el inversor debe inyectar a la carga y la red eléctrica. Por lo tanto, la corriente de referencia (i_L^*) queda de la forma

$$i_L^* = \left(\frac{2V_{PV}I_{PV}}{V_{ACpico}} z + [1 - z] C_{PI}(t) \right) \text{sen}(\omega t) + (i_q) \text{cos}(\omega t) \quad (3.36)$$

donde el estimador de potencia definido en (3.35) se presenta cuando $z = 1$; el lazo de tensión mostrado en (3.32) se da cuando $z = 0$; i_q es la componente reactiva de (3.33) que contiene la carga.

En resumen, la corriente de referencia (i_L^*) se forma de la componente i_q obtenida de la transformada DQ para inyectar la potencia reactiva demandada por la carga (corregir factor de potencia). Cuando exista energía por parte de los paneles PV, se emplea un estimador de potencia para inyectar potencia activa a la red. Cuando no exista energía PV, se utiliza el lazo de tensión para

mantener la tensión del capacitor C. Toda esta información es convertida con la transformada inversa DQ para obtener la corriente de referencia mostrada en (3.36).

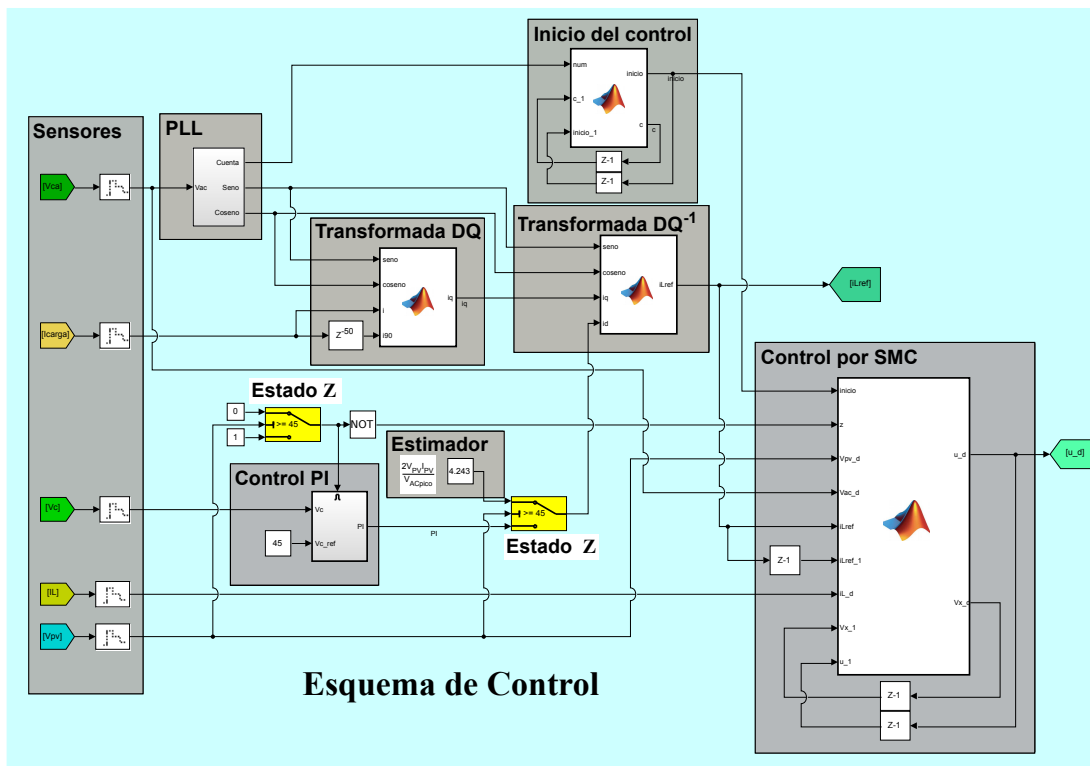


Figura 3.9: Estructura por simulación del esquema de control

3.3. Simulación

Tomando la información descrita en el esquema de control, se realizó su discretización y simulación con el fin de evaluar su funcionamiento. Para la simulación se empleó el software MATLAB-Simulink.

La figura 3.9 muestra la estructura de programación del esquema de control digital. En la misma figura se observan los bloques de: sensores, PLL, Transformada DQ, Transformada DQ^{-1} , Control PI, Control SMC, Estimador, Estado Z e Inicio del Control. A continuación, se explican algunos de los bloques mencionados junto con sus diagramas correspondientes.

La figura 3.10 muestra el bloque PLL y su constitución interna. Su configuración digital se basa en lo mostrado del esquema de la figura 3.8. La salida

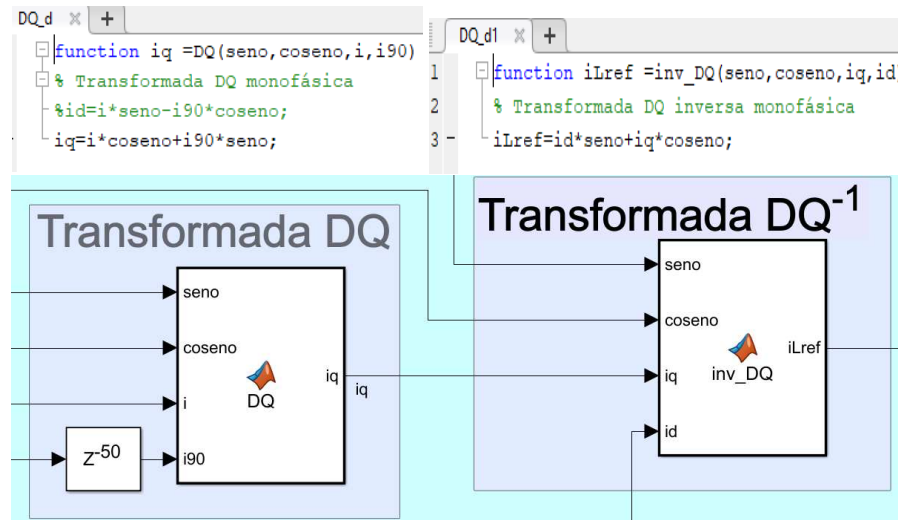


Figura 3.12: Bloques con códigos DQ y DQ^{-1}

crucos por cero comparado por la variable 'limite'. Una vez que el contador es igual o mayor que la variable 'limite', la variable 'Inicio' cambia de 0 a 1 para entrar al lazo de corriente.

Para el caso de las transformadas DQ y DQ^{-1} , la figura 3.12 muestra los bloques junto con los códigos m utilizados. Como se observa, en la transformada DQ sólo se utiliza la componente i_q como información de la potencia reactiva de la carga. En la transformada DQ^{-1} además de i_q , se requiere de i_d que lo componen el estimador de potencia PV o el lazo tensión según sea el modo de operación del inversor.

En este trabajo no se emplea el cálculo del estimador de potencia PV por MPPT debido a que es necesario la construcción, instrumentación y control de

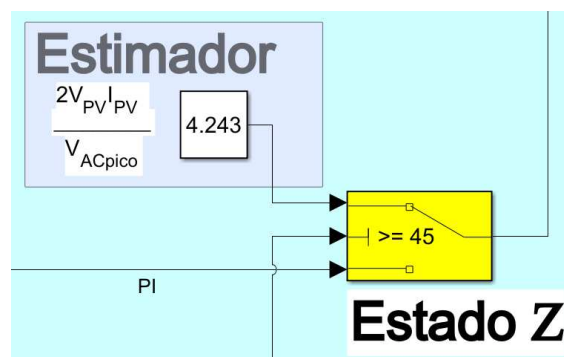


Figura 3.13: El estado Z selecciona el estimador o el control PI

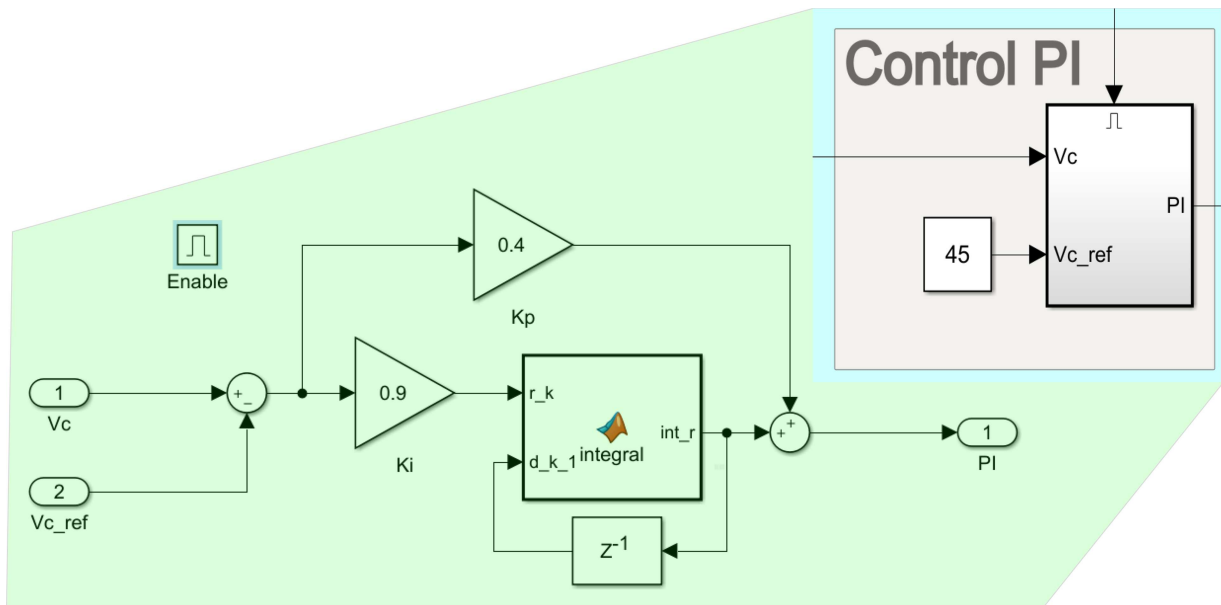


Figura 3.14: Estructura del control PI

un convertidor elevador previo a la conexión de los paneles PV para la entrada del inversor. En su defecto, el estimador es sustituido por una cantidad para simbolizar el cálculo como se observa en la figura 3.13.

El lazo de tensión del capacitor consiste en un control PI que se muestra en la figura 3.14. Como se observa, el control responde a una tensión de referencia de 45V para el capacitor durante la ausencia de energía PV.

En el caso del lazo de corriente por SMC, se hizo el cambio del operador **sgn(•)** por **tanh(•)** que conforma u_S para reducir el efecto de “chattering” como se menciona en Cortajarena et al. (2017). Este fenómeno se refiere a la aparición de oscilaciones, de alta amplitud y frecuencia en el estado de la planta debido a la excitación por parte del control discontinuo de dinámicas no modeladas en sensores y actuadores. El término “chattering” no se refiere a la conmutación del controlador, que idealmente debe ser de frecuencia infinita, sino a las oscilaciones en el estado del sistema (Rascón Carmona et al., 2015). La figura 3.15 muestra la comparación entre los operadores.

La figura 3.16 muestra el código utilizado para el lazo de corriente por SMC. Este control entra en operación hasta que la variable ‘Inicio’, que viene del bloque ‘Inicio de control’, pase de 0 a 1. Cuando entra en operación, considera el

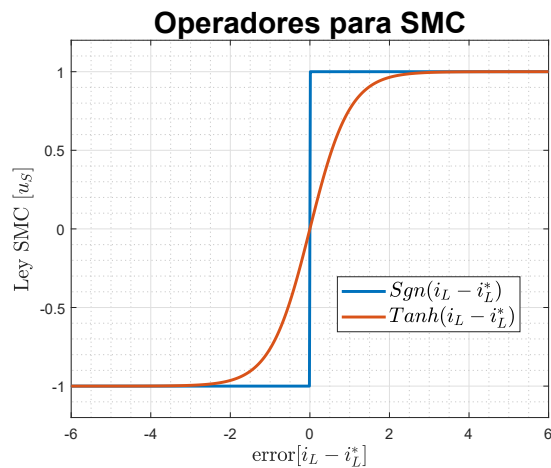


Figura 3.15: Comparación de operadores para u_s

estado Z para seleccionar entre el modo diurno o nocturno. Como se observa, este lazo de control se encarga de mandar una señal u_d hacia los interruptores del inversor.

Junto con el esquema de control, se armó el sistema PV conectado a la red. En la figura 3.17 se muestra el sistema. Como se observa, el sistema PV modelado contiene una carga que genera PF en paralelo a la red eléctrica que

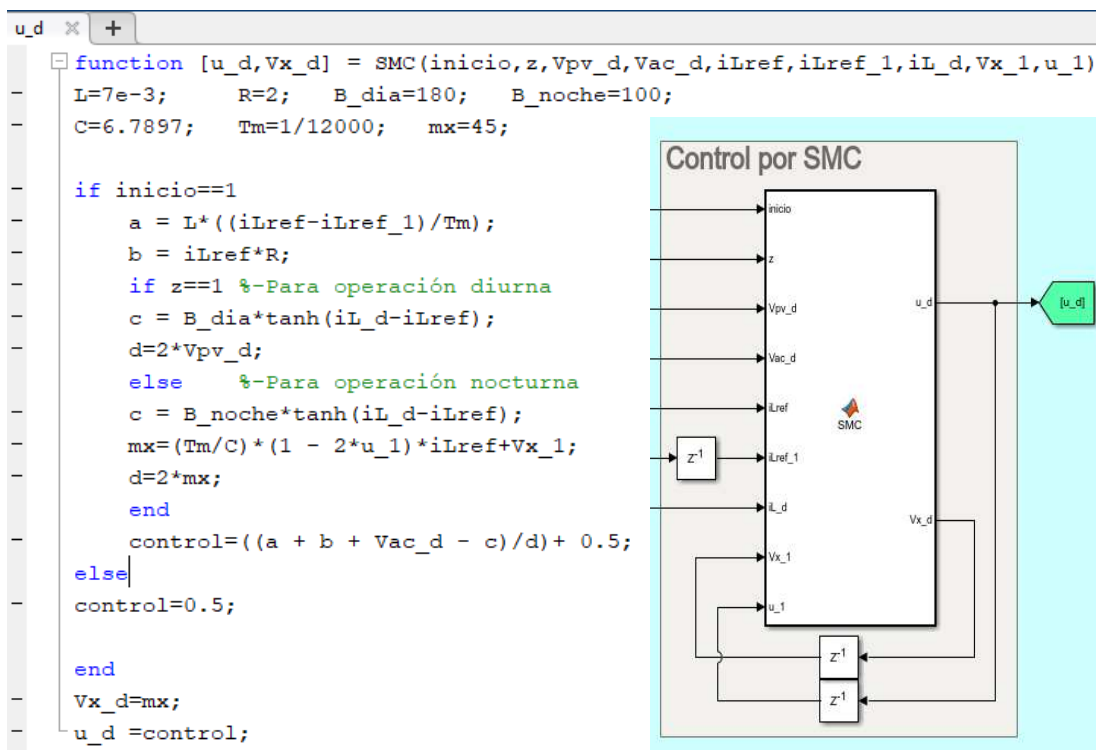


Figura 3.16: Bloque y código del lazo de corriente por SMC

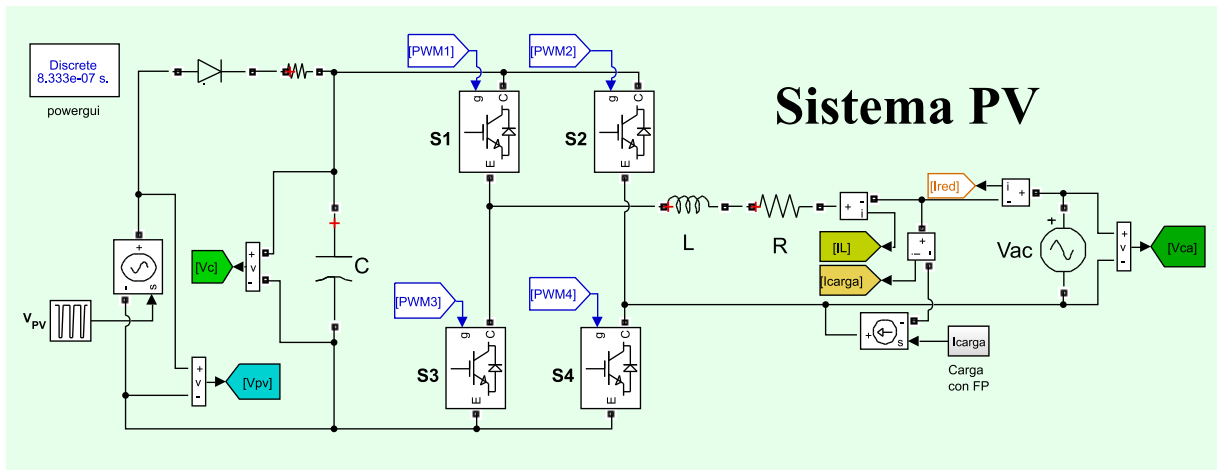


Figura 3.17: Sistema PV conectado a red

representa el punto de interconexión común (PCC) en un sistema eléctrico. Se utilizó un bloque de función para emular la transición de la tensión del panel PV para operar el sistema de día a noche y viceversa.

Para la activación de los interruptores del inversor se utilizó la modulación del bloque PWM Generator como se muestra en la figura 3.18. La lógica de esta modulación se explica en el capítulo **Programación del esquema de control**.

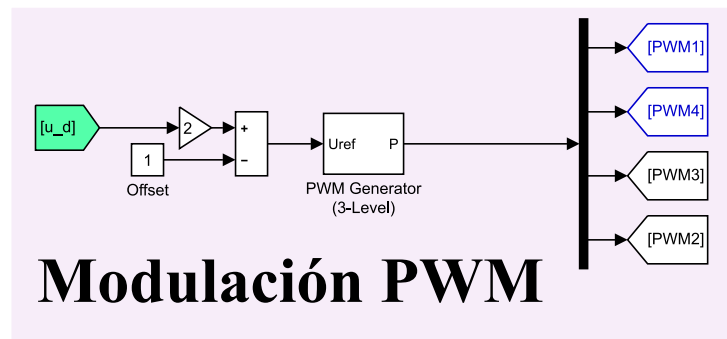


Figura 3.18: Etapa de modulación

Capítulo 4

Implementación del sistema PV

En este capítulo se presenta la metodología utilizada para la implementación del sistema PV con el esquema de control desarrollado en el capítulo anterior. Se presenta la descripción del sistema PV armado junto con el diseño y construcción de tarjetas de sensores necesarias para la tarjeta controladora.

4.1. Conexión del sistema PV

El sistema PV controlado se compone de los elementos descritos en la Tabla 4.1

Tabla 4.1: Equipos y materiales para sistema PV

Cantidad	Tipo o Modelo	Concepto o uso
1	62150H-600S	Simulador de panel PV
1	IPES-2K5-4510	Inversor Didáctico
1	3PN1010B	Transformador variable
1	TPS2024B	Osciloscopio 4 canales aislado
1	TR24-5A	Transformador aislado 127V-24V
1	GPS-3303	Fuente de voltaje con 3 salidas
1	BYV32-200	Diodo 200V 16A
1	3300 μ F	Capacitor de entrada al inversor
3	Inductor 7mH	Filtro a la salida de inversor Carga con PF
4	Resistencia 2 Ω	Carga con PF
3	Current & Voltage v1.1	Tarjeta de sensores para microcontrolador
1	LAUNCHXL-F28377S	Tarjeta programable

En la figura 4.1 se muestra, de manera general, la interconexión de los materiales de la tabla 4.1. Los equipos marcados en cuadros amarillos pertenecen

a los almacenes de los laboratorios de Energías Renovables y Mecatrónica de la Facultad de Ingeniería. Para hacer pruebas con el prototipo, por cuestiones de seguridad, el sistema PV se encuentra conectado a una red aislada de baja tensión.

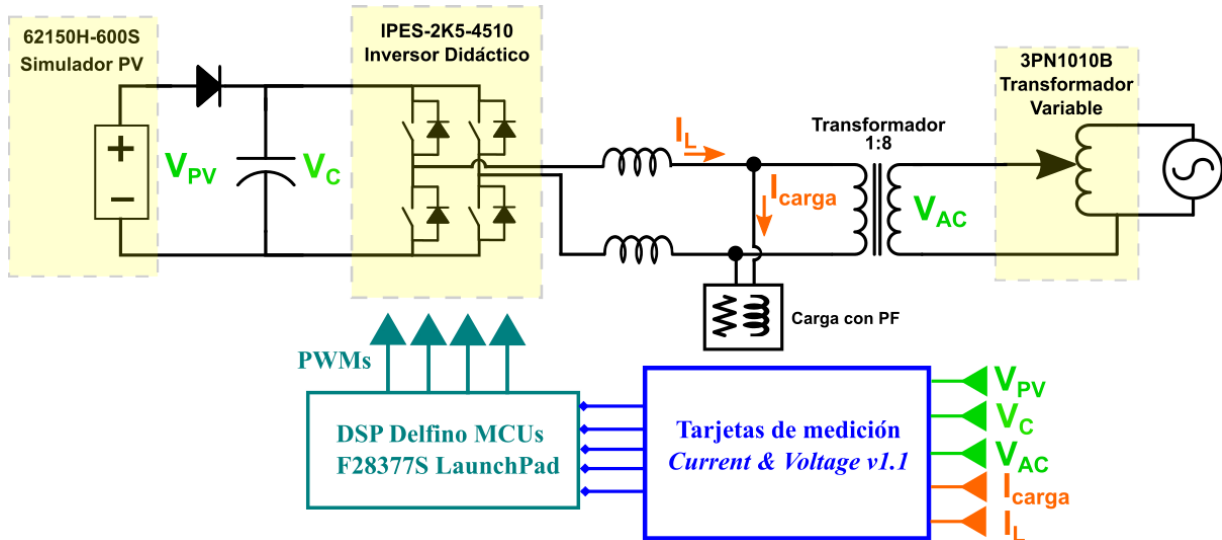


Figura 4.1: Diagrama general de conexión del sistema PV

Para realizar las pruebas del sistema, se desarrolló una metodología que consiste en:

1. Desconectar carga que genera PF
2. Encender osciloscopio para medir tensión de red del transformador variable y corriente red del transformador aislado.
3. Conectar y aumentar la tensión del transformador variable de 0 a 180V pico para cargar el capacitor. Durante este paso, con un multímetro, monitorear el incremento de tensión del capacitor que demuestra el funcionamiento de los diodos del inversor.
4. Encender el simulador de paneles PV a un nivel de tensión similar al capacitor.
5. Aumentar la tensión del simulador de paneles PV hasta llegar a casi el doble del voltaje pico de baja tensión del transformador aislado. En este experimento se tuvo una tensión pico de 21 V y una tensión PV de 47V.

6. Conectar la carga que genera PF
7. Encender la fuente de voltaje que alimenta las tarjetas de medición
8. Encender la tarjeta de control.

El sistema PV opera con la información obtenida de los sensores de corriente y voltaje de las tarjetas de medición. La medición de las tarjetas es acondicionada para los niveles de lectura del controlador digital que se encarga de analizarlas para ejecutar las instrucciones internas programadas. Cuando el controlador termina de ejecutar las instrucciones internas, se generan señales moduladas por ancho de pulso (PWM). Las señales PWM son enviadas al inversor que generan la forma de corriente deseada por el control.

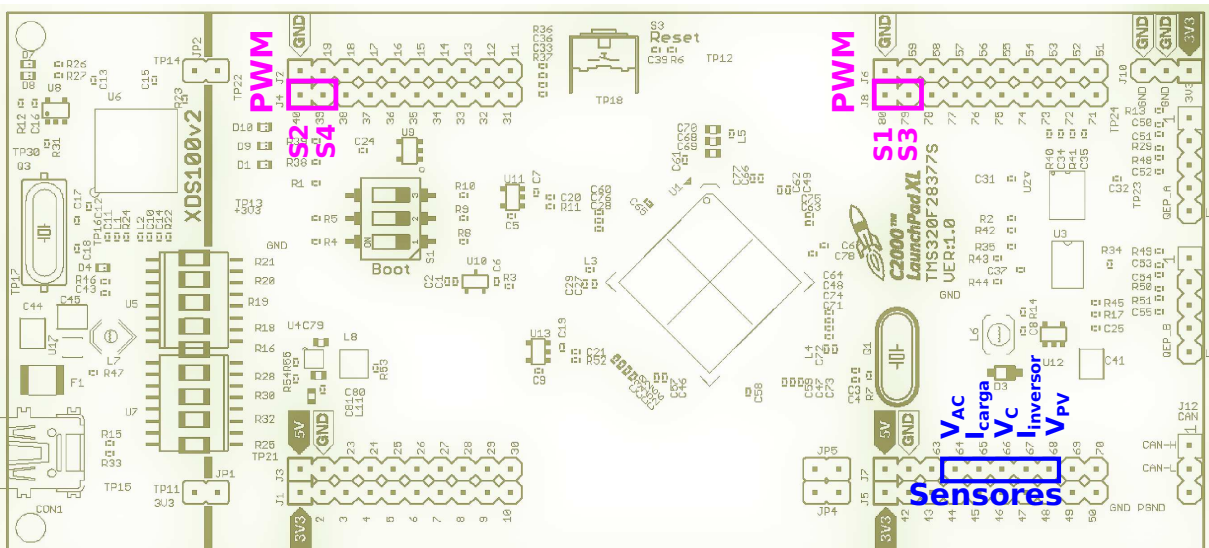


Figura 4.2: Conexión de la tarjeta LaunchPad XL TMS320F28377S

La figura 4.2 muestra la distribución de entradas y salidas de la tarjeta de control. Las entradas corresponden a 5 sensores que son: tensión de red a 180 V_{pico} (V_{AC}), corriente de carga con PF (I_{carga}), tensión del capacitor (V_C), corriente del inversor ($I_{inversor}$) y tensión del panel PV (V_{PV}). Las salidas corresponden a las 4 señales PWM conectadas al inversor (S1, S2, S3, S4).

4.2. Sensores de corriente y tensión

Para la implementación del diseño de control es necesario el uso de sensores de voltaje y corriente para su lectura en un microcontrolador o procesador digital de señales (DSP). Los niveles de voltaje de lectura varían de un controlador digital a otro, por lo que se diseñó una tarjeta configurable para los rangos de tensión de 0-3.3V y 0-5V.

4.2.1. Sensor de corriente ACS712

EL ACS712 es un sensor de efecto Hall para corriente AC con 3 modelos de lectura máxima y sensibilidad. En la tabla 4.2 se muestran los modelos, rangos y sensibilidades definidos por el fabricante (Allegro MicroSystems, 2017).

Tabla 4.2: Modelos y características de sensor ACS712

Modelo	Rango Óptimo, I_p (A)	Sensibilidad (mV/A)
ACS712ELCTR-05B-T	± 5	185*
ACS712ELCTR-20A-T	± 20	100
ACS712ELCTR-30A-T	± 30	66
* Se consideró que sea 200		

Para ajustar el sensor se procedió a establecer lecturas en base a los rangos óptimos. El diseño se aplicó para el sensor de $\pm 5A$ con la información mostrada en la tabla 4.3

Tabla 4.3: Rangos definidos para los límites de lectura

Corriente aplicada (A)	Lectura sensor (V)
-5	1.5
0	2.5
5	3.5

En base a la tabla 4.3, se armó el circuito mostrado en la figura 4.3. El circuito ajusta la señal del sensor para generar una tensión de salida V_0 . La tabla 4.4 muestra los tipos de señal de lectura del sensor de corriente (DC ó AC) y los rangos de salida de V_0 según sea el caso.

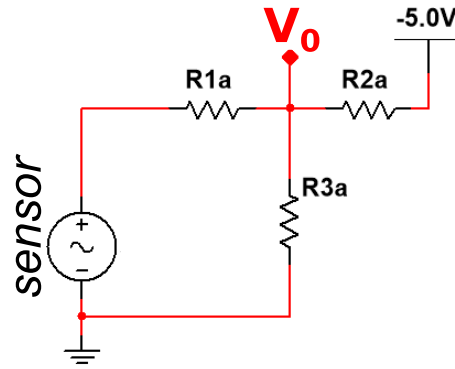


Figura 4.3: Circuito divisor para el sensor de corriente

La señal V_0 debe ser amplificada en una proporción que depende del rango de voltaje de entrada del convertidor analógico digital (ADC) del controlador. Por lo tanto, se implementó el circuito mostrado en la figura 4.4

Tabla 4.4: Ajuste de salida para el sensor de corriente

Corriente	R1a (Ω)	R2a (Ω)	R3a (Ω)	Lectura sensor (V)	V_0 (V)
AC	750	2500	1070	1.5	0.0
				2.5	0.5
				3.5	1.0
DC	1000	2000	1000	2.5	0.0
				3.5	0.5

La figura 4.4 muestra un amplificador operacional en modo no inversor en la cual R4 y R5 varían según el tipo de lectura y rango a usar. En la tabla 4.5 se muestran los valores para dichas configuraciones.

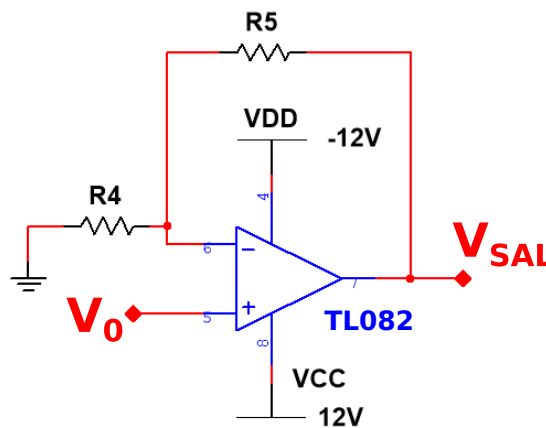


Figura 4.4: Circuito de ganancia para lectura digital

Tabla 4.5: Resistencias para rangos de lectura

Corriente	Rango lectura V_{SAL} (V)	R4 (Ω)	R5 (Ω)
AC	0.0 — 3.3	1300	3000
	0.0 — 5.0	1000	4000
DC	0.0 — 3.3	1300	3000
	0.0 — 5.0	1000	4000

Una vez definidas las resistencias, se evaluó el diseño en el simulador de circuitos Multisim 14. La figura 4.5 muestra las gráficas obtenidas donde se emplea la corriente AC y la corriente DC. En la figura 4.5(A) se observan tres señales para la corriente AC; la señal amarilla corresponde a la salida V_0 del circuito mostrado en la figura 4.3; las señales azul y morada corresponden a la señal V_{SAL} en el rango de lectura para la tarjeta digital. El mismo tipo de señales se observa en la figura 4.5(B) para la corriente DC.

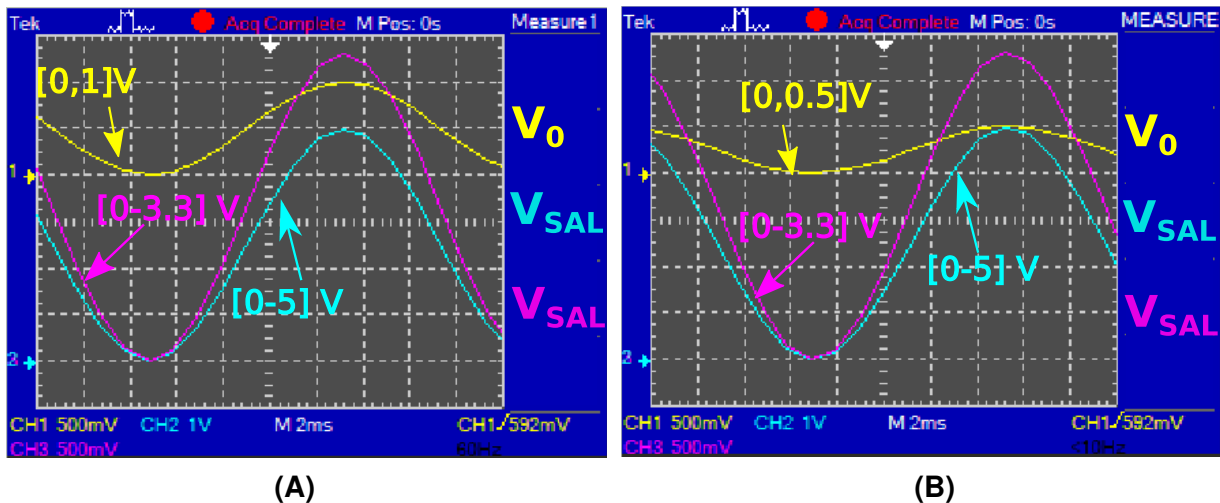


Figura 4.5: Simulación de ajuste de corriente. (A) Corriente AC; (B) Corriente DC

4.2.2. Sensor de tensión AMC1100

El AMC1100 es un amplificador aislado de doble alimentación que posee una entrada diferencial de voltaje máximo ± 250 mV y salida diferencial de ganancia 8 (Instruments, 2014). Para el acondicionamiento de la salida se usó el circuito mostrado en la figura 4.6

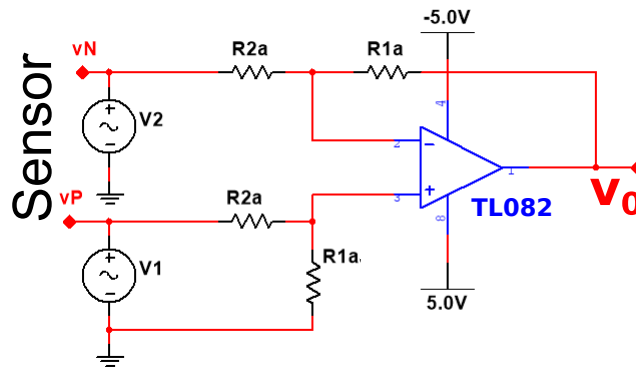


Figura 4.6: Circuito amplificador restador

Los valores de R1a y R2a se basan de la tabla 4.6 que consideran las entradas límite del diferencial y la ganancia del amplificador para calcular el rango de salida de V_0 .

Tabla 4.6: Características del amplificador restador

Tipo de Voltaje	Salidas del sensor	Rango de salidas (V)	R1a (Ω)	R2a (Ω)	$V_0 = \frac{R1a}{R2a}(vP - vN)$
AC	vP vN	$[-1, 1] + offset$ $[1, -1] + offset$	3000	2400	-2.5 – 2.5
DC	vP vN	$[0, 1] + offset$ $offset$	3000	2400	0.0 – 2.5

offset = 2.5V

Para el caso del voltaje AC, es necesario acondicionar V_0 para que la tensión sólo posea valores positivos (incluyendo al cero). Para ello, se utiliza el circuito mostrado en la figura 4.7.

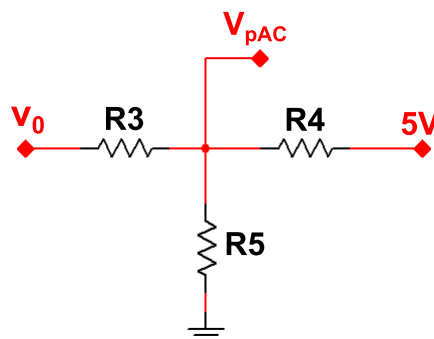


Figura 4.7: Circuito de ajuste para voltaje AC

Como se observa en la figura 4.7, se estableció un voltaje V_{pAC} usando un conjunto de resistencias como se indica en la tabla 4.7.

Tabla 4.7: Rangos definidos para los límites de lectura

V_0 (V)	R3 (Ω)	R4 (Ω)	R5 (Ω)	V_{pAC} (V)
-2.5 – 2.5	1500	3000	3000	0.0 – 2.5

Una vez que los rangos de salida V_0 o V_{pAC} se encuentran entre $[0, 2.5]V$, se amplifican a los rangos de lectura para el controlador digital. En la figura 4.8 se muestra el circuito implementado.

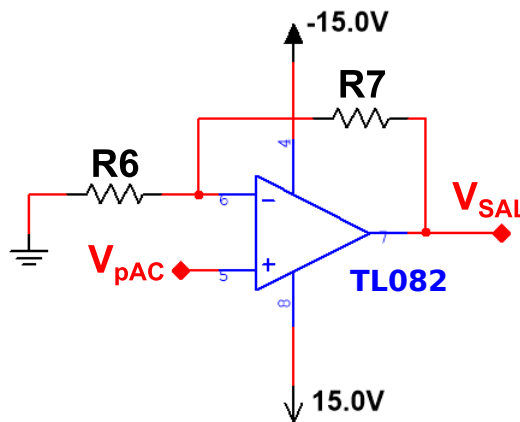


Figura 4.8: Circuito de ganancia para lectura digital de voltaje

La figura 4.8 muestra un amplificador operacional en modo no inversor en la cual R6 y R7 varían según el tipo de lectura y rango a usar. En la tabla 4.8 se muestran los valores para dichas configuraciones.

Tabla 4.8: Rangos definidos para los límites de lectura

Corriente	Rango lectura (V)	R6 (Ω)	R7 (Ω)
AC	0 – 3.3	5000	1600
	0 – 5.0	5000	5000
DC	0 – 3.3	5000	1600
	0 – 5.0	5000	5000

Una vez definidas las resistencias, se evaluó el diseño en el simulador de circuitos Multisim 14. La figura 4.9 muestra las gráficas obtenidas donde se emplea el voltaje AC y el voltaje DC. En la figura 4.9(A) se observan cuatro señales para el voltaje AC; la señal amarilla corresponde a la salida V_0 del

circuito mostrado en la figura 4.6; la señal azul corresponde al circuito de ajuste mostrado en la figura 4.7 ;las señales verde y morada corresponden a la señales V_{SAL} en el rango de lectura para la tarjeta digital. En la figura 4.9(B) se observan 3 señales para el voltaje DC; la señal amarilla corresponde a la salida V_0 del circuito mostrado en la figura 4.6; las señales azul y morada corresponden a la señales V_{SAL} en el rango de lectura del ADC para la tarjeta digital.

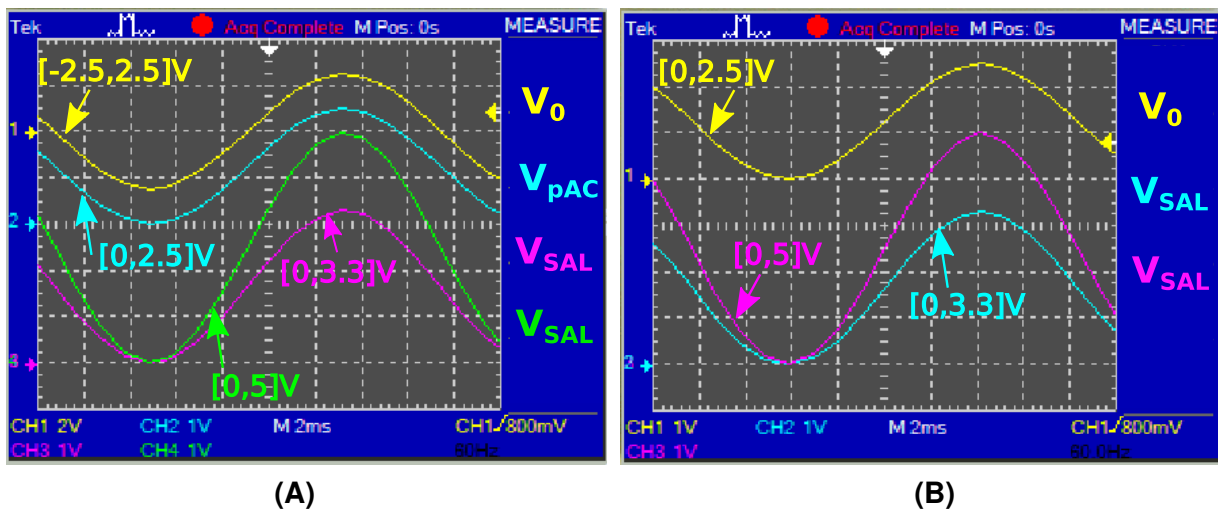


Figura 4.9: Simulación de ajuste de tensión. (A) Tensión AC; (B) Tensión DC

4.3. Diseño de tarjetas de medición de corriente y voltaje

Para que el acondicionamiento de los sensores de corriente y voltaje se pueda utilizar en cualquier controlador digital, se hizo el diseño y construcción de una tarjeta configurable. Los materiales que contiene la tarjeta se enlistan en la tabla 4.9.

El diseño de la tarjeta PCB (de sus siglas en inglés “Printed Circuit Board”) se realizó en el software “Proteus Design Suite 8.6”. En la figura 4.10 se muestran la vista del diseño por computadora, así como la tarjeta armada. Como se observa, tanto el diseño como la PCB armada contienen texto descriptivo para hacer configuraciones de lectura.

Tabla 4.9: Componentes de la tarjeta de medición “Current & Voltage v1.1”

Cantidad	Concepto	Descripción
2	TL082CDR	Amplificador Operacional, 3 MHz, 7V a 36V
1	T-Block3 PCB	Bloque de Terminal de cable a tarjeta, Eurostyle, 5 mm, 3 Posiciones, Tornillo
2	T-Block2 PCB	Bloque de Terminal de cable a tarjeta, Eurostyle, 5 mm, 2 Posiciones, Tornillo
1	LM7805CT	Regulador de Voltaje Lineal, Entrada de 10V a 35V, Salida de 5V y 1A, TO-220-3.
8	Jumper	Puente de pin 2 posiciones, 2.54 mm
2	ITA1212S	Convertidor DC-DC Aislado de montaje en tarjeta, 1W, 12V, 41.6mA, -12V, 41.6mA
1	IE0505S	Convertidor DC-DC Aislado de montaje en tarjeta, Aislamiento de 1kV, 1 Salida, 4.5 V, 5.5 V, 1 W.
1	AMC1100DUB	Amplificador de Aislamiento, 200 μV , 4.25 kV, 2.7V a 5.5V
1	ACS712-05B	Sensor de Corriente 5 Amp, 80 kHz, 4.5 V, 5.5 V
3	5 k Ω	Resistencia ‘through hole’ 1 %, 0.5W
5	3 k Ω	Resistencia ‘through hole’ 1 %, 0.5W
2	2.5 k Ω	Resistencia ‘through hole’ 1 %, 0.5W
2	2.4 k Ω	Resistencia ‘through hole’ 1 %, 0.5W
3	2 k Ω	Resistencia ‘through hole’ 1 %, 0.5W
2	1 k Ω	Resistencia ‘through hole’ 1 %, 0.5W
1	18 k Ω , 162 k Ω , 14 k Ω , 1.6 k Ω , 1.5 k Ω , 1.3 k Ω , 1.07 k Ω , 1.02 k Ω , 200 k Ω , 4 k Ω , 250 Ω , 750 Ω	Resistencia ‘through hole’ 1 %, 0.5W

La tarjeta es capaz de hacer lecturas de corriente y voltaje AC o DC para dispositivos digitales con niveles de voltaje entre $[0, 3.3]V$ o $[0, 5]V$. Las configuraciones se describen en dos tablas impresas en la tarjeta para colocar los ‘jumpers’ o puentes de pines.

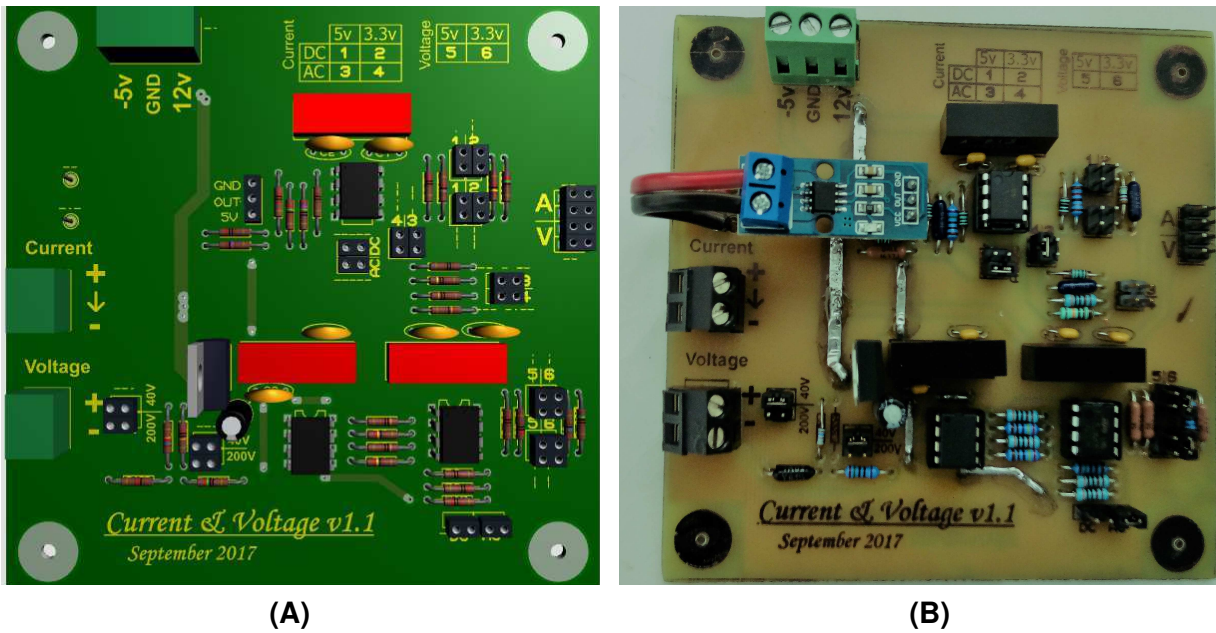


Figura 4.10: Tarjeta de medición “Current & Voltage v1.1”. (A)Diseño realizado en computadora; (B)Tarjeta manufacturada para medición

4.3.1. Evaluación de las tarjetas de medición

La tarjeta fue evaluada usando una corriente de $\pm 5A$ para verificar el correcto acondicionamiento. En la figura 4.11 se muestran los resultados en medición de corriente por osciloscopio. En la figura 4.11(A) se observan dos señales. La señal amarilla (I_{AC}) corresponde a la medición de la corriente de entrada a la tarjeta mediante la punta de corriente Tektronix A622. La señal

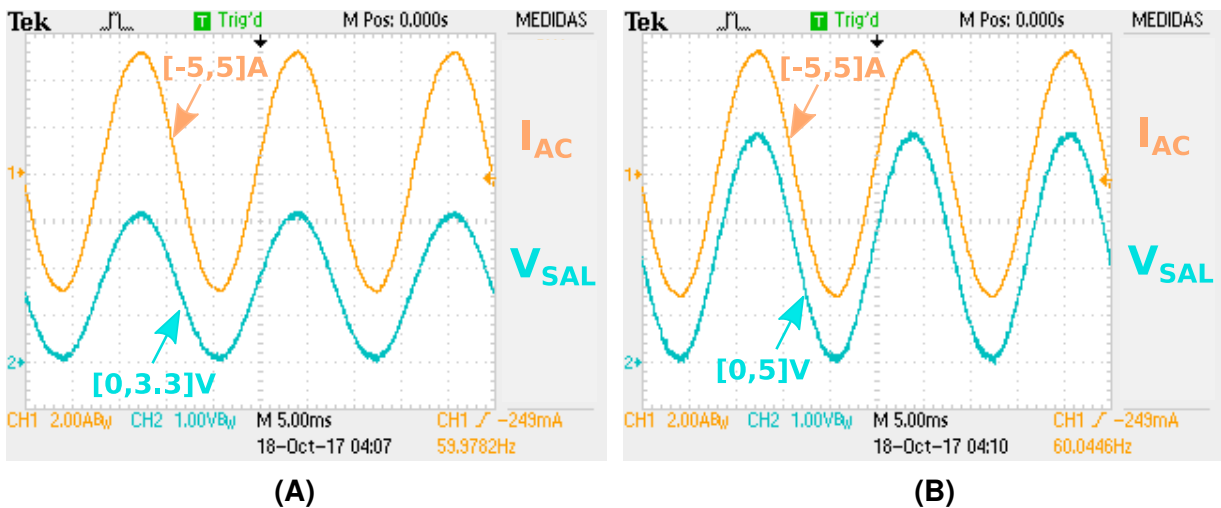


Figura 4.11: Captura de acondicionamiento de corriente. Señal amarilla: Punta de corriente; (A)Señal azul: Corriente en escala [0-3.3]V; (B) Señal azul: Corriente en escala [0-5]V.

I_{AC} registra una corriente AC con 5 A_{pico} . La señal azul (V_{SAL}) corresponde al voltaje de salida de la tarjeta configurado para el rango de [0,3.3]V. En figura 4.11(B) V_{SAL} corresponde a la salida de la tarjeta configurado para el rango de [0,5]V.

Para el caso del sensor de tensión, la tarjeta fue evaluada en los límites de tensión $\pm 40V$ para verificar el correcto funcionamiento para las respectivas lecturas de voltaje. En la figura 4.12 se muestran los resultados en medición de tensión obtenidos por osciloscopio. En la figura 4.12(A) se observan dos señales: la señal amarilla (V_{AC}) es la tensión de la señal de entrada y la señal azul (V_{SAL}) corresponde a la señal de voltaje de salida de la tarjeta configurada para el rango de [0,3.3]V. En la figura 4.12(B) V_{SAL} corresponde al voltaje de salida de la tarjeta configurada para el rango de [0,5]V.

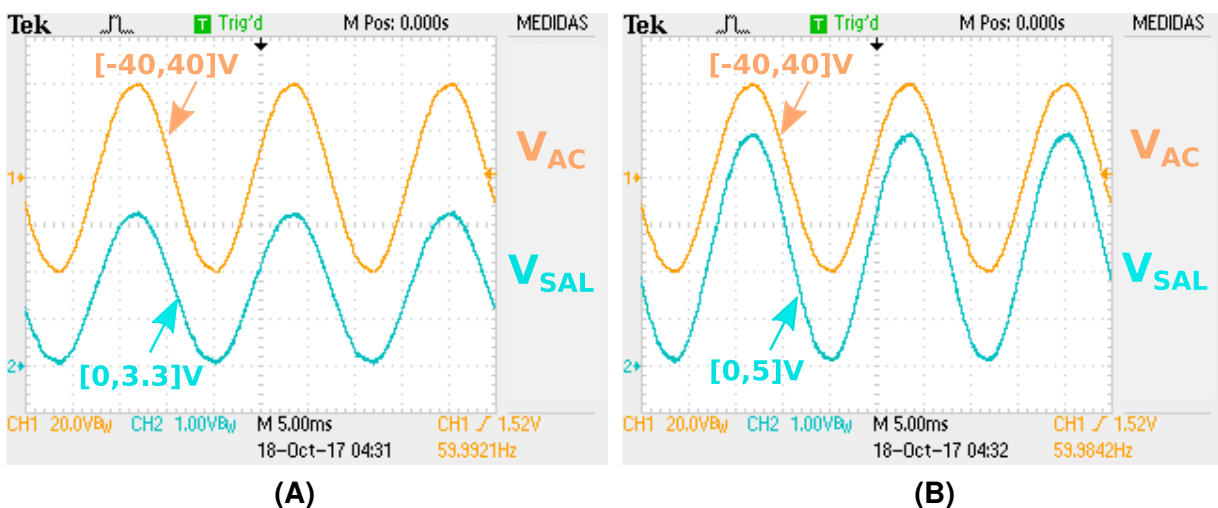


Figura 4.12: Captura de acondicionamiento de tensión. Señal amarilla: Punta de tensión; (A) Señal azul: Tensión en escala [0-3.3]V; (B) Señal azul: Tensión en escala [0-5]V.

Con los resultados experimentales mostrados en la figura 4.11 y en la figura 4.12, se comprueba que mediciones de una misma cantidad se escalan a los rangos diseñados. Para el desarrollo de este trabajo se utilizaron 3 tarjetas para medir: tensión de red (V_{AC}), tensión del panel PV (V_{PV}), tensión del capacitor (V_C), corriente de carga con PF (I_{CARGA}), corriente generada por el inversor (I_{INV}) y corriente de red (I_{RED}).

Capítulo 5

Programación del esquema de control

Las herramientas usadas para la programación de la tarjeta TMS320F28377S fueron: la toolbox para Simulink-MATLAB 2017 llamada Embedded Coder Support Package for Texas Instruments C2000 Processors y la toolbox Simulink. En la figura 5.1 se muestran los módulos disponibles para la tarjeta, marcando con verde los módulos utilizados.

Para la programación se utilizó el convertidor analógico digital (módulo ADC) para adquirir las mediciones obtenidas de las tarjetas de sensores; el convertidor digital analógico (módulo DAC) para mostrar por señales de tensión los

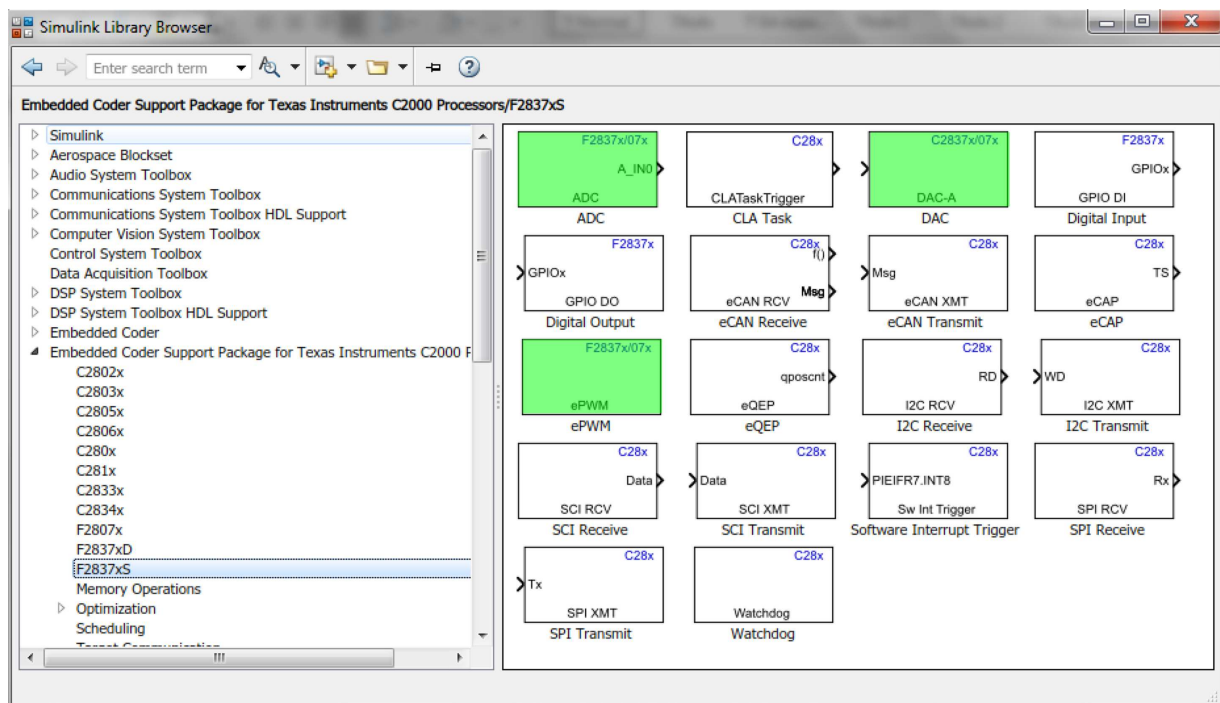


Figura 5.1: Módulos disponibles para la tarjeta TMS320F28377s

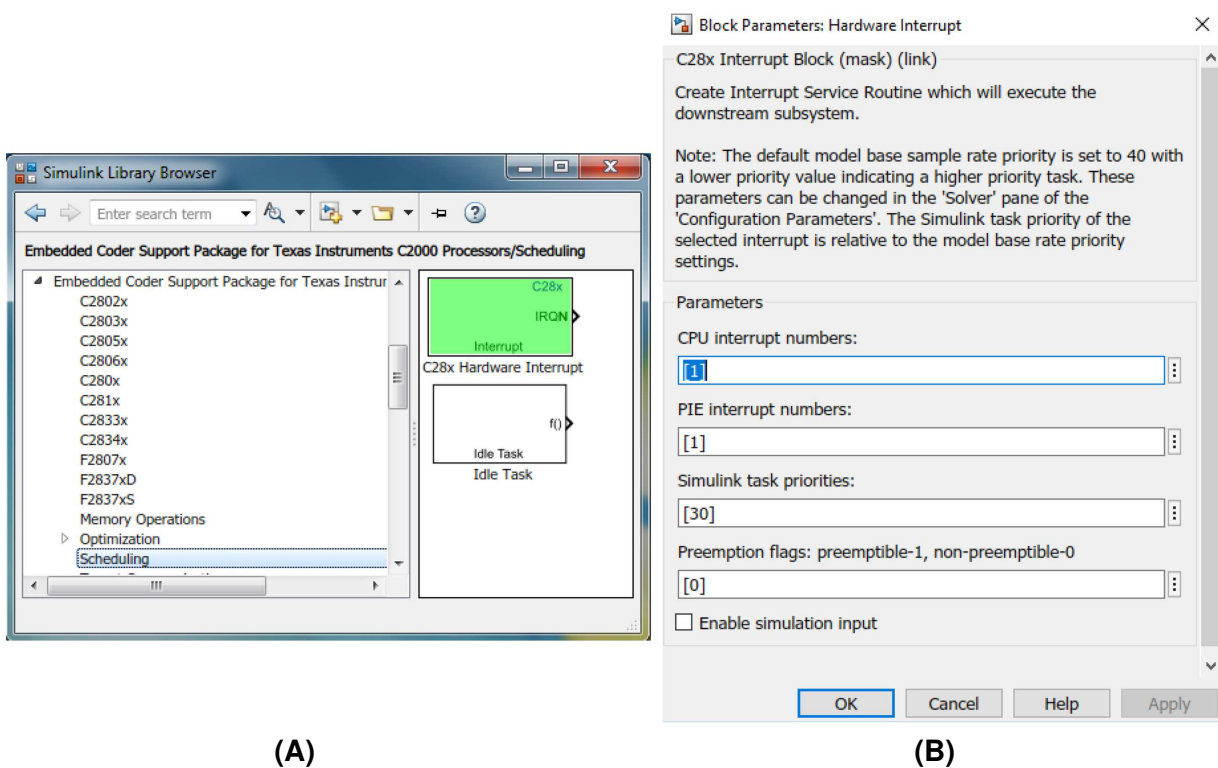


Figura 5.2: Configuración del módulo Interrupt. **(A)**Ubicación del módulo Interrupt; **(B)**Ventana de configuración

cálculos obtenidos de algún proceso del esquema de control y que sea visualizado en osciloscopio; y finalmente, el modulador de anchos de pulso (módulo ePWM) para realizar la secuencia de activación de interruptores del inversor.

Además de los anteriores módulos, es necesario el uso del módulo Interrupt para ejecutar las instrucciones del esquema de control durante el llamado de interrupción del módulo ADC. La figura 5.2 muestra el módulo Interrupt junto con su ventana de configuración. Con el uso de este módulo, se pueden ejecutar instrucciones según la prioridad deseada entre un número de interrupciones programadas.

La programación del esquema de control utiliza la siguiente metodología

1. Se configura el bloque Interrupt para ejecutar las instrucciones del esquema de control cuando el módulo ADC obtiene los datos de las tarjetas de sensores.
2. En los lapsos en que el ADC y las instrucciones son completadas, las

variables son actualizadas y guardadas en memoria para la próxima interrupción.

3. Se configura un módulo PWM maestro para que los demás tengan el mismo periodo y sincronización.
4. El PWM maestro es el encargado de activar los módulos ADC para obtener un dato usando el mismo periodo.
5. Los PWM's funcionan desde el inicio y sólo actualizan su ciclo de trabajo cuando llegan al periodo programado con su contador interno.

Para facilitar la comprensión del uso de estos módulos, en las siguientes secciones se describe la configuración realizada para cada uno. Además, se muestra el código completo correspondiente al esquema de control propuesto en el capítulo “Modelado y esquema de control”.

5.1. Módulo Interrupt

El bloque Interrupt de hardware C28x permite el procesamiento asincrónico de las interrupciones activadas por eventos gestionados por otros bloques en la biblioteca de compatibilidad de chip DSP C280x / C2833x. Los siguientes bloques C28x pueden generar una interrupción para el procesamiento asíncrono:

- ADC
- Recepción eCAN
- Recepción SCI
- Transmisión SCI
- Recepción SPI
- Transmisión SPI

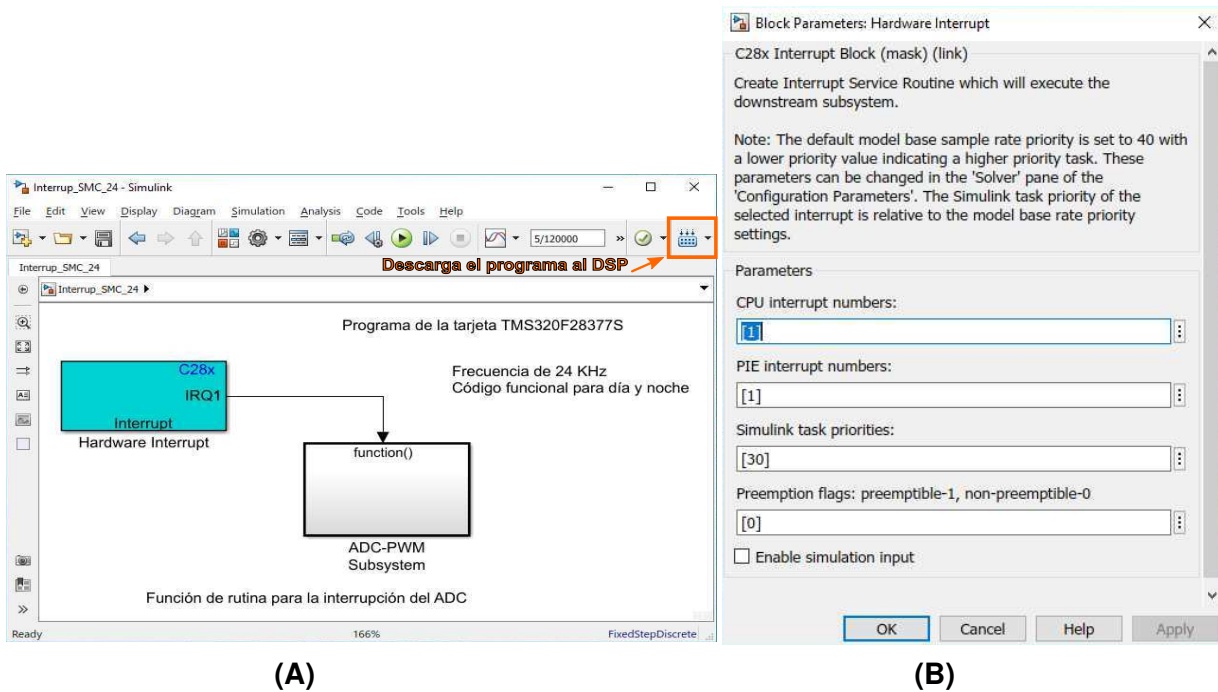


Figura 5.3: Esquema principal del programa a base de interrupción. (A) Conexión del subsistema ADC; (B) Configuración para el llamado de interrupción del bloque ADC

El módulo Interrupt está configurado para que el esquema de control sea activado cuando el ADC obtiene un nuevo dato de las tarjetas de sensores. La figura 5.3(A) muestra la conexión para llamar la rutina del esquema de control, así como el icono usado para descargar el programa a la tarjeta. Como se observa, la rutina se crea dentro de un subsistema. La figura 5.3(B) presenta la configuración hecha para generar ese tipo de interrupción.

5.2. Módulo ADC

El ADC genera un flujo constante de datos recopilados desde los pines ADC en la tarjeta. Un bloque ADC permite leer un canal ADC. Múltiples bloques ADC permiten leer múltiples canales ADC. En este programa se utilizaron 5 bloques de ADC como se muestra en la figura 5.4. Para facilitar su ubicación y conexión en la tarjeta, se anotó el tipo de lectura junto con el número de pin correspondiente. Los pines utilizados se encuentran en la fila J7 distribuidos desde el pin 64 al 68.

La figura 5.5 muestra la configuración realizada del módulo ADC. En la op-

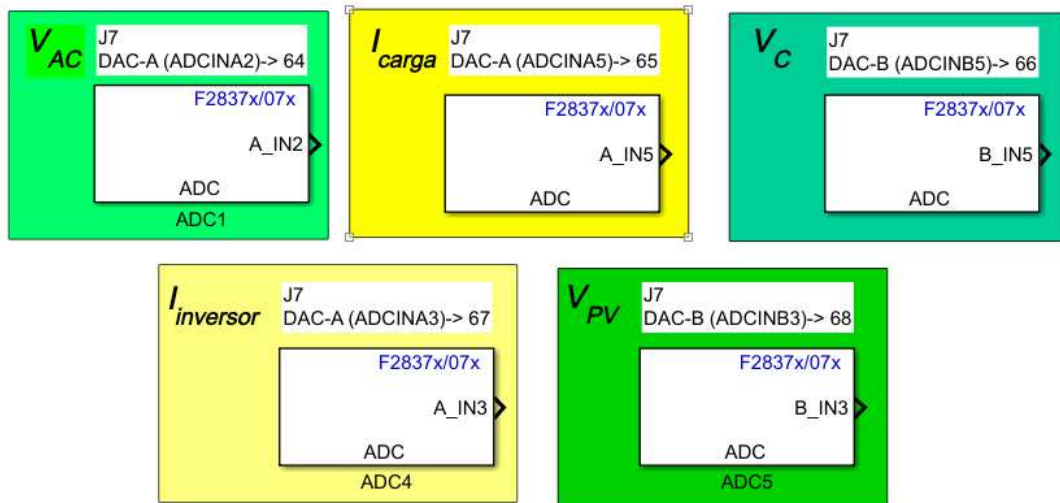


Figura 5.4: Bloques ADC utilizados para lectura de sensores

ción de número de disparo de inicio de conversión (SOC trigger number), es necesario utilizar diferentes números de inicio de conversión (SOCx) para cada módulo utilizado. Cuando se elige, es necesario definir el tiempo de ventana (SOCx acquisition window) que el ADC requerirá para hacer la conversión de una cantidad analógica a digital basado en el número de ciclos de reloj de la tarjeta. La tarjeta contiene un reloj interno de 200 MHz, y para este caso, se programó que el módulo demore 120 pulsos (ciclos de reloj) como se muestra en la figura 5.5(A). El valor de 120 se debe a pruebas con una señal analógica procesada y visualizada por el módulo DAC para su comprobación en osciloscopio.

Como se había mencionado anteriormente, el módulo ADC no corre libremente, sino que es activado por otro módulo de la tarjeta. En la opción de fuente de activación para inicio de conversión (SOCx trigger source), mostrado en la figura 5.5(A), se elige al módulo ePWM1 que tiene habilitado en él “ADC-SOCB”. Esta configuración se ve más a detalle en el apartado módulo ePWM. Para el tiempo de muestreo (Sample time) se escribe -1 para hacer que el módulo opere sin lapso definido, siendo el PWM quien lo define. Activando ‘Post interrupt trigger’ se garantiza que la configuración hecha en el módulo Interrupt entre a la rutina del control programado. En la figura 5.5(B) se muestra la op-

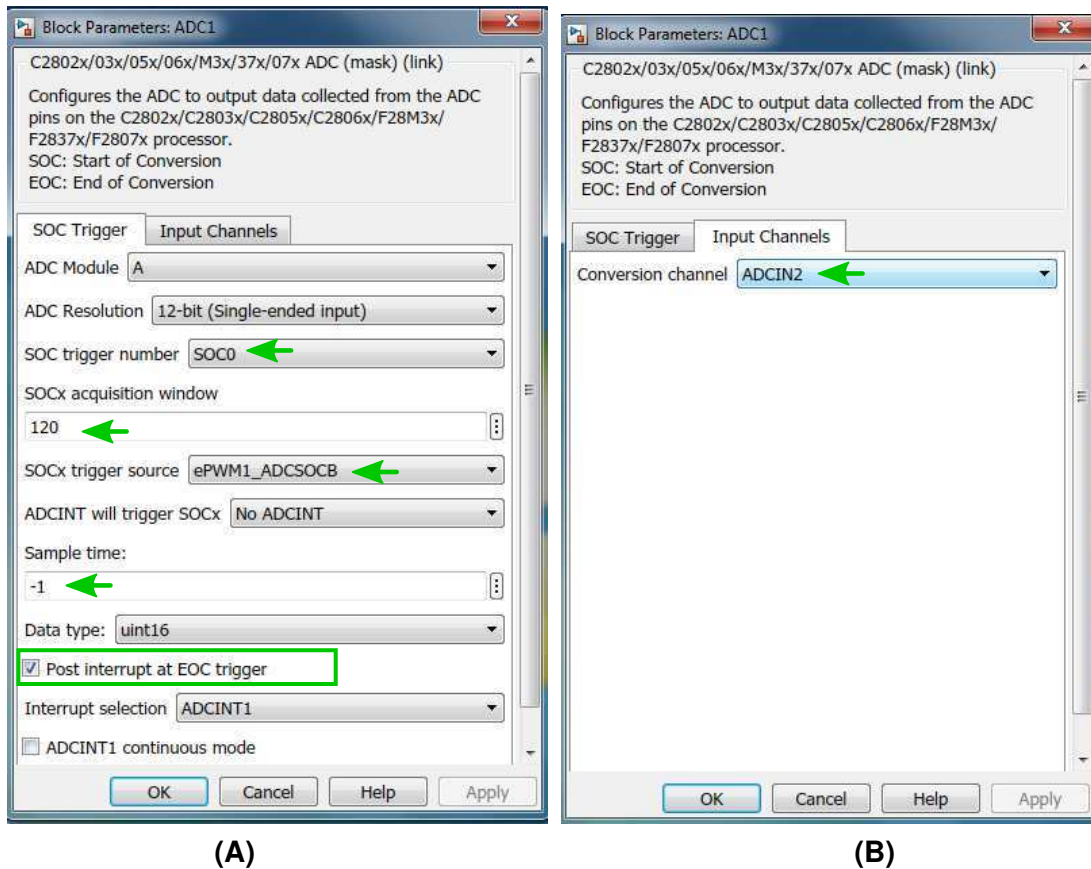


Figura 5.5: Configuración del módulo ADC. (A)Habilitación de la interrupción del módulo ADC; (B)Canal ADC que referencia a un pin de la tarjeta

ción canal ADC disponible para la tarjeta. La relación entre el canal ADC y el pin disponible en la tarjeta se encuentra a detalle en Instruments (2017).

5.3. Módulo DAC

Genera una salida analógica en el canal DAC especificado A, B o C para los procesadores F2837x / F2807x. El bloque acepta un valor de 12 bits como entrada en el rango de 0 a 4095. Los pines de salida de este bloque se multiplexan con la entrada de bloque ADC. Cuando se utiliza un bloque DAC en el modelo, los canales correspondientes del ADC no se pueden usar como entrada. Si se usa, el ADC toma muestras de la salida del DAC.

En la figura 5.6(A) se muestra el panel de configuración para el módulo DAC. El uso de este módulo fue para monitorear el enganche del PLL a la tensión de red, la construcción interna de la corriente de referencia para ser

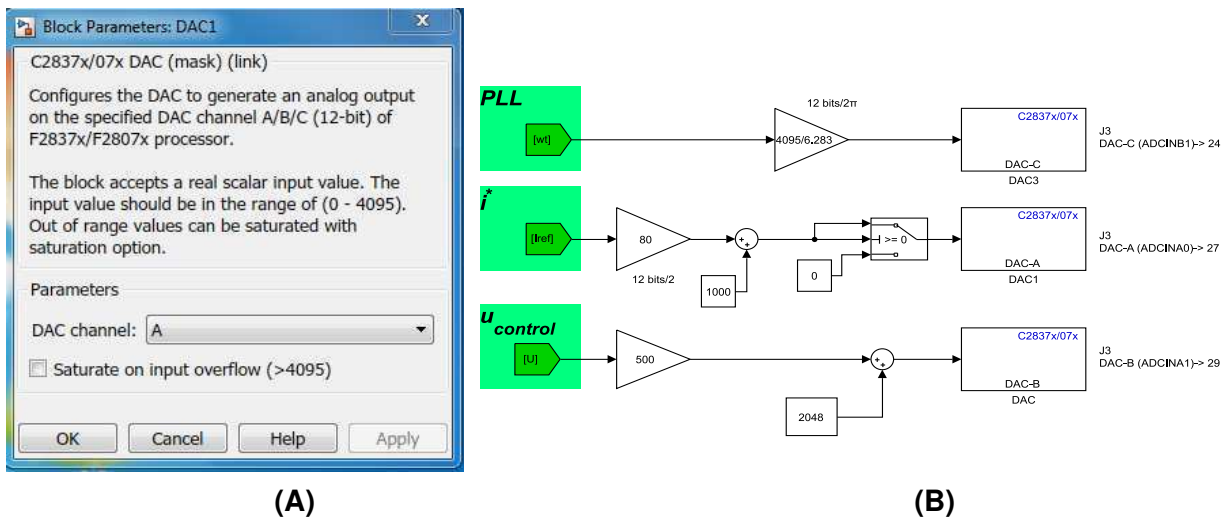


Figura 5.6: Configuración del módulo DAC. (A) Selección de puerto DAC; (B) Uso del DAC para monitorear etapas del control

usada en el SMC y la señal de control obtenida para generar los PWM's. En la figura 5.6(B) se observa su aplicación que se encuentra además del esquema de control.

5.4. Módulo ePWM

Este bloque sirve para generar formas de onda ePWM. Cada módulo tiene dos salidas, ePWMA y ePWMB. En este módulo se configuraron dos tipos: PWM maestro, PWM inversor. La configuración del PWM maestro define el periodo e instante para inicializar la adquisición de un dato por parte de los módulos ADC.

En la figura 5.7(A) se muestra la configuración del periodo y modo de conteo utilizado. Como se observa, la opción de conteo utilizada es el modo **Up-Down**. Este modo de conteo funciona de la siguiente manera: el contador de base de tiempo comienza desde cero e incrementa hasta que se alcanza el valor del periodo definido por el 'Timer period' (T_{BPRD}). Cuando se alcanza el valor del período, el contador de base de tiempo disminuye hasta que llega a cero. En este punto, el contador repite el patrón y comienza a incrementarse. La figura 5.8 muestra el patrón y las ecuaciones que rigen el modo de conteo **Up-Down**.

Para este caso, como se muestra en la figura 5.7(A), se definió en la opción

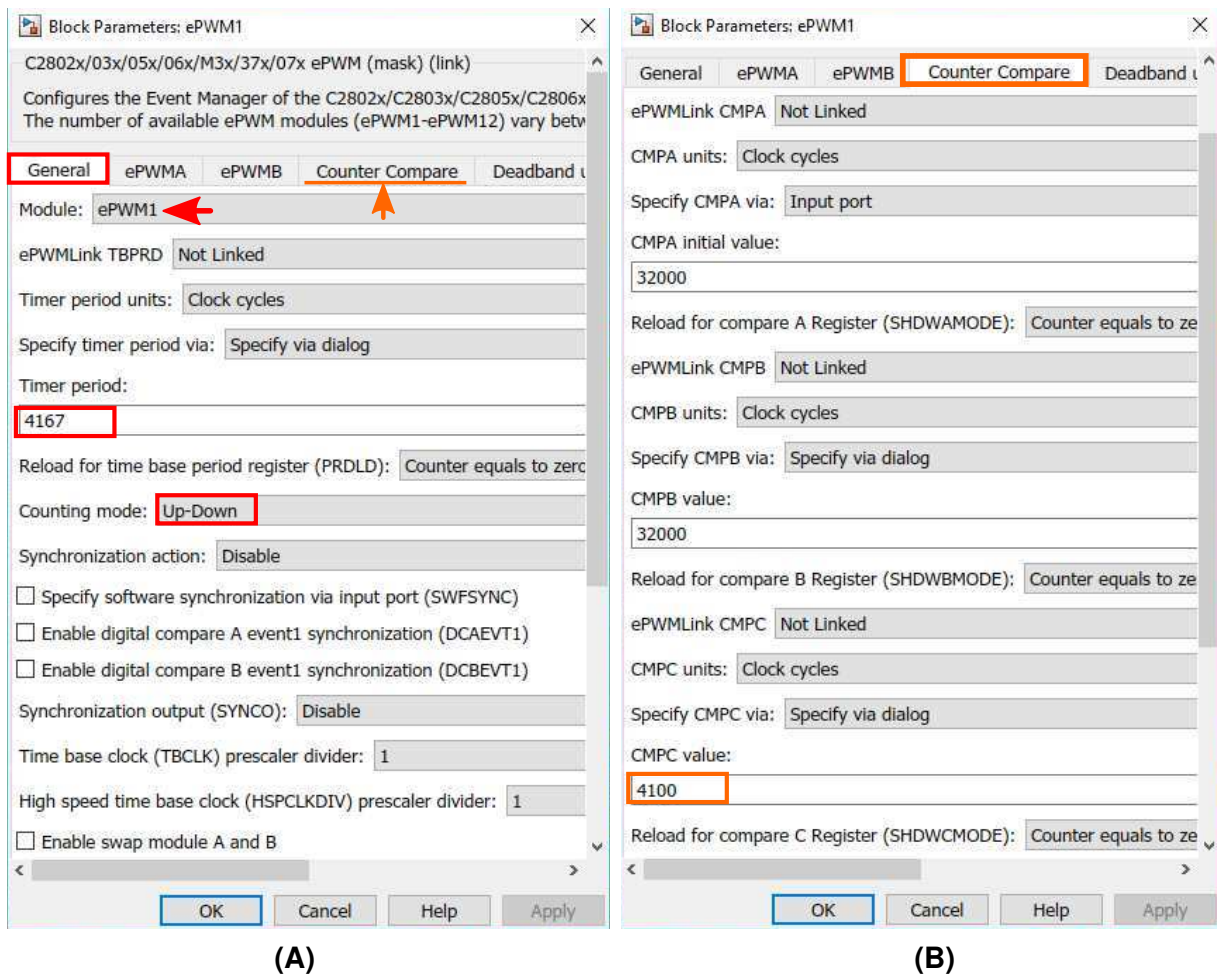


Figura 5.7: Configuración PWM maestro. (A) Periodo y modo de conteo; (B) Comparador para el SOC del módulo ADC

‘Timer period’ (T_{BPRD}) un valor de 4167 pulsos. Para un reloj interno de 200 MHz (F_{TBCLK}), la frecuencia del contador (F_{CONT}) se obtiene mediante la expresión:

$$F_{CONT} = \frac{F_{TBCLK}}{T_{BPRD}} \quad (5.1)$$

Al utilizar las cantidades definidas para el módulo, se obtiene F_{CONT} con una frecuencia de aproximadamente 48 kHz. Debido al modo de conteo **Up-Down** utilizado, el número de pulsos (T_{BPRD}) se duplica para obtener el periodo del PWM real, dando así una frecuencia de salida (F_{PWM}) de 24 kHz. La frecuencia de 24 kHz es la encargada de adquirir y reconstruir en 400 segmentos la señal de red eléctrica (60 Hz).

Con la frecuencia establecida, el programa opera tanto los módulos PWM,

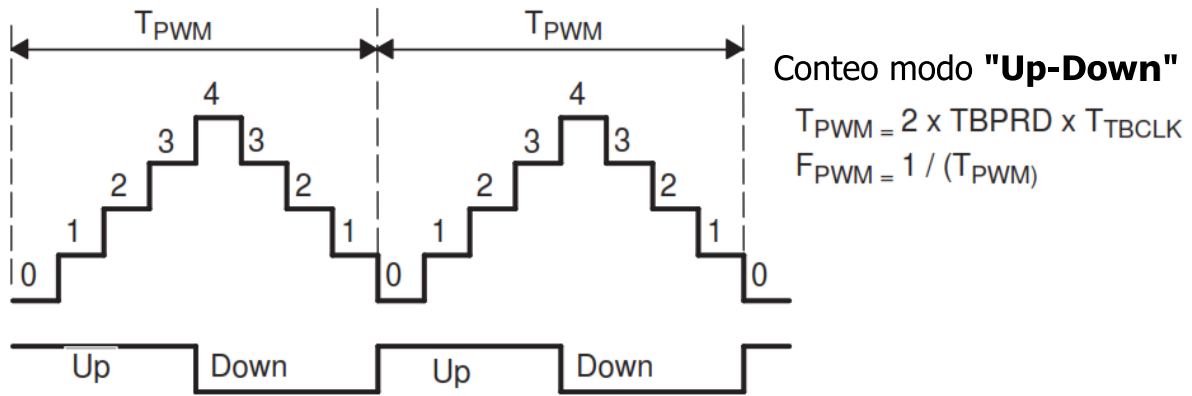


Figura 5.8: Características del modo de conteo **Up-Down**

ADC y acceso a la rutina de control por interrupción. La figura 5.7(B) muestra el valor a comparar para activar el SOC del módulo ADC. Cada módulo posee 4 comparadores, dos para definir el ciclo de trabajo de los PWM (CMPA y CMPB) y los demás son internos (CMPC y CMPD). Se utilizó el comparador C con un valor de 4100.

Para ver el efecto del comparador C, la figura 5.9 muestra la habilitación del disparo del ADC para el módulo B. Esta habilitación se genera en cada periodo del PWM y se da cuando el contador del PWM maestro se encuentra en conteo descendente e igualado al comparador C. Cuando esto se cumple, el ADC adquiere un nuevo dato para ser ejecutado en la rutina de control.

En el caso del PWM inversor, se usaron dos módulos utilizando la configuración mostrada en la figura 5.10. Se utilizó el mismo periodo y modo de

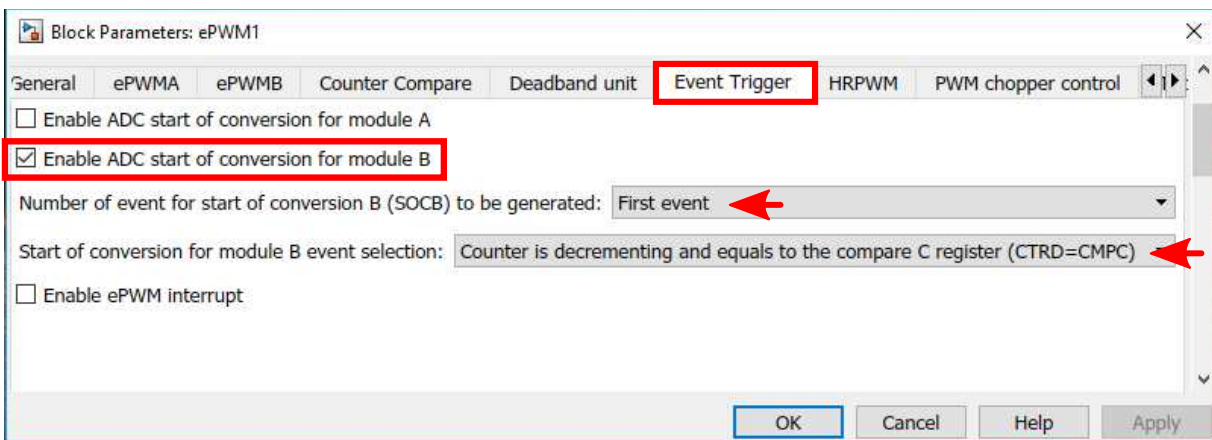


Figura 5.9: Habilidad de SOC para el módulo B

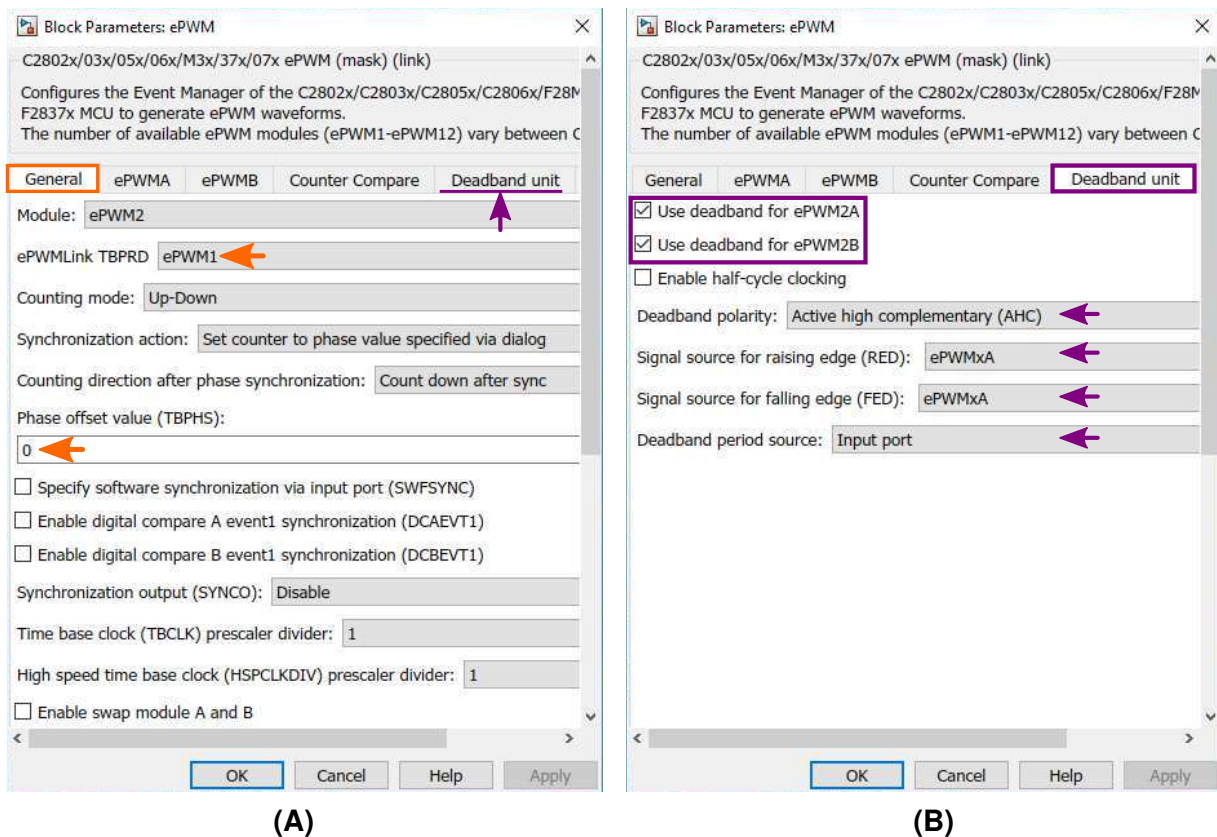


Figura 5.10: Configuración PWM inversor

conteo definido por ePWM1. Además, se configuró el tiempo muerto entre los dos PWM que posee cada módulo. La figura 5.10(B) muestra la configuración hecha con respecto a los tiempos muertos. Se habilitaron los deadband para ambos PWM y se definió el tipo de polaridad para el deadband.

La polaridad del deadband corresponde a 'Active high complementary' que utiliza al PWMB con la lógica negada de activación del PWMA como se muestra en la figura 5.11. En la misma imagen se muestran los retrasos por flanco de subida y bajada (RED y FED). Dichos retrasos se habilitan para el PWMA y se definen afuera del módulo (dentro de la interrupción) debido a que la modulación utilizada no siempre los requiere.

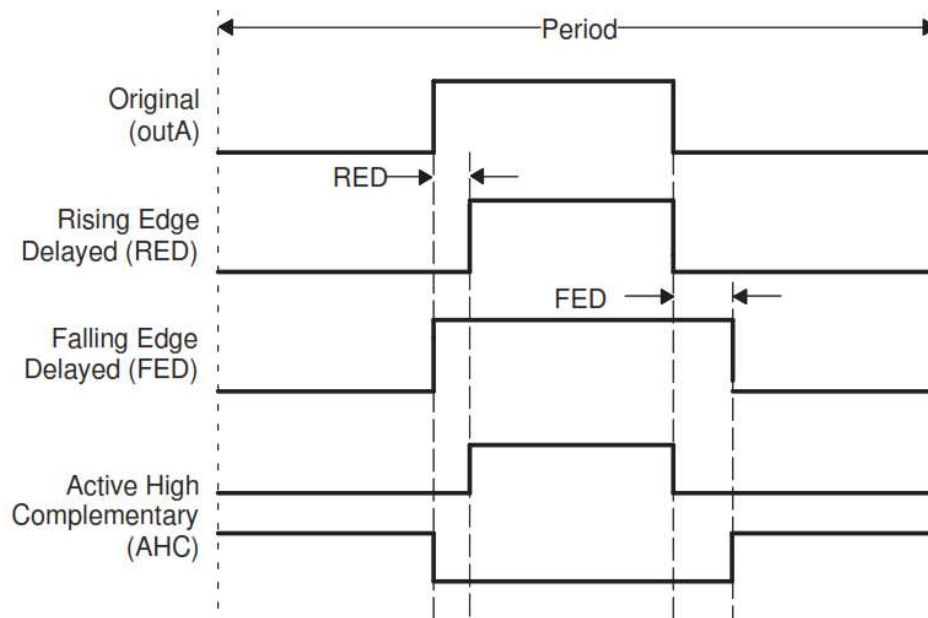


Figura 5.11: Elementos del módulo ePWM/deadband

5.5. Esquema de control programado

La figura 5.12 muestra la lógica del esquema de control para generar el código de la tarjeta. Para su fácil ubicación se escribieron y señalaron en cuadros las etapas de sensado del ADC, PLL, transformada DQ, transformada DQ inversa, estimador de potencia, lazo de tensión del capacitor por control PI, y lazo de corriente por SMC.

Como se observa, la estructura del esquema es similar a la figura 3.9, con la diferencia de que se configuraron módulos de entrada y salida de datos para la tarjeta de control. Por lo tanto, utilizando los códigos de simulación de MATLAB-Simulink se logra obtener, casi en su totalidad, el código de programación.

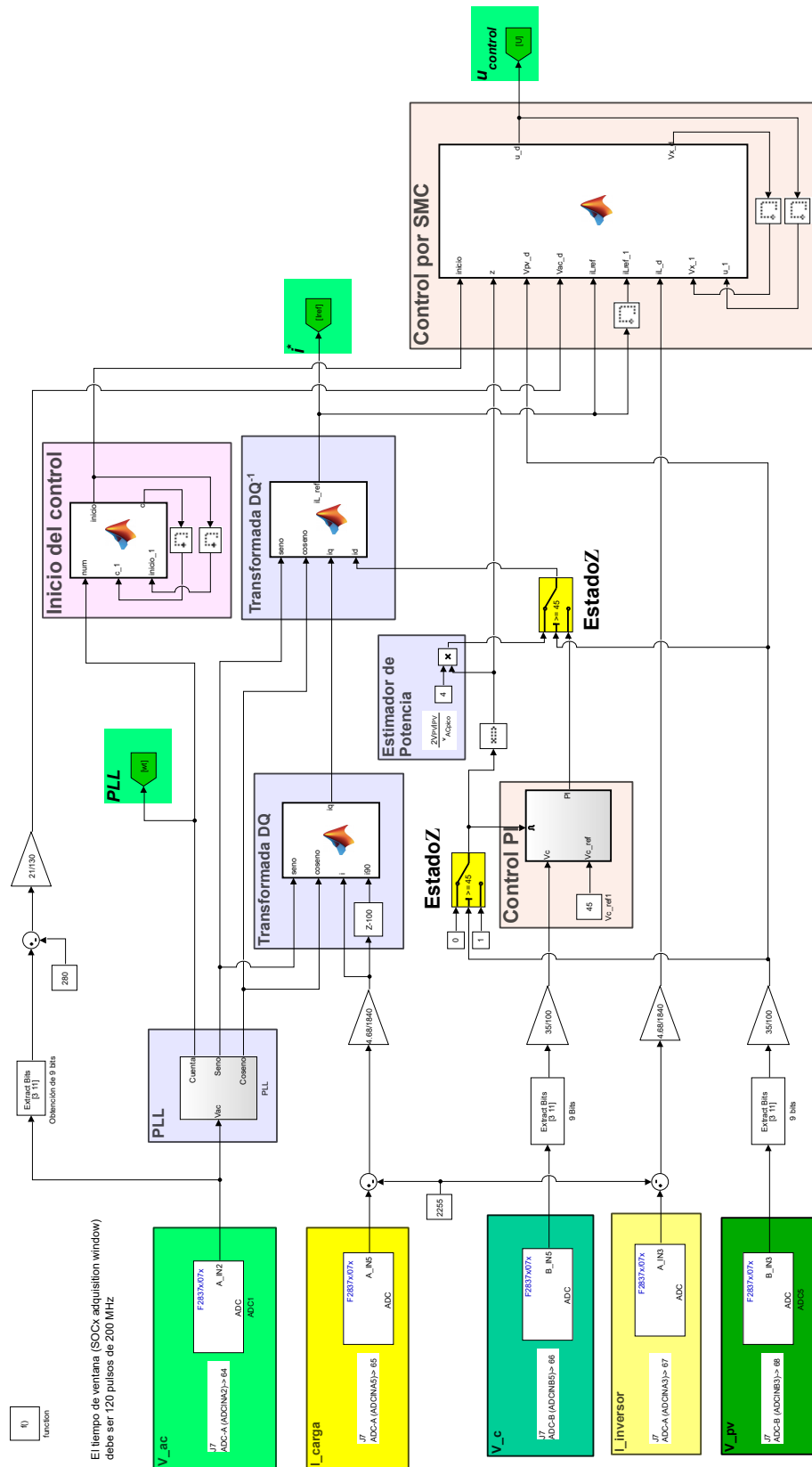


Figura 5.12: Esquema de control programado para la tarjeta TMS320F28377S

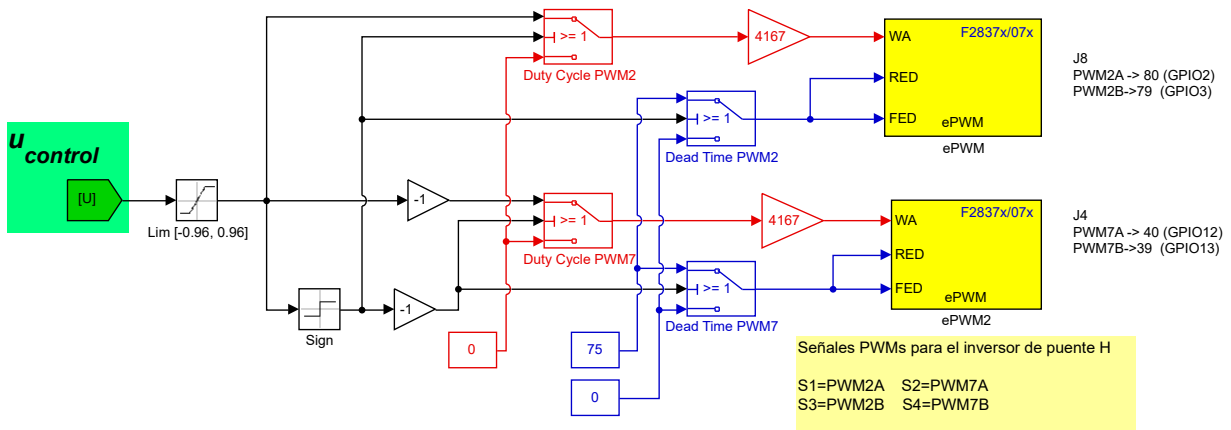


Figura 5.13: Lógica de modulación para activar los ePWM

Las señales marcadas en verde ($PLL, i^*, u_{control}$) son visualizadas usando el módulo DAC. La señal $u_{control}$ es utilizada para activar los módulos ePWM. La figura 5.13 muestra la lógica de modulación para el inversor.

La lógica de modulación utilizada se conoce como Level Shifted MultiCarrier PWM. Esta modulación ha sido estudiada y utilizada ampliamente en topologías de inversores multinivel como se muestra en Kumar and Gupta (2014). Para el caso del inversor de puente H, se genera una secuencia de activación de interruptores que se muestran en la figura 5.14.

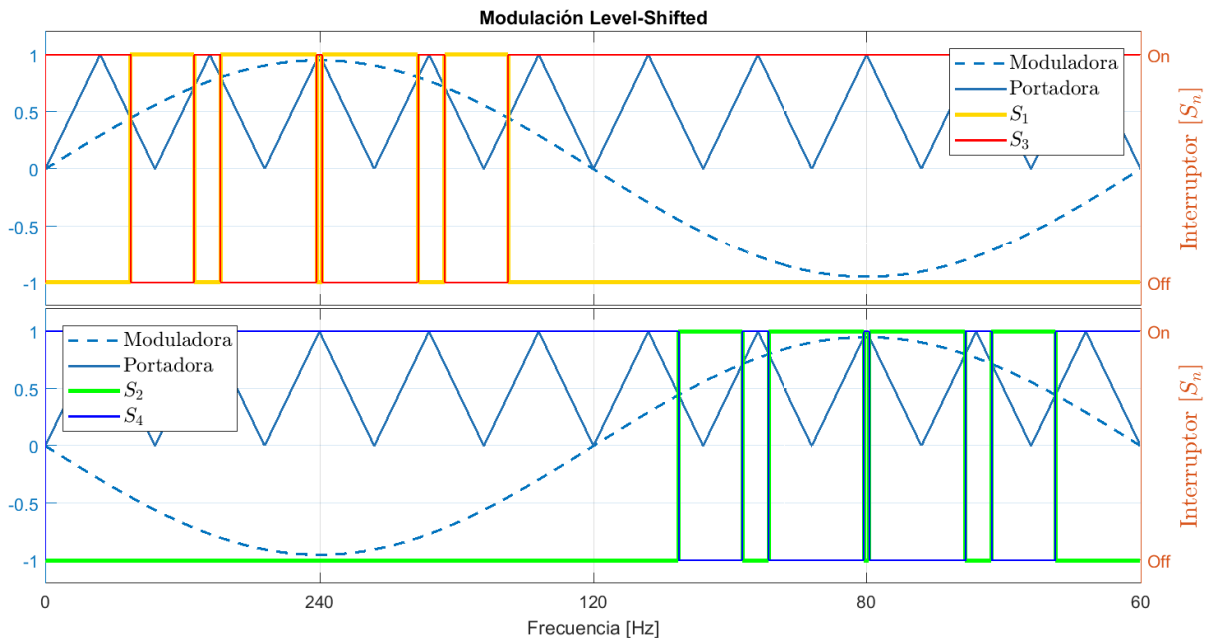


Figura 5.14: Lógica en modulación Level Shifted para inversor de puente H

Capítulo 6

Resultados

En este capítulo se presentan y discuten los resultados obtenidos durante la simulación e implementación del esquema de control. En la etapa de simulación se muestran las variables y cantidades utilizadas junto con las señales obtenidas tanto en la operación diurna y nocturna como sus transiciones. Para la etapa de implementación se muestran las variables programadas junto con las capturas obtenidas por osciloscopio.

6.1. Resultados por simulación

Con el esquema de control mostrado en el apartado Simulación del capítulo Modelado y esquema de control, se utilizaron diversas variables. Las cantidades utilizadas se dividen en: eléctricas, PLL, lazo de tensión por PI con estimador PV y lazo de corriente por SMC. A continuación, se muestran en tablas las variables correspondientes.

Tabla 6.1: Variables eléctricas del sistema PV simulado

V_{AC} (V_{pico})	V_{PV} (V)	I_{CARGA} (A_{pico})	I_{CARGA} (PF)	R (Ω)	C (μ F)	L (mH)
21	[45, 0, 45]	3	0.174 atraso	2	3300	14

La tabla 6.1 muestra la lista de variables eléctricas utilizadas de la figura 3.17. Las cantidades definidas se basan de los elementos disponibles para su implementación en el prototipo del sistema PV. En el caso del PF, se utilizó un valor grande (corriente con desfase de 80° con respecto a V_{AC}) para apreciar el efecto por simulación.

Tabla 6.2: Variables del PLL simulado

K_I	K_P	ω_0
250	0.9	120π

La tabla 6.2 muestra los valores de las variables mostradas en la figura 3.10 correspondiente al PLL. En la tabla 6.3 se dan a conocer las cantidades del estimador PV y control PI que conforman I_d de la figura 3.13 y la figura 3.14.

Tabla 6.3: Variables para PI y estimador PV simulado

K_I	K_P	V_C^*	Estimador PV (A)
0.9	0.4	45	4.243

En la tabla 6.4 se muestran las cantidades correspondientes al lazo de corriente por SMC. Como se observa, el control maneja dos valores de ganancia β debido a que la dinámica del inversor cambia cuando no existe energía PV. La frecuencia de muestreo (f_m) es de 24 kHz como se explicó en la sección ePWM del capítulo anterior.

Tabla 6.4: Variables del lazo de corriente por SMC simulado

$\beta_{\text{día}}$	β_{noche}	ζ_0	f_m (kHz)
180	100	45	24

6.1.1. Funcionamiento del PLL

Previo al desarrollo del esquema de control, se evaluó el funcionamiento del PLL que se armó en la figura 3.10. El comportamiento se muestra en la figura 6.1. La señal amarilla (V_{AC}) corresponde al voltaje de red, con un valor de $40 V_{\text{pico}}$; la señal azul (PLL_{seno}) representa la señal que el PLL construye para tomar la forma de V_{AC} ; por último, la señal roja (PLL_{num}) es el ángulo de estimación (ωt) que se describe en la expresión 3.33.

Como se observa, la señal PLL_{seno} tiene un tiempo de transición para engancharse a V_{AC} . Las señales V_{AC} y PLL_{seno} tienen un desfase de 90° entre sí al inicio de la simulación que se va reduciendo hasta acercarse cero (por lo mostrado en la gráfica). El tiempo de transición es de 9 ciclos de red (0.15 s)

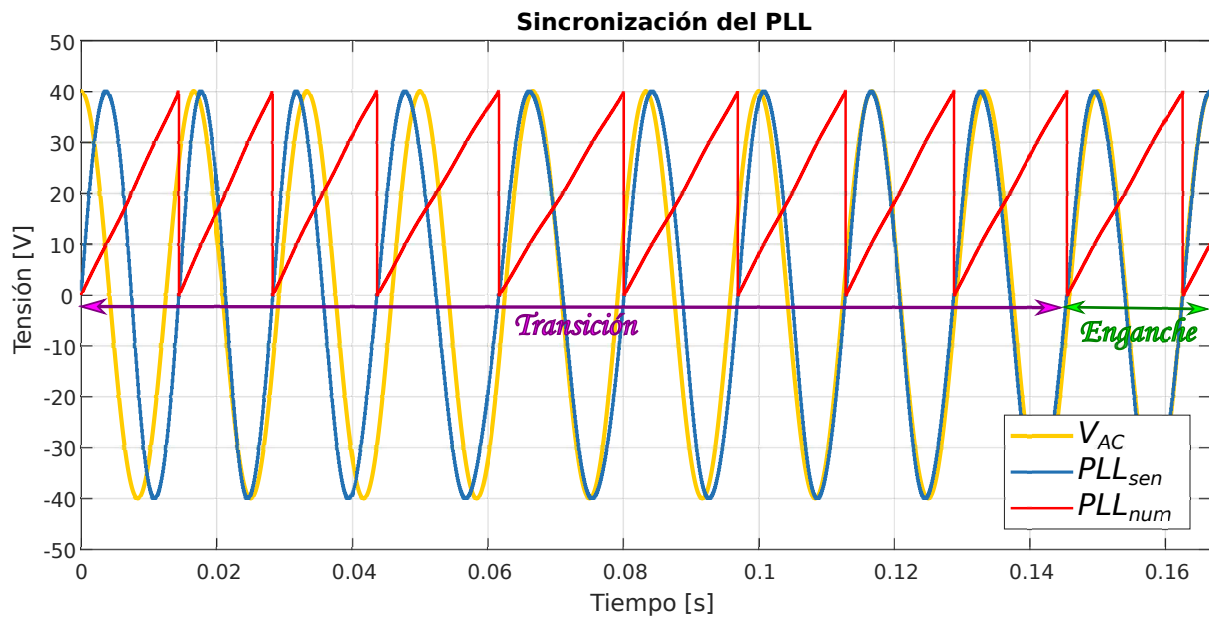


Figura 6.1: Sincronización del PLL para la transformada DQ

en donde las señales PLL se encuentran lo más próximo a V_{AC} . Al engancharse el PLL a V_{AC} , la transformada DQ puede calcular correctamente la potencia reactiva de la corriente de carga.

6.1.2. Operación modo diurno

Cuando el esquema de control entra en operación con la energía PV, se obtiene internamente las señales mostradas en la figura 6.2. Se presentan 4 señales: la red eléctrica de baja tensión (V_{AC}) de $21 V_{pico}$; el ángulo de estimación (PLL_{num}) con intervalo $[0, 2\pi]$; la corriente deseada para SMC (I_L^*) de $5 A_{pico}$; y finalmente, la señal de control para activar los interruptores del inversor por PWM ($u_{control}$).

En la misma figura se puede apreciar que las señales V_{AC} y PLL_{num} se encuentran sincronizadas. Cuando se da esto, se logra obtener la I_L^* que el inversor debe generar con el lazo de corriente por SMC. La salida del SMC ($u_{control}$) se muestra en el intervalo $[-0.5, 1.5]$ que, para fines de lógica ON-OFF, termina siendo acotada al intervalo $[0, 1]$.

La figura 6.3 muestra las corrientes que se obtienen durante la aplicación del esquema de control. Se presentan 4 señales: la red eléctrica de baja ten-

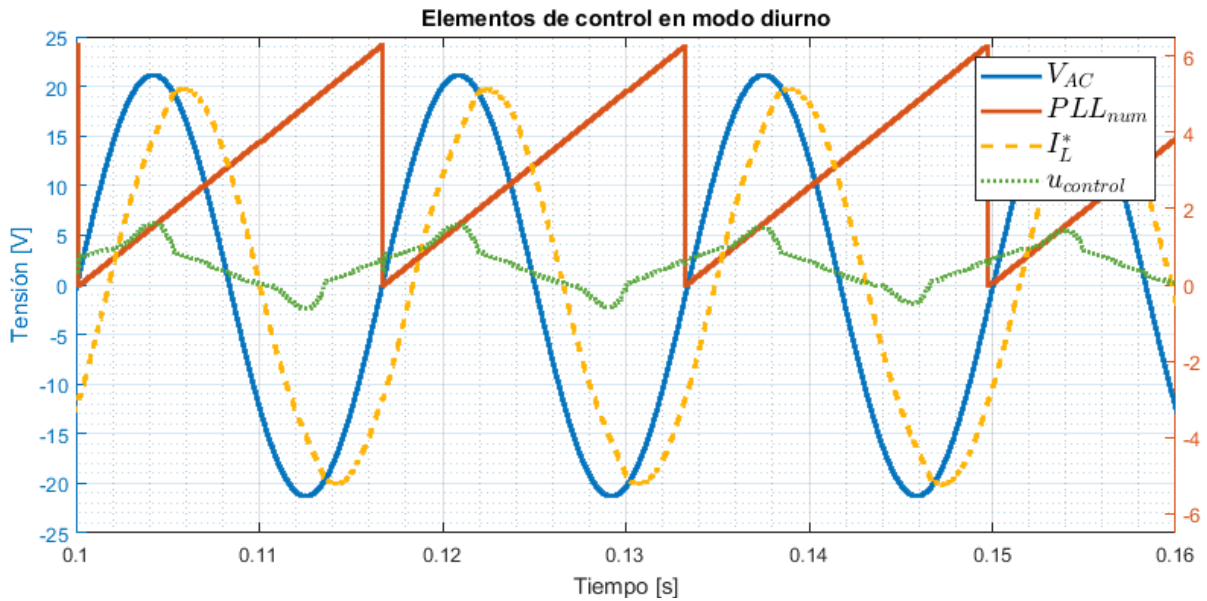


Figura 6.2: Señales de referencia y control durante el modo diurno

sión (V_{AC}) de $21 V_{pico}$; la corriente de carga (I_{CARGA}) de $3 A_{pico}$ con PF 0.174 atraso; la corriente de red eléctrica (I_{RED}); y finalmente, la corriente que genera el inversor por SMC (I_{INV}). Como se observa, I_{INV} genera la mayor cantidad de corriente (alrededor de $5A_{pico}$) para compensar la carga con PF e inyectar la demás energía a la red eléctrica.

Durante la inyección de energía PV por parte del inversor, el sentido de

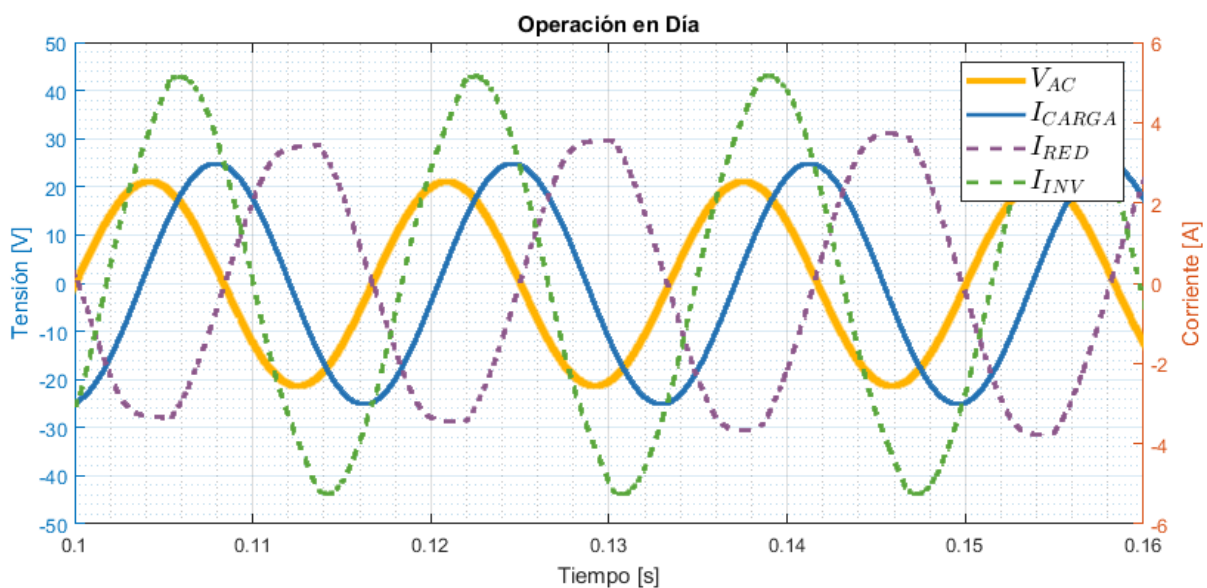


Figura 6.3: Dinámica de corriente obtenida en el modo diurno

I_{RED} se encuentra en contrafase de V_{AC} como se aprecia en la figura 6.4. La corriente I_{RED} registra un aproximado de $3.8 A_{pico}$ por la inyección de I_{INV} . También se observa que las tensiones V_{PV} y V_C mantienen un valor constante de 45V. Esto es debido a que la dinámica de V_C y V_{PV} , en el modelo matemático, fue considerada constante a partir de determinada tensión V_{PV} medida (en este caso 45V).

El efecto del inversor como corrector de potencia reactiva en la red eléctrica se aprecia con mejor detalle en la figura 6.5. En la figura se muestran 4 señales: la potencia que genera el inversor (P_{INV}); la potencia que demanda la carga (P_{CARGA}); la potencia diferida, que viene de la resta entre el inversor y la carga ($P_{INV-CARGA}$); y la potencia que se da en la red eléctrica (P_{RED}).

Como se observa, el inversor inyecta una mayor cantidad de potencia positiva que negativa (potencia activa para la red y potencia reactiva de la carga) para cancelar el efecto de la I_{CARGA} en la I_{RED} . Mientras la carga recibe la misma potencia reactiva que demandaba a la red por parte del inversor, ahora la red recibe potencia activa. Este efecto se muestra en $P_{INV-CARGA}$, donde la potencia restante del inversor, que es positiva, pasa a la red eléctrica. En la señal P_{RED} se hace evidente el envío de potencia activa a la red, donde se

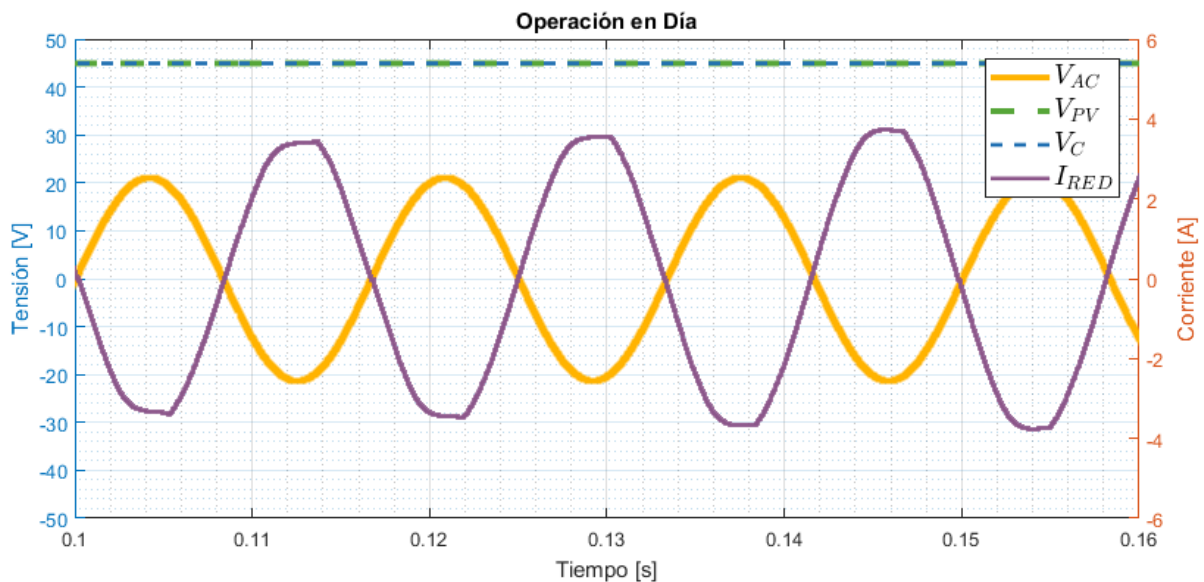


Figura 6.4: Dinámica de tensión obtenida en el modo diurno

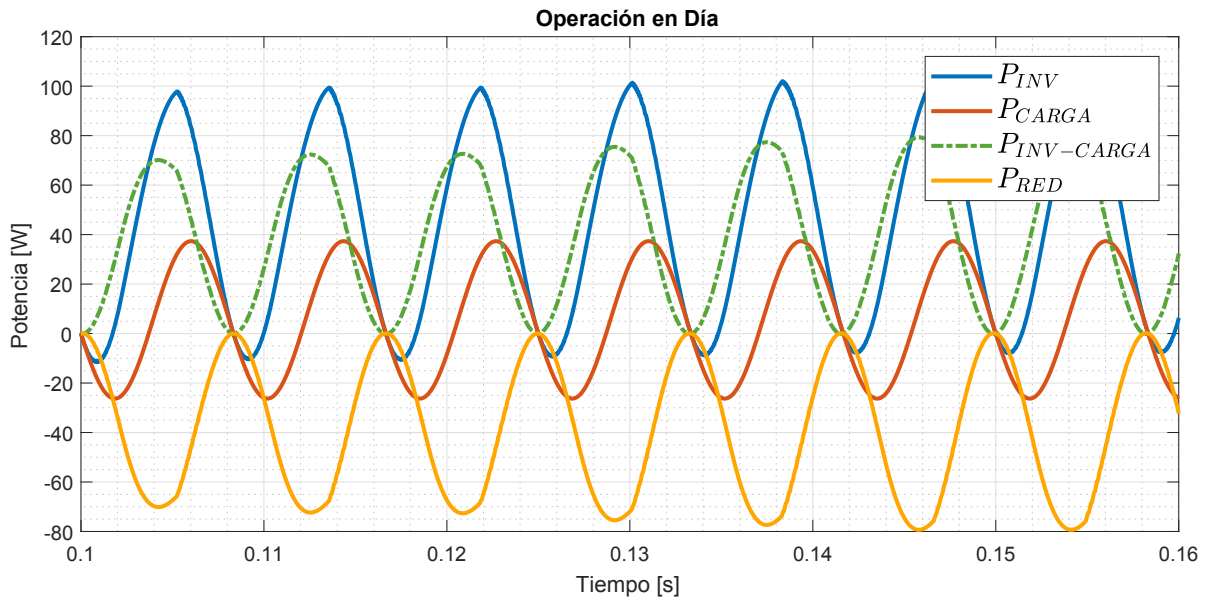


Figura 6.5: Potencias obtenidas en modo diurno

muestran valores que van de cero a negativo.

6.1.3. Operación modo nocturno

Cuando el esquema de control entra en operación sin la energía PV, se obtiene internamente las señales mostradas en la figura 6.6. Se presentan 4 señales: la red eléctrica de baja tensión (V_{AC}) de $21 V_{pico}$; el ángulo de

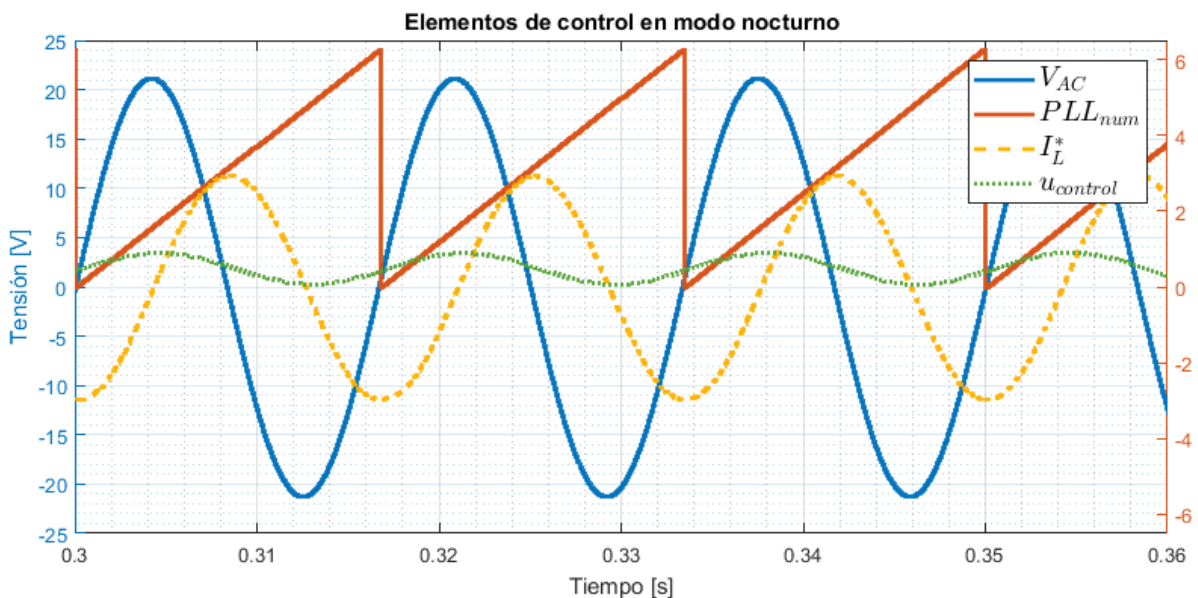


Figura 6.6: Señales de referencia y control durante el modo nocturno

estimación (PLL_{num}) con intervalo $[0, 2\pi]$; la corriente deseada para SMC (I_L^*) de $3 A_{pico}$; y finalmente, la señal de control para activar los interruptores del inversor por PWM ($u_{control}$).

Se observa que las señales V_{AC} y PLL_{num} se encuentran sincronizadas, lo cual permite obtener la señal I_L^* que el inversor debe generar con el lazo de corriente por SMC. La salida del SMC ($u_{control}$) se muestra en el intervalo $[0,1]$ que corresponde a la lógica ON-OFF.

La figura 6.7 muestra las corrientes que se obtienen durante la aplicación del esquema de control. Se presentan 4 señales: la red eléctrica de baja tensión (V_{AC}) de $21 V_{pico}$; la corriente de carga (I_{CARGA}) de $3 A_{pico}$ con PF 0.174 atraso; la corriente de red eléctrica (I_{RED}); y finalmente, la corriente que genera el inversor por SMC (I_{INV}). Como se observa, I_{INV} genera una corriente de aproximadamente $3 A_{pico}$ similar a I_{CARGA} para compensar la potencia reactiva de la carga mientras que I_{RED} se encuentra en fase con V_{AC} .

En la figura 6.8 se muestra que la tensión PV (V_{PV}) tiene un valor de 0V para emular el comportamiento nocturno del panel mientras que la tensión del capacitor de entrada del inversor (V_C) se mantiene de 45 V. El hecho de que I_{RED} siga aportando se debe a que el inversor no aporta potencia activa que la carga demanda. Además, es necesaria corriente DC para mantener V_C a un

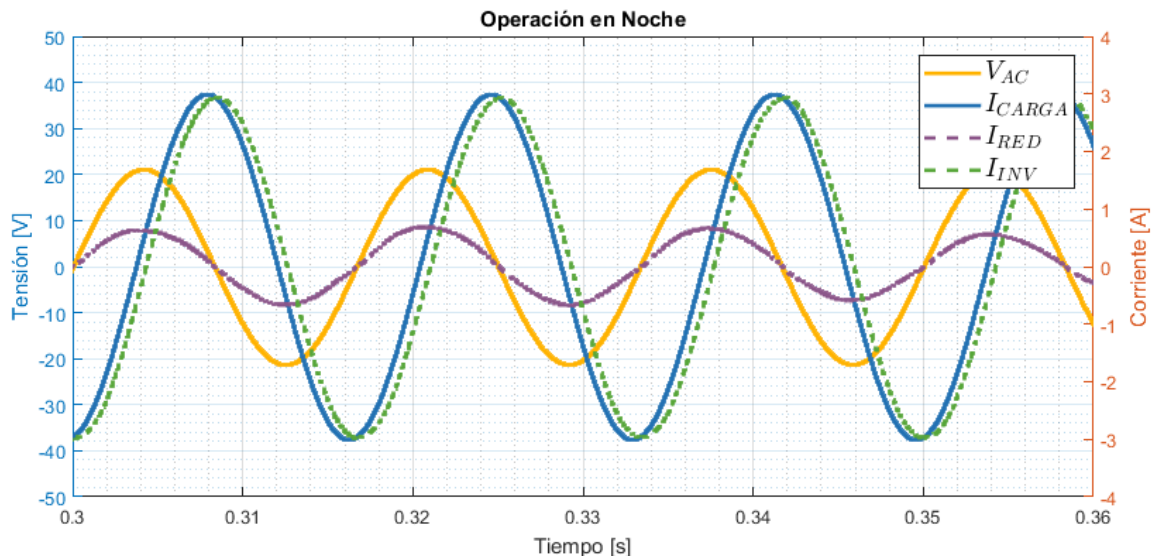


Figura 6.7: Dinámica de corriente obtenida en el modo nocturno

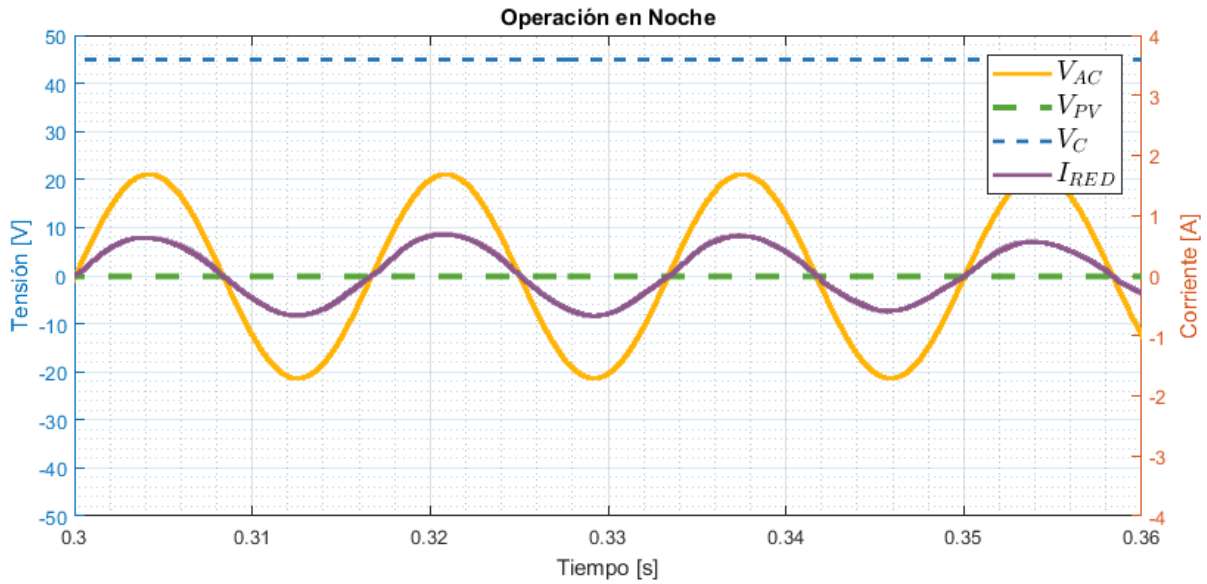


Figura 6.8: Dinámica de tensión obtenida en el modo nocturno

valor constante, siendo I_{RED} quien hace eso.

Los efectos de inversor en el modo nocturno se muestran con mayor detalle en la figura 6.9. Se observan 4 señales: la potencia que genera el inversor (P_{INV}); la potencia que demanda la carga (P_{CARGA}); la potencia diferida, que viene de la resta entre el inversor y la carga ($P_{INV-CARGA}$); y la potencia que se da en la red eléctrica (P_{RED}). Como se observa, P_{INV} contiene potencia

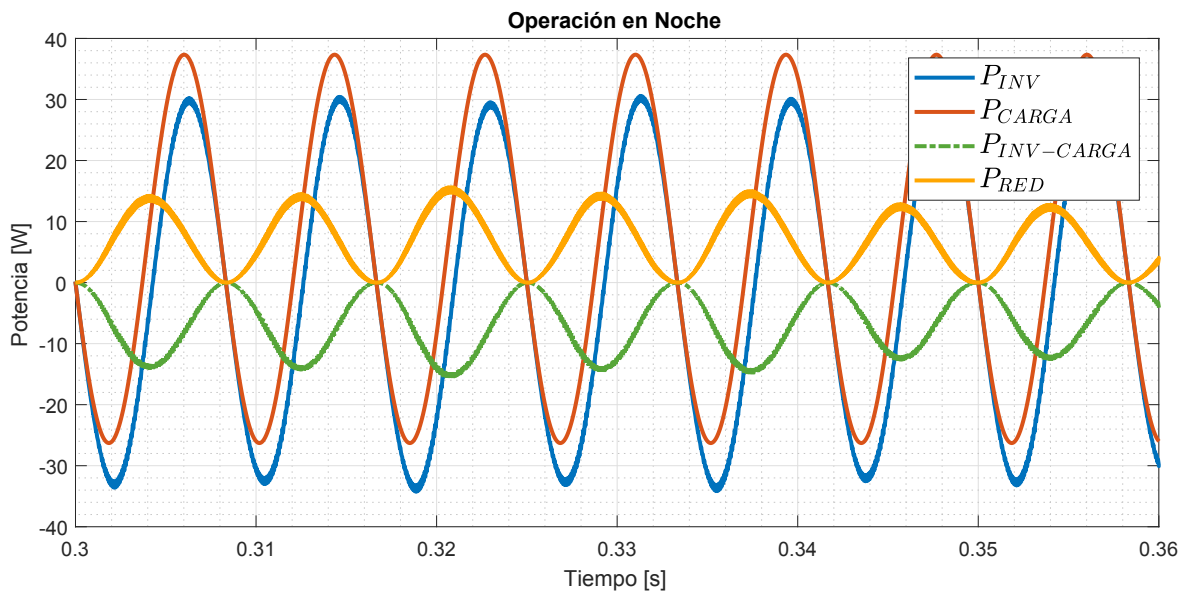


Figura 6.9: Potencias obtenidas en modo nocturno

reactiva con forma de onda similar a P_{CARGA} con el fin de satisfacer su demanda. Aún así, la señal $P_{INV-CARGA}$ muestra que la carga requiere potencia activa para satisfacer su demanda total. Es ahí donde la red entrega esa potencia para la carga y la necesaria para mantener la tensión del capacitor como se muestra en P_{RED} .

6.1.4. Operación en transición

El esquema de control propuesto debe mantener en operación el inversor aún con el cambio de la tensión del panel PV. Por lo tanto, es necesario observar su comportamiento durante dicho evento.

6.1.4.1. Transición de modo diurno a nocturno

En la figura 6.10 se muestra el comportamiento de la corriente de red (I_{RED}) y la tensión del panel PV (V_{PV}). Se observa en el lapso que V_{PV} está en 45V, las señales I_{RED} y V_{AC} se encuentran en contrafase. Esto es debido a que el inversor se encuentra inyectando potencia activa a la red por medio de la energía PV. Al momento que V_{PV} empieza a caer su tensión, I_{RED} y V_{AC} se encuentran en fase. Ocasionando que el inversor mantenga V_C con la ayuda de I_{RED} en la ausencia de energía PV.

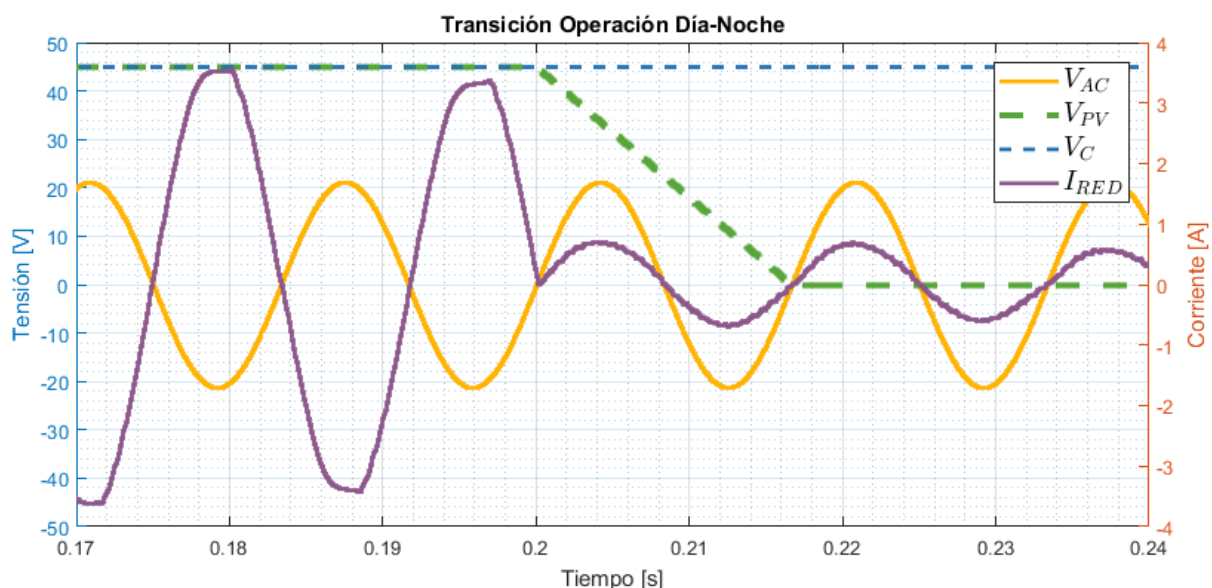


Figura 6.10: Transición de modo diurno a nocturno

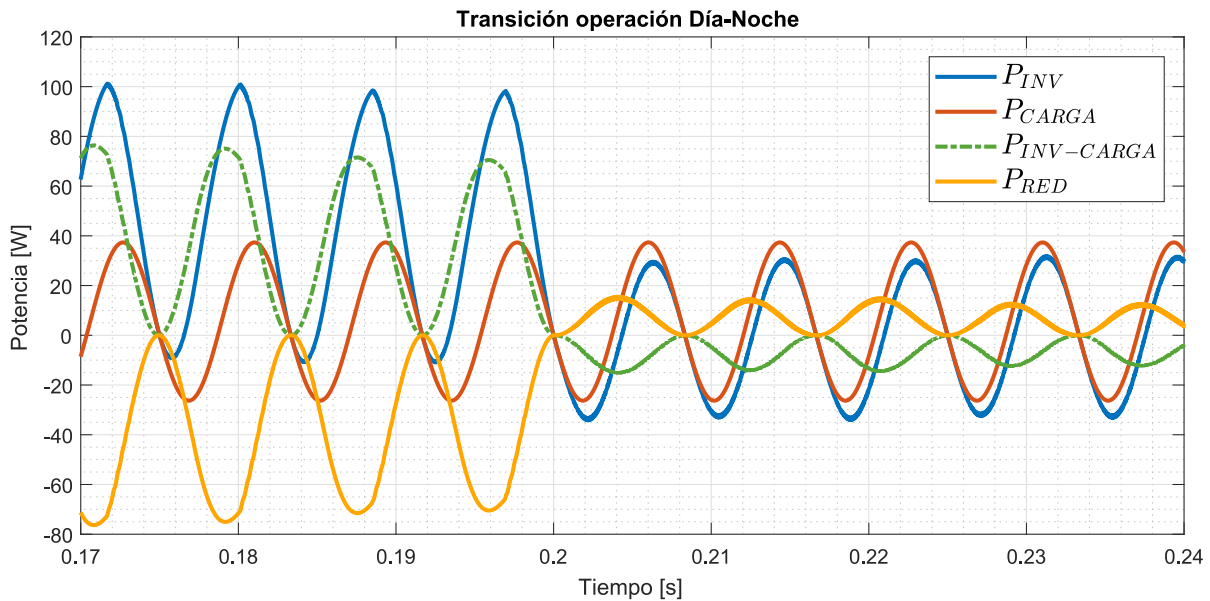


Figura 6.11: Potencia en la transición de modo diurno a nocturno

El efecto del cambio de potencia se muestra en la figura 6.11. Durante el día, el inversor genera una mayor cantidad de potencia positiva (P_{INV}) para distribuirse entre la carga (P_{CARGA}) y la red eléctrica (P_{RED}). La señal $P_{INV-CARGA}$ muestra la potencia activa restante que va a la red. Durante la noche se observa que P_{INV} es similar a P_{CARGA} para compensar la demanda de potencia reactiva de la carga. Mientras que P_{RED} muestra valores positivos, para aportar potencia activa a la carga y a la tensión del capacitor DC del inversor.

6.1.4.2. Transición de modo nocturno a diurno

Un comportamiento similar se muestra en la figura 6.12. Se puede observar que durante la noche el inversor mantiene V_C a 45V mientras que panel PV está sin energía. Además de que I_{RED} y V_{AC} se encuentran en fase. Este fenómeno se mantiene hasta que la tensión en V_{PV} logra llegar a los 45V para indicar que el panel PV presenta suficiente energía para inyectarse a la red. Cuando se da esto, las señales I_{RED} y V_{AC} se encuentran en contrafase.

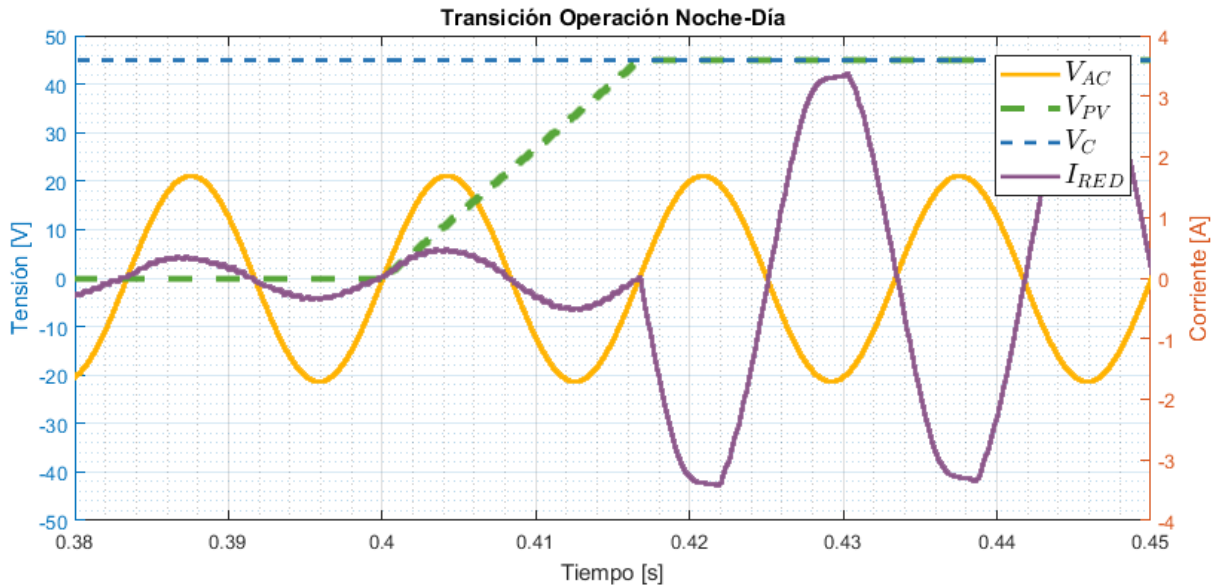


Figura 6.12: Transición de modo nocturno a diurno

Para el caso de la potencia, la figura 6.13 muestra su comportamiento. Como se observa, durante la noche P_{INV} aporta potencia reactiva mientras que P_{RED} se encarga de inyectar potencia activa que demanda la carga y la tensión del capacitor DC. Cuando llega el día, P_{INV} aporta más potencia activa que reactiva para distribuir entre la carga y la red eléctrica.

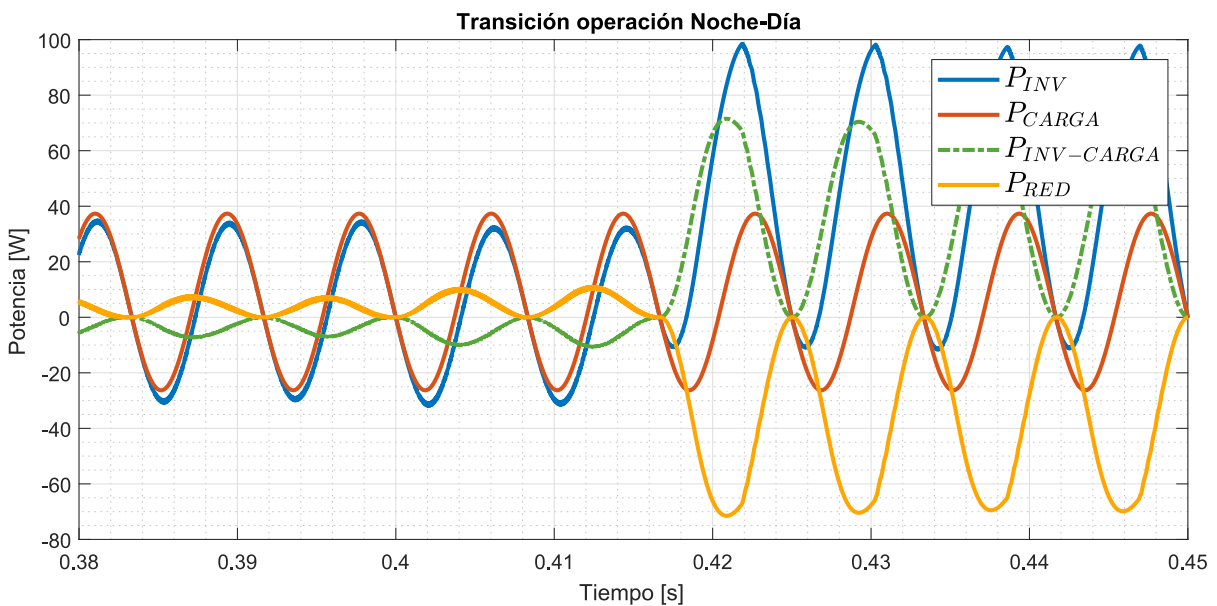


Figura 6.13: Potencia en la transición de modo nocturno a diurno

6.2. Resultados por implementación

En esta sección se presentan los resultados obtenidos del prototipo experimental bajo el esquema de control propuesto. Los valores de las variables utilizadas en el esquema de control programado para la tarjeta TMS320F28377S se muestran en la tabla 6.5.

Tabla 6.5: Lista de variables programadas

Variable	Cantidad	Variable	Cantidad
L	0.01	Estimador	4
R	4	PI(Kp)	0.22
C	0.0033	PI (Ki)	0.4
Tm	1/24000	PLL (Ki)	200
β_{dia}	250	PLL (Kp)	0.6
β_{noche}	200	PLL (ω_0)	120π
V_C^*	45		

La figura 6.14 muestra el prototipo experimental armado en base a los materiales de la tabla 4.1. En la imagen se observan los elementos que conforman el sistema PV, así como la carga con PF. Para la adquisición de datos se utilizaron 2 osciloscopios de 4 canales. Uno de canales aislados para medir las corrientes y voltajes del sistema PV; y otro de canales no aislados para monitorear las señales generadas por la tarjeta de control a través de los módulos DAC.

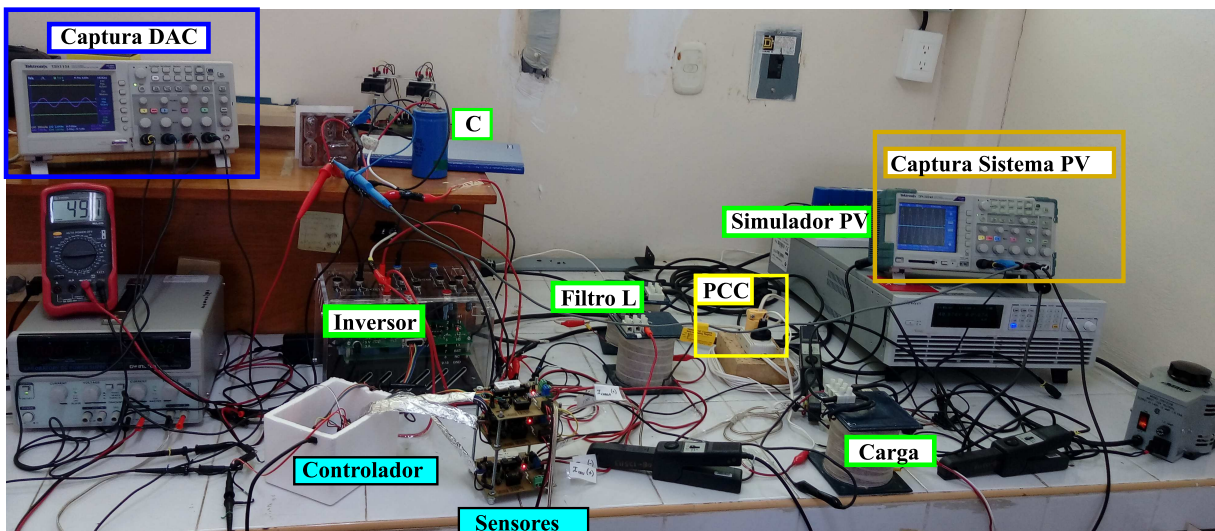


Figura 6.14: Imagen del prototipo experimental armado

En el caso de las mediciones del sistema PV, la figura 6.15 muestra las variables capturadas por el osciloscopio. Se realizaron dos tipos de captura, en una se obtuvieron las 3 corrientes con la tensión de red eléctrica; y en otra, las 3 tensiones con la corriente de red de bajo voltaje.

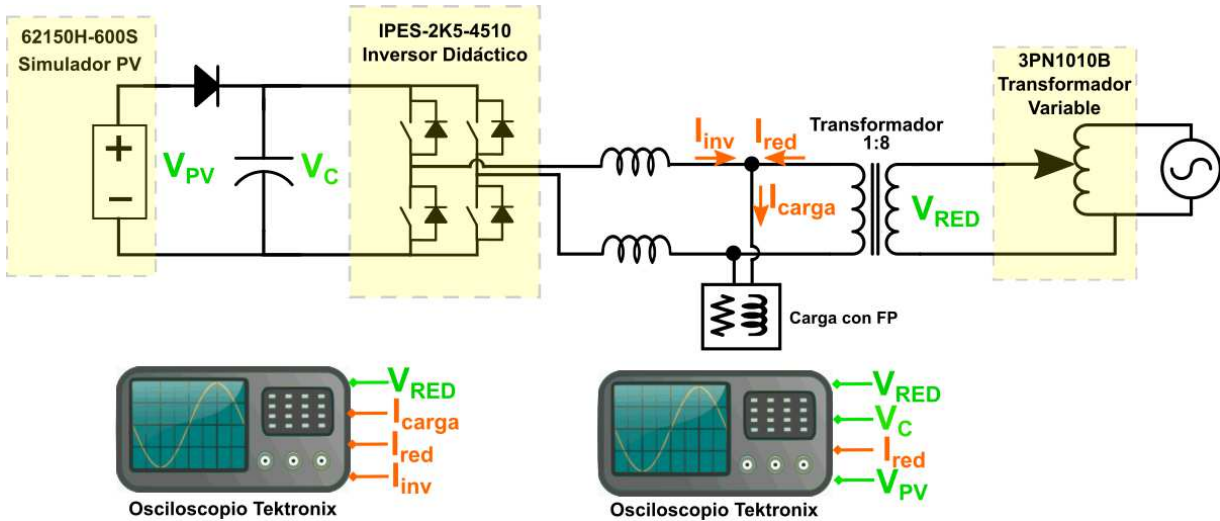


Figura 6.15: Distribución de mediciones realizadas en el sistema PV

6.2.1. Comportamiento del PLL

Al igual que en la etapa de simulación, se llevó a cabo la evaluación del PLL previo a la implementación del esquema de control. El comportamiento se muestra en la figura 6.16, donde la señal amarilla (V_{AC}) es la tensión de red acondicionada para la tarjeta de control y la señal azul (PLL_{seno}) es la señal que saca la misma tarjeta a través del módulo DAC.

En la figura 6.16(A) se observa el momento en que se alcanza la etapa de enganche del PLL. El tiempo para sincronizar PLL_{seno} con V_{AC} fue de 600 ms que se comprueba al hacer un acercamiento en la región que dice 'Enganche'. La figura 6.16(B) es la ampliación de esa región que muestra la sincronización.

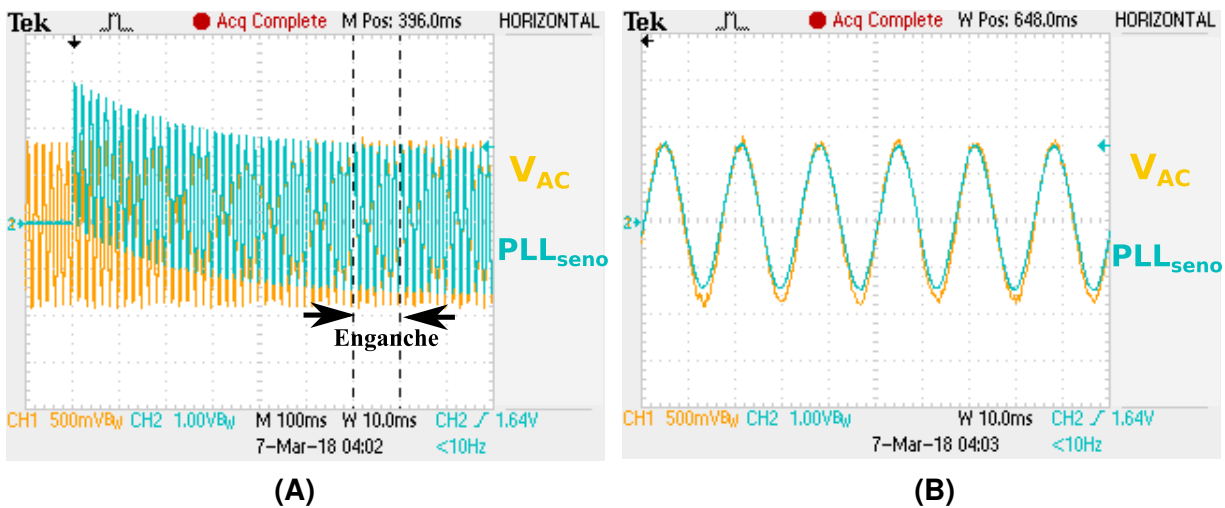


Figura 6.16: Captura de sincronización del PLL. (A) Estado transitorio; (B) Estado sincronizado

6.2.2. Comportamiento en modo diurno

Con la programación de la tarjeta, se generan señales de referencia y control que se muestran en la figura 6.17. Se ubican 4 señales: la corriente de referencia o deseada (i_L^*) para SMC; el ángulo de estimación (PLL_{num}); la tensión de la red eléctrica acondicionada para la tarjeta (V_{AC}) y la señal de salida del SMC para el inversor (u_{PWM}). Como se observa, PLL_{num} y V_{AC} están sincronizados, lo que permite calcular correctamente i_L^* para que el lazo de corriente por SMC genere u_{PWM} .

La figura 6.18 muestra las corrientes que se obtienen durante la aplicación

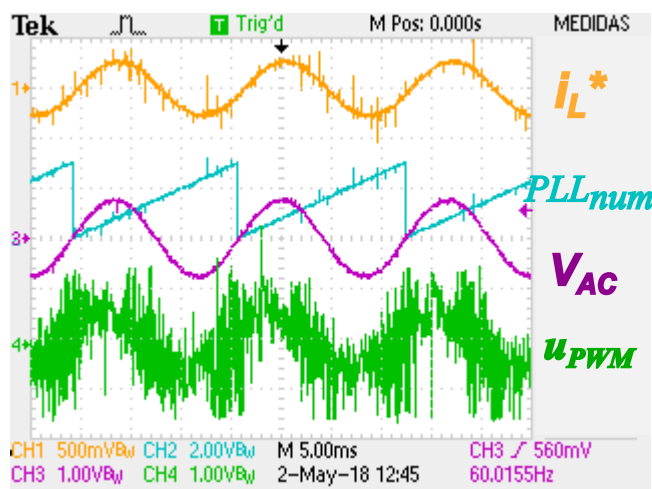


Figura 6.17: Captura de señales de referencia y control en modo diurno

del esquema de control. Se presentan 4 señales: la red eléctrica de $182 V_{pico}$ (V_{AC}); la corriente de carga de $3.84 A_{pico}$ (I_{CARGA}); la corriente de red con $880 mA_{pico}$ (I_{RED}); y la corriente generada por el inversor de $4.8 A_{pico}$ (I_{INV}). Como se observa, I_{INV} genera más corriente para inyectar a I_{CARGA} e I_{RED} , haciendo que el ángulo de fase de I_{RED} con respecto a V_{AC} cambie como se muestra en la figura 6.18(B). En la figura se muestra que I_{CARGA} genera un desfase de 27.64° con respecto a V_{AC} para un PF de 0.88, mientras que I_{RED} tiene un desfase de 176.4° con V_{AC} para un PF de -0.99. Por lo tanto, el inversor está inyectando la potencia reactiva que demanda la carga mientras envía el resto a la red en forma de potencia activa.

El efecto que se tiene de enviar potencia a la carga y red usando energía PV se muestra en figura 6.19. Además de V_{AC} e I_{RED} , se encuentra la tensión del panel PV (V_{PV}) y la tensión del capacitor (V_C). Como se observa, las tensiones fluctúan de la misma forma debido a la inyección de energía PV. En el caso de V_{PV} , se alcanza un máximo de 55 V mientras que V_C llega hasta 51.2 V. Esta diferencia de tensión se debe al diodo que los une mientras comparten la misma dinámica. Cabe recordar que el inversor seguirá trabajando en este modo hasta que la tensión de V_{PV} baje de 45 V.

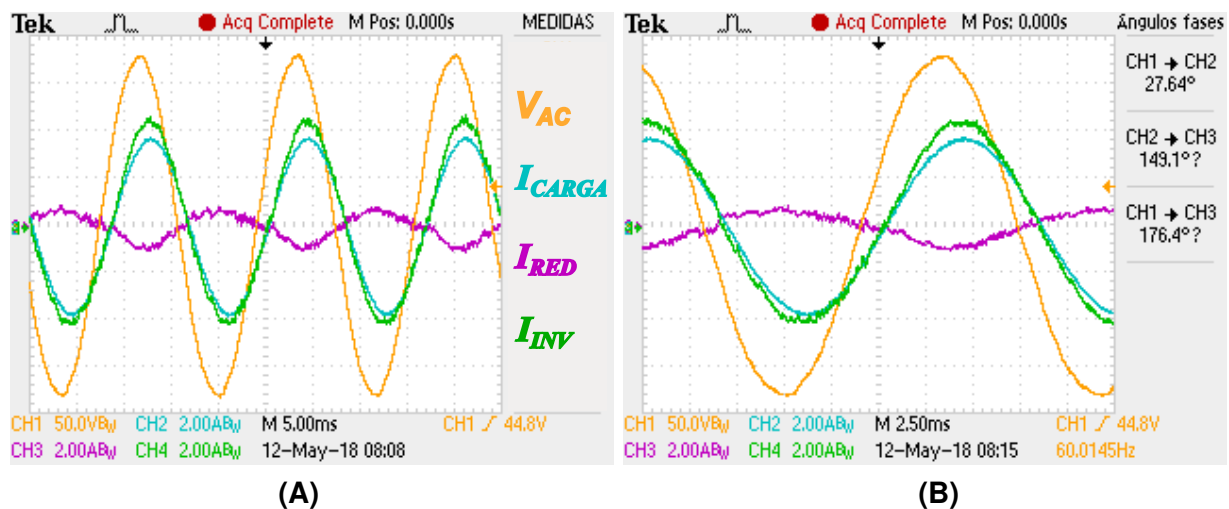


Figura 6.18: Captura de corriente en modo diurno. (A) Señales obtenidas; (B) Ángulos de fase

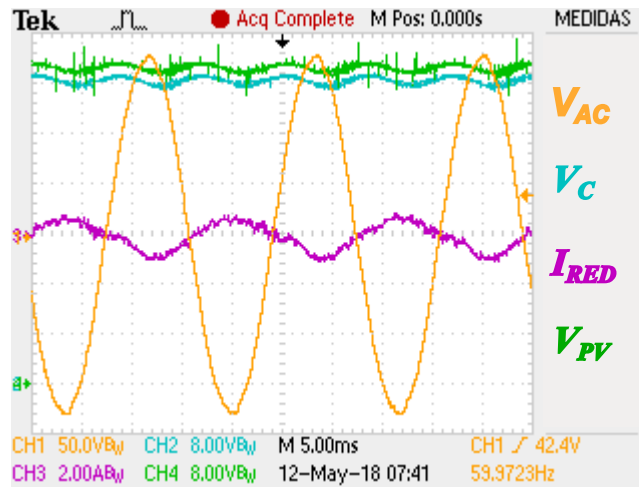


Figura 6.19: Captura de tensión en modo diurno

Aunque el propósito de este trabajo es comprobar el funcionamiento del esquema de control propuesto, es necesario hacer el análisis de calidad de la energía renovable que se transmite a la red eléctrica. Una de esas herramientas es el análisis de distorsión armónica total (THD) que representa el porcentaje de armónicos en una señal eléctrica. La figura 6.20 muestra el análisis obtenido de las señales I_{INV} e I_{RED} , donde el inversor genera una corriente con THD del 5.1 %, con respecto a la frecuencia fundamental (60 Hz), mientras que la red recibe una corriente con THD de 28.9 %.

Una manera de entender el incremento THD en la I_{RED} es que de los 2.895

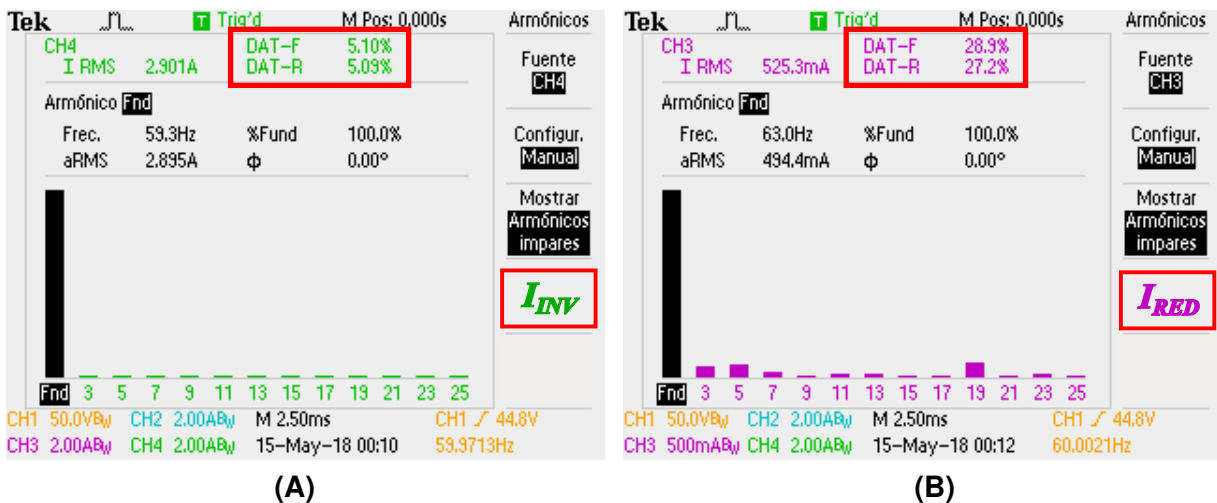


Figura 6.20: Análisis de armónicos en modo diurno. (A) Corriente del inversor (I_{INV}); (B) Corriente de red (I_{RED})

A en componente fundamental de I_{INV} , se crea un 5.1 % de corrientes a otras frecuencias. Es decir, se genera unos 147.64 mA en armónicos. Cuando I_{INV} interactúa en el PCC, solo se llega a la red una componente fundamental con valor de 494.4 mA junto a la misma cantidad de armónicos generados por el inversor. Por lo tanto, la corriente de red contiene más distorsión armónica que la generada directamente por el inversor.

6.2.3. Comportamiento en modo nocturno

Al igual que en el modo diurno, se hizo la captura de las señales de referencia y control que se muestran en la figura 6.21. Se ubican 4 señales: la corriente de referencia o deseada (i_L^*) para SMC; el ángulo de estimación (PLL_{num}); la tensión de la red eléctrica acondicionada para la tarjeta (V_{AC}) y la señal de salida del SMC para el inversor (u_{PWM}). Como se observa, PLL_{num} y V_{AC} están sincronizados, lo que permite calcular correctamente i_L^* para que el lazo de corriente por SMC genere u_{PWM} .

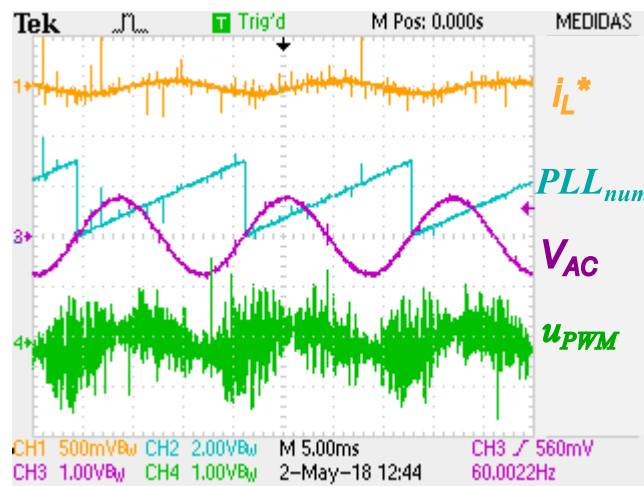


Figura 6.21: Captura de señales de referencia en modo nocturno

La figura 6.22 muestra las corrientes que se obtienen durante la aplicación del esquema de control. Se presentan 4 señales: la red eléctrica de $182 V_{pico}$ (V_{AC}); la corriente de carga de $3.84 A_{pico}$ (I_{CARGA}); la corriente de red con $4 A_{pico}$ (I_{RED}); y la corriente generada por el inversor de $2.24 A_{pico}$ (I_{INV}). En la figura 6.22(B) se muestran los ángulos de fase de las corrientes. I_{CARGA} tiene

un desfase, con respecto a V_{AC} , de 31.78° que genera un PF de 0.85 mientras que I_{RED} tiene un desfase, igual con V_{AC} , de 4° para un PF de 0.99. Como se observa, I_{INV} genera una señal diferente a la I_{CARGA} que representa la potencia reactiva que demanda la carga. Mientras, I_{RED} está aportando la potencia activa necesaria para completar la demanda total de la carga.

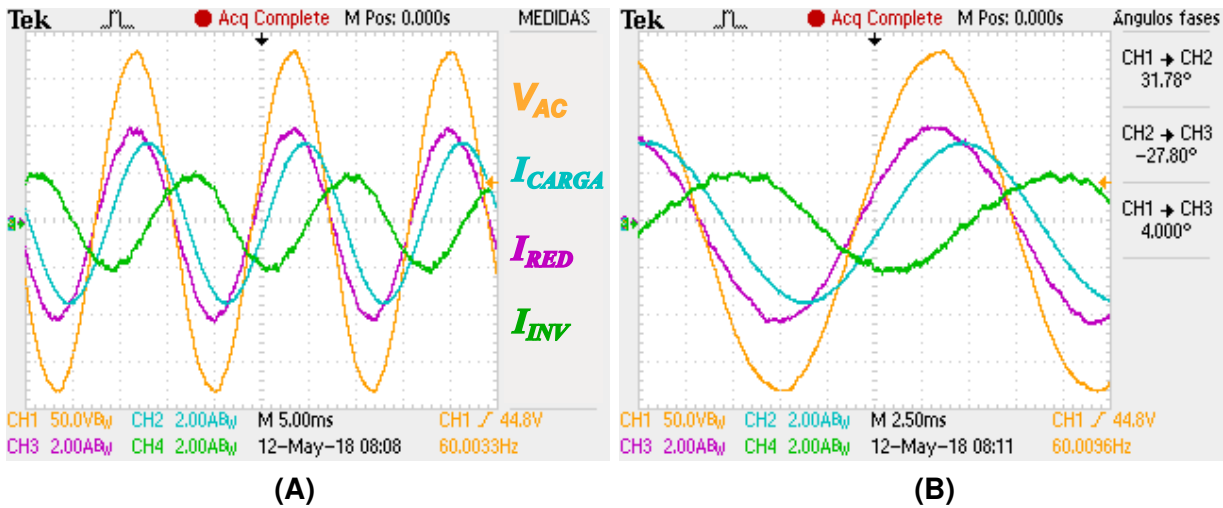


Figura 6.22: Captura de corriente en modo nocturno. (A)Señales obtenidas; (B)Ángulos de fase

Mientras el inversor está funcionando de ese modo, se observa un cambio en las tensiones DC del inversor. La figura 6.23 muestra, además de I_{RED} y V_{AC} , la tensión del capacitor de entrada al inversor (V_C) y la tensión del panel PV (V_{PV}). Como se observa, la señal V_{PV} registra un valor aproximado de 0V mientras que V_C tiende a 45 V. Para lograr esa tensión en V_C , I_{RED} se encarga de suministrarle potencia activa y también a la carga. El efecto de mandar potencia activa se hace evidente debido a que I_{RED} y V_{AC} están en fase.

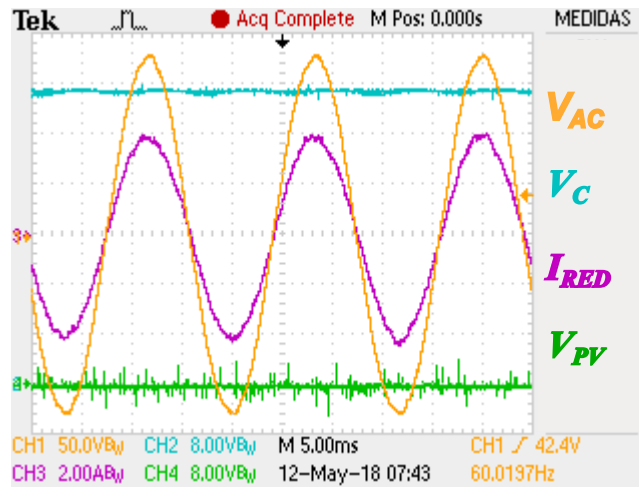


Figura 6.23: Captura de tensiones en modo nocturno

Haciendo el análisis de calidad de la energía se obtiene lo mostrado en la figura 6.24. Para la corriente del inversor, se obtiene una THD de 7.9% mientras que la corriente de red tiene un THD de 3.33%. Como se observa, se dio una disminución de la THD por parte del inversor hacia la red. Este fenómeno se da porque el inversor no se encuentra inyectando potencia activa hacia la red, aunque se sigue generando armónicos por parte del inversor.

Para explicar este fenómeno es necesario sacar la cantidad de corriente armónica presente en el inversor. De los 1.379 A de corriente fundamental del inversor, se registra un 7.9% en armónicos, siendo unos 108.94 mA. Para

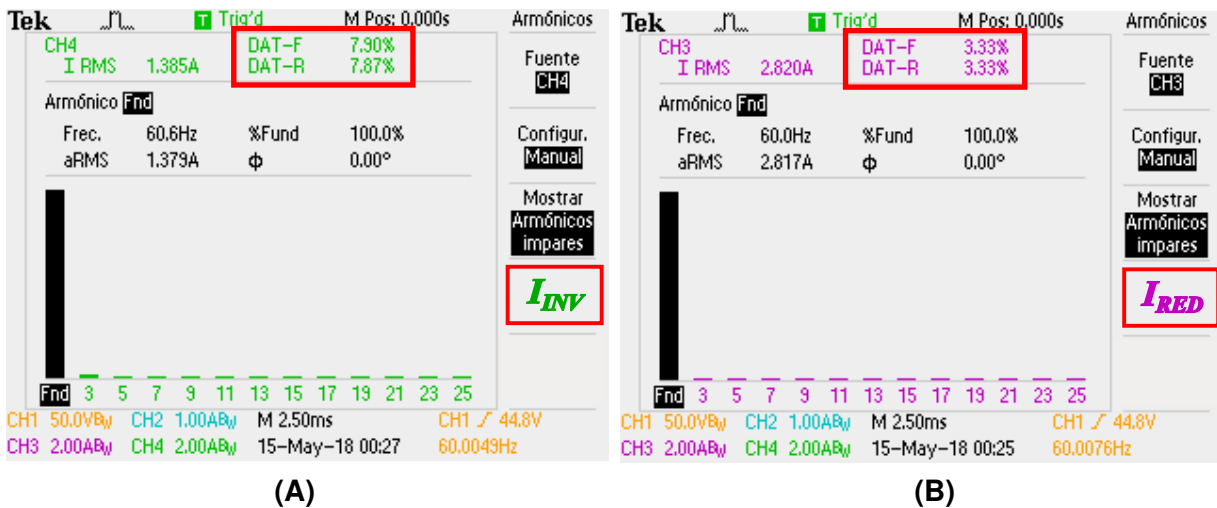


Figura 6.24: Análisis de armónicos en modo nocturno. **(A)**Corriente del inversor (I_{INV}); **(B)**Corriente de red (I_{RED})

el caso de la corriente de red se registra 2.817 A de corriente fundamental, donde la propia red genera esa cantidad para la carga y el capacitor. Junto a esa cantidad de corriente se han agregado los armónicos generados por el inversor, registrando un THD de 3.33 %.

6.2.4. Comportamiento en transición

De igual manera se obtuvieron las capturas de los cambios en los modos de operación del inversor. Para emular la transición, se utilizó el simulador de paneles PV como señal de referencia en el cambio de flanco de tensión en la captura. Los cambios de tensión se hicieron al activar y desconectar la energía del simulador.

6.2.4.1. Transición de modo diurno a nocturno

En la figura 6.25 se muestra el comportamiento durante la transición del modo diurno a nocturno. Como se observa, en el modo diurno el inversor se encuentra inyectando corriente a la red, ocasionando que I_{RED} y V_{AC} estén en contrafase. Al momento que la tensión de V_{PV} baja de 45 V, el inversor cambia de manera instantánea al modo nocturno. En este modo se observa que la tensión en V_C se mantiene en 45 V mientras que I_{RED} y V_{AC} se encuentran

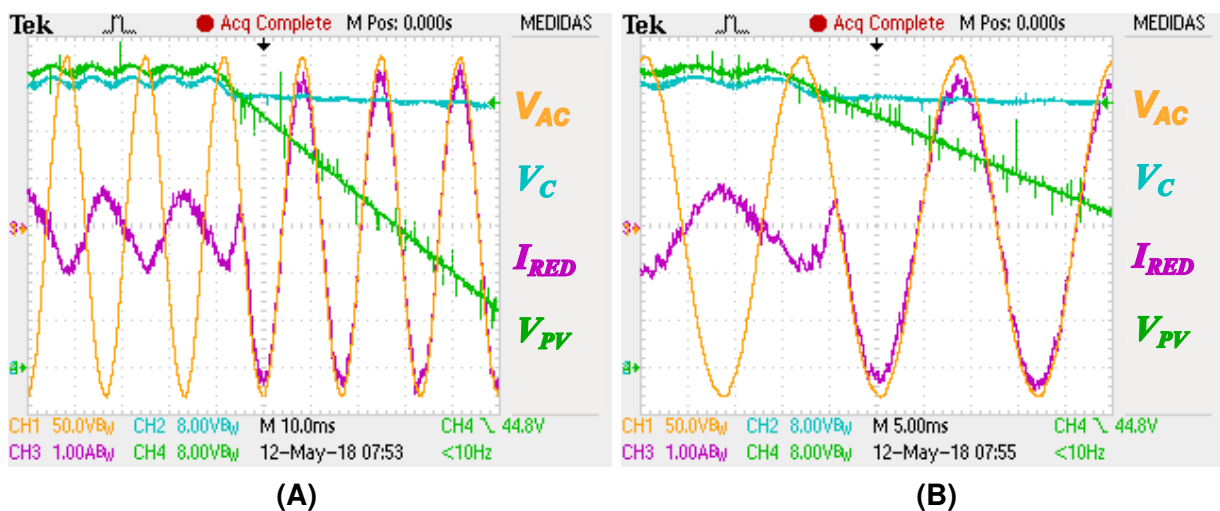


Figura 6.25: Captura de transición modo diurno a nocturno. (A) Cambio de dinámica; (B) Acercamiento a detalle

en fase. Por lo tanto, se comprueba la eficiencia de la transición del modo diurno a nocturno.

6.2.4.2. Transición de modo nocturno a diurno

En el caso de la transición del modo nocturno a diurno, se muestra su comportamiento en la figura 6.26. Durante el modo nocturno I_{RED} y V_{AC} se encuentran en fase mientras V_C se mantiene en 45 V. Al momento de que la tensión de V_{PV} alcanza 45 V o más, el inversor empieza instantáneamente a operar en modo diurno. En ese momento, la corriente I_{RED} que antes estaba en fase pasa a estar en contrafase con respecto a V_{AC} .

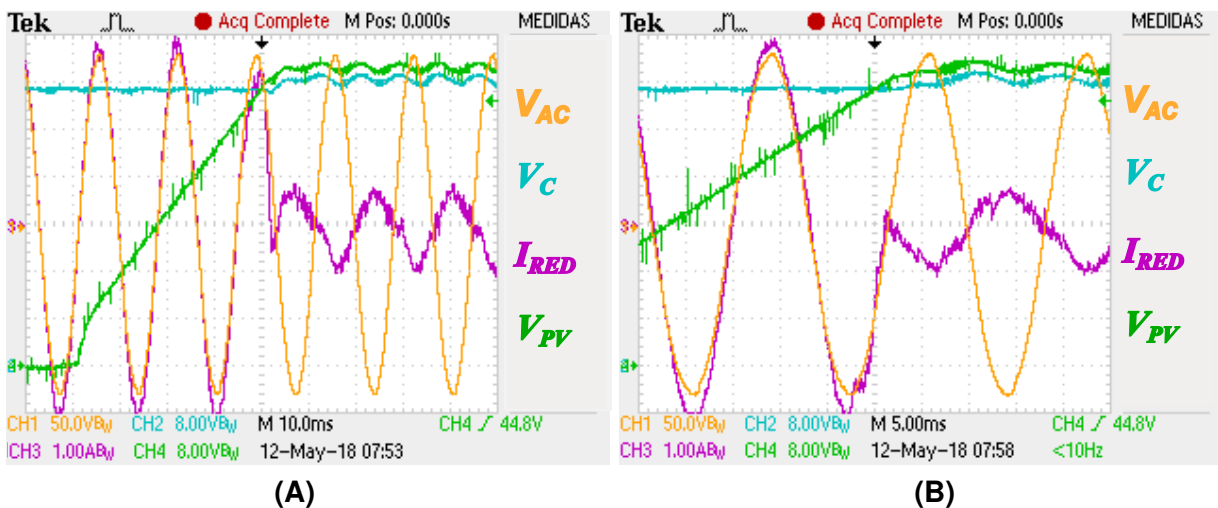


Figura 6.26: Captura de transición modo nocturno a diurno. **(A)** Cambio de dinámica; **(B)** Acercamiento a detalle

De esta forma se comprueba que durante los momentos en que los paneles PV contienen o no energía, el inversor se mantendrá en la operación de siempre inyectar potencia reactiva a la carga demandada mientras la I_{RED} se encuentra recibiendo o entregando potencia activa (cuando se tenga energía PV y cuando no se tenga respectivamente) al sistema eléctrico.

Capítulo 7

Conclusiones

En este trabajo se realizó el diseño e implementación de un esquema de control modo deslizante (SMC) para la corrección del PF en un sistema eléctrico usando un prototipo de sistema PV. La obtención del modelo matemático permitió obtener la dinámica de sistema PV para ser evaluada por simulación con el programa MATLAB-Simulink antes de su implementación.

El esquema de control propuesto contempla dos estados de operación del inversor. La selección del estado depende de la tensión del arreglo PV. A partir de cierta cantidad de voltaje se opera para inyectar potencia activa y reactiva a la red eléctrica y por debajo de dicha cantidad solo se inyecta potencia reactiva.

El control SMC requiere de una corriente de referencia conformada por un estimador de potencia PV, un lazo de tensión y la potencia reactiva de la carga ubicada en PCC.

La obtención de la potencia reactiva de la carga se logró con el uso de la transformada DQ junto con el PLL. La transformada DQ se encarga de obtener la energía reactiva en base a las señales seno y coseno que el PLL construye cuando se sincroniza con la tensión de red.

La simulación del control SMC demuestra la factibilidad de corregir el PF en un sistema eléctrico usando el inversor de un sistema PV.

La tarjeta de control TMS320F28377S de Texas Instruments fue programada en MATLAB-Simulink. Usando como base el esquema hecho en simulación, se implementó del esquema de control en el sistema PV.

Las tarjetas de medición construidas pueden medir corrientes y tensiones

en AC o DC. En su diseño se puso como límite 5A en corriente; 40V y 200V en tensión.

La carga con FP está compuesta de un inductor de 7mH y una resistencia de 2Ω . La carga genera un PF de 0.88 en la implementación.

El inversor inyecta una cantidad considerable de corriente armónica al sistema eléctrico. La cantidad de THD generada por la corriente del inversor fue de 5.1 % en el día y 7.9 % en la noche.

La técnica SMC es adecuada para operar el sistema PV desarrollado en este trabajo. Los resultados de la implementación demuestran que el esquema de control no solo responde a los modos diurno y nocturno sino a las transiciones de energía PV que se dan en el día debido a: sombras, nubes o lluvia.

7.1. Observaciones y recomendaciones a futuro

Dado que los resultados experimentales fueron hechos en baja tensión ($21 V_{pico}$), es necesario realizar pruebas a nivel de red ($180 V_{pico}$) con cargas reales como motores o bombas de agua.

La presencia de armónicos generados por el inversor es considerable. Por lo tanto, deben evaluarse otros métodos de modulación y analizar la pertinencia de emplear el inversor de puente completo que se utilizó en este trabajo.

Implementar el esquema de control en un inversor multinivel y revisar la eficiencia en el filtrado de corriente de inversor a red (análisis por THD) con el inductor L.

En el caso del filtro L utilizado, éste fue construido en base a un núcleo de aire, lo cual dio un mayor uso de material de alambre magneto para su volumen. Se recomienda cambiar el diseño por otro tipo de filtro para mejorar su eficiencia y tamaño.

Referencias

- Aamri, F. E., Maker, H., Mouhsen, A. and Harmouchi, M. (2015), 'A new strategy to control the active and reactive power for single phase grid-connected pv inverter', 3rd International Renewable and Sustainable Energy Conference (IRSEC) .
- Abrishamifar, A., Ahmad, A. A. and Mohamadian, M. (2012), 'Fixed switching frequency sliding mode control for single-phase unipolar inverters', Transactions On Power Electronics, VOL. 27, NO. 5, pp. 2507–2514.
- Allegro MicroSystems, L. (2017), 'Acs712. fully integrated, hall effect-based linear current sensor ic with 2.1 kvrms isolation and a low-resistance current conductor'. Rev. 16.
- Bhardwaj, M. (2017), Software phase locked loop design using c2000™ micro-controllers for single phase grid connected inverter, Technical report, Texas Instruments. Dallas, Texas.
- CFE (2004), Instructivo para la interpretación y aplicación de las tarifas para el suministro y venta de energía eléctrica, Technical report, Comisión Federal de Electricidad.
- Cortajarena, J. A., Barambones, O., Alkorta, P. and De Marcos, J. (2017), 'Sliding mode control of grid-tied single-phase inverter in a photovoltaic mppt application', Solar Energy pp. 793–804.
- Dasgupta, S., Sahoo, S. K., Xu, J. X. and Panda, S. K. (2010), 'A chattering free lyapunov function based sliding mode controller applied to single phase series connected pv inverter for grid voltage compensation', IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society pp. 2373–2378.
- Evangelista, C. A. (2012), 4-control por modos deslizantes, in 'Tesis de doctorado: Control de sistemas no lineales por modos deslizantes de segundo

- orden. Aplicación a la conversión de energía eólica', Universidad Nacional de La Plata. Departamento de Electrotecnia. Facultad de Ingeniería, pp. 65–92.
- González García, M. A. (2004), V desarrollo de la transformación dq para sistemas, in 'Tesis de maestría: Estudio de la transformación DQ para el cálculo de potencia activa y reactiva en filtros activos de corriente para cancelación armónica', Universidad Autónoma de San Luis Potosí. Centro De Investigación y Estudios de Posgrado. Facultad de Ingeniería, pp. 123–148.
- Hancevic, P. I., Nuñez, H. M. and Rosellon, J. (2017), 'Distributed photovoltaic power generation: Possibilities, benefits, and challenges for a widespread application in the mexican residential sector', Energy Policy pp. 478–489.
- Handbook (2007), Power factor correction (pfc), Technical report, On Semiconductor. Colorado, USA.
- Hart, D. W. (2001), Inversores: Conversión de continua en alterna, in 'Electrónica de Potencia', Prentice Hall, Pearson Education, pp. 315–363.
- Instruments, T. (2014), 'Amc1100. fully-differential isolation amplifier'. Rev. 4.
- Instruments, T. (2017), Launchxl-f28377s hardware, in 'LAUNCHXL-F28377S Overview. User's Guide', Dallas, Texas, pp. 9–10.
- Islam, M., Afrin, N. and Mekhilef, S. (2016), 'Efficient single phase transformerless inverter for grid-tied pvg system with reactive power control', Transactions on Sustainable Energy pp. 1205 – 1215.
- Kannan, N. and Vakeesan, D. (2016), 'Solar energy for future world: A review', Renewable and Sustainable Energy Reviews pp. 1092–1105.
- Kumar, M. and Gupta, R. (2014), 'Analysis of voltage and current for multicarrier based multilevel inverter', Students Conference on Engineering and Systems (SCES) .
- Lin Luo, F. and Ye, H. (2013), Pulse width-modulated dc/ac inverters, in 'Advanced DC/AC Inverters. Applications in Renewable Energy', CRC Press, Taylor & Francis Group, pp. 21–30.
- Nilsson, J. W. and Riedel, S. A. (2005), Cálculos de potencia en régimen permanente sinusoidal, in 'Circuitos eléctricos', Pearson Prentice Hall, pp. 470–519.

- Pérez Denicia, E., Fernández Luqueño, F., Vilariño Ayala, D., Montañó Zetina, L. M. and Maldonado López, L. A. (2015), 'Renewable energy sources for electricity generation in Mexico: A review', Renewable and Sustainable Energy Reviews pp. 597–613.
- Rascón Carmona, R., Calvillo Téllez, A., Ocampo Díaz, J. d. D. and Cárdenas Valdez, J. R. (2015), 'Control por modos deslizantes mejorado', Revista Aristas: Investigación Básica y Aplicada. pp. 2–9.
- Saleh, S. and Rahman, M. A. (2011), Introduction to power inverters, in 'An Introduction to wavelet modulated Inverters', John Wiley & Sons, pp. 1–17.
- Sen, S. and Ganguly, S. (2017), 'Opportunities, barriers and issues with renewable energy development – a discussion', Renewable and Sustainable Energy Reviews pp. 1170–1181.
- Sira Ramírez, H. and Ramón, S. O. (2006), Sliding mode control, in 'Control Design Techniques in Power Electronics Devices', Springer, pp. 61–122.
- Sreekanth, T., Narasamma, N. L. and Mishra, M. K. (2017), 'A high gain grid connected single stage inverter system with reactive power control', International Conference on Industrial Technology (ICIT) pp. 358–363.
- Suan Freddy, T. K., Lee, J.-H., Moon, H.-C., Lee, K.-B. and Rahim, N. A. (2017), 'Modulation technique for single-phase transformerless photovoltaic inverters with reactive power capability', Transactions on Industrial Electronics. Volume: 64 pp. 6989 – 6999.
- Theodore, W. (2007), Potencia activa, reactiva y aparente, in 'Máquinas eléctricas y sistemas de Potencia', Pearson Prentice Hall, pp. 134–154.
- TISON, E. (2016), Power factor correction., Technical report, Electrical installation guide. According to IEC international standards. Schneider Electric S.A.
- Tran, V. T., Sutanto, D. and Muttaqi, K. M. (2015), 'Simple structure for reactive power control of ac photovoltaic modules', Australasian Universities Power Engineering Conference (AUPEC) .
- Vedam, R. S. and Sarma, M. S. (2009), Static var compensators, in 'Power Quality VAR Compensation in Power Systems', CRC Press. Taylor & Francis Group, pp. 27–53.

- Wu, T.-F., Kuo, C.-L., Sun, K.-H. and Hsieh, H.-C. (2014), 'Combined unipolar and bipolar pwm for current distortion improvement during power compensation', Transactions on Sustainable Energy pp. 1702 – 1709.
- Yu, W., Jason Lai, J.-S., Qian, H. and Hutchens, C. (2011), 'High-efficiency mosfet inverter with h6-type configuration for photovoltaic nonisolated ac module applications', Transactions on Power Electronics. Volume 26 p. 1253–1260.
- Zaraket, J., Aillerie, M. and Salame, C. (2015), 'Capacitance evolution of photovoltaic solar modules under the influence of electrical stress', Energy Procedia pp. 1466–1475.
- Zong, X. and Lehn, P. W. (2012), 'Reactive power control of single phase grid tied voltage sourced inverters for residential pv application', IECON 2012-38th Annual Conference on IEEE Industrial Electronics Society pp. 696–701.